

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-156950

(43)Date of publication of application : 31.05.2002

(51)Int.Cl.

G09G 3/36
G02F 1/133
G02F 1/13357
G09F 9/00
G09G 3/20
G09G 3/34

(21)Application number : 2000-379779

(71)Applicant : HITACHI LTD
HITACHI VIDEO & INF SYST INC

(22)Date of filing : 08.12.2000

(72)Inventor : NITTA HIROYUKI
MAEDA TAKESHI
KAWABE KAZUYOSHI
HIRAKATA JUNICHI

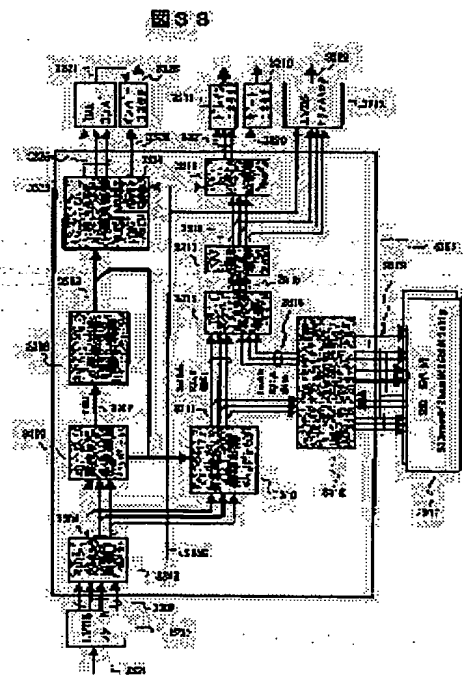
(30)Priority

Priority number : 2000278672 Priority date : 08.09.2000 Priority country : JP

(54) LIQUID CRYSTAL DISPLAY DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To efficiently improve the luminance of a display image and to suppress the heat generation of a light source.
SOLUTION: This device is equipped with a panel which has multiple pixels arranged, a light source which visualizes an image displayed on those pixels, a control circuit which controls the light source, and a gradation characteristic control circuit for a video signal; and the control circuit for the light source has a function of repeating a cycle including a 1st period wherein a current having 1st intensity is supplied to the light source and a 2nd period wherein a current having 2nd intensity different from the 1st intensity is supplied to the light source and is controlled by the control circuit in the 1st and 2nd periods according to display information, and the gradation characteristic control circuit is also controlled according to the display information so as to always have an excellent contrast.



LEGAL STATUS

[Date of request for examination]

23.03.2004

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

BEST AVAILABLE COPY

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

*** NOTICES ***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] It is the liquid crystal display which has the period which consists of time amount in which said light source has the 1st luminescence brightness in the liquid crystal display with which it had the light source which irradiates a liquid crystal panel and a liquid crystal panel, and time amount which has the 2nd luminescence brightness, and has the control circuit changed based on the indicative data to which the time amount ratio of the 1st luminescence brightness in this period and the 2nd luminescence brightness is supplied from the outside.

[Claim 2] The time amount which has said 1st luminescence brightness in a liquid crystal display according to claim 1 is a liquid crystal display which makes the time amount ratio of said 1st luminescence brightness [in / it is longer than the time amount which has the 2nd luminescence brightness, and / in said control circuit / said period] 50% or more when it is smaller than 50% when said indicative data is an animation, and said indicative data is a still picture.

[Claim 3] It is the liquid crystal display said whose 2nd luminescence brightness is 0 substantially in a liquid crystal display according to claim 1.

[Claim 4] According to the comparison result by the data comparator which measures the pixel which corresponds by the data storage section said control circuit remembers said indicative data to be by at least one frame in a liquid crystal display according to claim 1, and the indicative data stored in said data storage section and the indicative data inputted, and said data comparator, it is the liquid crystal display which has the pulse control section which outputs the signal which controls the time amount ratio of said 1st luminescence brightness in said period.

[Claim 5] It is the liquid crystal display which said data storage section makes a comparison pixel a part of all pixels of said display panel, stores the data in a liquid crystal display according to claim 4, and compares with the pixel data of the input data corresponding to this the data of a pixel with which said data comparator was stored as said comparison pixel.

[Claim 6] It is the liquid crystal display on which said comparison pixel centralizes the distribution near the center of a display of said liquid crystal panel in a liquid crystal display according to claim 5.

[Claim 7] It is the liquid crystal display with which said control circuit controls the time amount ratio of the 1st luminescence brightness in said this period, and the 2nd luminescence brightness in a liquid crystal display according to claim 1 based on the brightness information of said indicative data.

[Claim 8] The liquid crystal display which has the control circuit which changes the start time of the light source which has the period which irradiates a liquid crystal panel and this liquid crystal panel, and consists of the 1st luminescence brightness and the 2nd luminescence brightness, said 1st luminescence brightness, and the 2nd luminescence brightness based on the indicative data supplied from the outside.

[Claim 9] In a liquid crystal display according to claim 8 said control circuit The data storage section which memorizes said indicative data by at least one frame, The data comparator which measures the pixel which corresponds by the indicative data stored in said data storage section, and the indicative data inputted, The mode judging section which judges which field of the viewing area corresponding to said two or more light sources has many animation displays according to the comparison result by said data comparator, the liquid crystal display which said two or more light sources are alike based on the judgment result of said mode judging section, respectively, and has the pulse control section which

outputs the signal which receives and controls the start time of said 1st luminescence brightness in a period, and the 2nd luminescence brightness.

[Claim 10] It is the liquid crystal display which outputs the signal which shows said the 1st start time and period of luminescence brightness that the period of said 2nd luminescence brightness is started immediately after completing the writing of the indicative data of the field where said indicative data changes most in a liquid crystal display according to claim 8 among the fields of each of said liquid crystal panel corresponding to said two or more light sources in said control circuit.

[Claim 11] It is the liquid crystal display said whose 2nd luminescence brightness is 0 substantially in a liquid crystal display according to claim 8.

[Claim 12] A liquid crystal panel, the light source which irradiates this liquid crystal panel, the luminance-distribution detection control circuit which detects the luminance distribution data for at least one frame of said image data based on the image data inputted, and the gradation property between each set point which updated and updated the value of said at least one specific gradation location based on said luminance distribution data are a liquid crystal display characterized by to have the gradation control circuit for which it asks for every pixel with operation expression linearly.

[Claim 13] The number and setting-out gradation spacing of the specific gradation updated for every frame to a whole floor tone field in a liquid crystal display according to claim 12 are arbitrary liquid crystal displays.

[Claim 14] The liquid crystal display which has a liquid crystal panel, the light source which irradiates this liquid crystal panel, the luminance distribution detection control circuit which detects the luminance distribution data for at least one frame of said image data based on the image data inputted, and the light source control circuit which controls at least one of the luminescence stage of said light source, and the luminescence time amount based on said luminance distribution data.

[Claim 15] It is the liquid crystal display which controls at least one of the pulse width duty of a blink wave for said light source control circuit to control luminescence of said light source in a liquid crystal display according to claim 14, and the phases.

[Claim 16] It is the liquid crystal display which controls at least one of the pulse width duty of a modulated light wave for said light source control circuit to control luminescence of said light source in a liquid crystal display according to claim 14, and the phases.

[Claim 17] It is the liquid crystal display which controls the luminescence time amount of said light source so that the luminescence time amount of the light source for said light source control circuit to display bright image data relatively in a liquid crystal display according to claim 14 becomes longer than the issuance time amount of the light source for displaying a dark image relatively.

[Translation done.]

*** NOTICES ***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.

2. **** shows the word which can not be translated.

3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the display which used a liquid crystal display

component, electroluminescence devices (Electroluminescence Device), etc., raises the brightness of the display screen efficiently, and in order to make it equalize in this display screen, it relates to the display which has the suitable light source.

[0002]

[Description of the Prior Art] The indicating equipment using a liquid crystal display component (called a liquid crystal display panel), electroluminescence devices (it is called the following and the EL element which separate in an organic system and an inorganic system with the fluorescence ingredient to be used), a field emission component (it is called FE component Field Emission Device and the following), etc. performs image display, without establishing the space for scanning an electron ray two-dimensional in the background of the display screen like the Braun tube (it being hereafter called CRT: Cathode Ray Tube). Therefore, these displays have the descriptions, like lightweight thinly being a thing and power consumption is low compared with CRT. These indicating equipments may be called a flat-panel display (Flat Panel Display) from the exterior description.

[0003] The display using a liquid crystal display component, an EL element, FE component, etc. is spreading widely instead of the display using CRT from the above-mentioned advantage over CRT in various applications. There is also technological innovation called the improvement in image quality of a liquid crystal display component, an EL element, etc. in this background. On the other hand, in order that the demand to an animation display may become strong and may realize an animation display in the display using a liquid crystal display component by the spread of multimedia or the Internet in recent years, the improvement by the liquid crystal ingredient or the actuation approach is made. However, not only a liquid crystal display but high brightness-ization for displaying an image equivalent to the conventional CRT in the display called a flat-panel display has been an important technical problem.

[0004] In order to obtain an animation display equivalent to CRT, impulse mold luminescence which the electron ray radiated from an electron gun is scanned [luminescence] to each pixel, and makes the fluorescent substance of each pixel emit light is indispensable.

[0005] On the other hand, the liquid crystal display has been made difficult [a perfect animation display] for hold mold luminescence using the light source unit by the fluorescent lamp, for example.

[0006] As the technique of solving the above-mentioned technical problem concerning a liquid crystal display, it is reported that the method of using for the light source a direct female mold light source unit (light source structure which is made to counter the display screen of a liquid crystal display component, and arranges two or more fluorescent lamps) is the liquid crystal ingredient of a liquid crystal cell (liquid crystal layer enclosed between substrates) or amelioration of a display mode. Drawing 16 is drawing having shown an example of the burning actuation approach of the direct female mold light source unit proposed for animation display, and shows the layout of the direct female mold light source unit which was made to counter the display screen (broken-line frame), and has arranged eight tubular lamps, and the timing of each point LGT start time of each lamp as a brightness wave. The brightness wave shown in drawing 16 R> 6 means that brightness increases, when becoming a drawing upside with a convex. The burning start time of each fluorescence tubing is shifted to what has been arranged downward from what has been arranged at the upside one by one so that clearly from drawing 16 . This the burning actuation of a series of synchronized with the scan period of an image display signal, and was repeated by every image display period (period which sends a status signal to all the pixels of the display screen) of one frame. ("Liquid crystal" magazine, Vol.3, No.2 (1999), p99-p106 reference)

There is a technique which modulates the brightness of the light source on the other hand according to the scene of the animation signal transmitted to a liquid crystal display. This technique reads average luminance data to the maximum brightness data of the status signal which constitutes an animation signal and which is transmitted to a liquid crystal display for every image, the minimum brightness data, and a list, and controls the current (henceforth, lamp current) supplied to the light source according to these data. Usually, if a lamp current is made into reference current (for example, 4.5mA), in the case of an image bright on the whole, a lamp current will be set up in a certain period more highly (for example,

8mA) than reference current, and it will return to reference current after that. Conversely, in the case of an image dark on the whole, a lamp current is set up lower (for example, 1.5mA) than reference current. (The "Nikkei electronics" magazine, 1999.11.15, no.757, 1999, p139-p146 reference)

The temperature rise of the part which supplies a current higher than reference current to the light source by this setting out in the case of the former (image bright on the whole), and the light source is also large. In the case of a fluorescent lamp, the mercury (Hg) vapor pressure in a fluorescent lamp rises by the temperature rise, and a mercury atom (the amount of mercury vapour) increases within the fluorescent lamp concerned. On the other hand, if an excessive mercury atom exists in a fluorescent lamp, the probability for the ultraviolet rays produced within the fluorescent lamp by the collision with a mercury atom and an electron to be absorbed by the mercury atom will become high, and the brightness of the fluorescent lamp itself will fall. In order to avoid this effect, after setting up a lamp current in the above-mentioned period more greatly than the above-mentioned reference current, before the mercury vapor pressure in a fluorescent lamp changes, a lamp current is returned to reference current. Thus, by changing a lamp current, the brightness of a fluorescent lamp is made higher than it when supplying reference current to this. Moreover, in the case of the latter (image dark on the whole), it is necessary to suppress the leakage of a slight light from the pixel which displays black or the color near this that the brightness of the light source is high. On a screen dark on the whole, the absolute magnitude of the light which should make light transmittance penetrate also in the pixel set up highly most in a screen is small. For this reason, a lamp current is set up lower than reference current, and while extracting the leakage of the light from the pixel which stops the brightness of the light source and displays black or the color near this, the power consumption in the light source is reduced.

[0007] From the combination of these two techniques, the dynamic range (ratio of the maximum brightness / the minimum brightness) of the brightness in the image seen by the whole animation spreads 2.8 times over the past, respectively the more than twice of the liquid crystal display of the 400-500:1, and the former. [contrast ratio / that]

[0008]

[Problem(s) to be Solved by the Invention] If the number of the fluorescent lamp carried in a direct female mold light source unit is increased when carrying out the technique of performing burning actuation of an above-mentioned direct female mold light source unit in order in a liquid crystal display for example, the luminescence time amount of each fluorescent lamp occupied during the burning actuation period of one period (equivalent to one frame) will become short. For this reason, the brightness effectiveness in the whole direct female mold light source unit fell.

[0009] Moreover, in order to raise the brightness of a display image, when the power impressed to each fluorescent lamp was increased, the liquid crystal cell was locally heated by generation of heat of a fluorescent lamp, and homogeneity also fell.

[0010] The image display in a liquid crystal display makes the orientation of the liquid crystal molecule closed by the liquid crystal cell of the liquid crystal display component carried in this carry out in the direction corresponding to the image information (electric field impressed to a liquid crystal cell) concerned, is set as the value of a request of the light transmittance of a liquid crystal cell, and is performed. For this reason, when the liquid crystal molecule in a liquid crystal cell carries out orientation certainly in the direction according to image information, it is desirable to maintain the viscosity in a liquid crystal cell at a proper value, and it may enclose a thickener or an adhesiveness-reducing agent with this liquid crystal cell with a liquid crystal molecule. However, if the temperature of a liquid crystal cell rises locally, viscosity will fall in this part and a part of sense of a liquid crystal molecule will become random (isotropic-phase-izing of a liquid crystal layer).

[0011] Therefore, the light transmittance to which only the liquid crystal cell of this part does not correspond to the electric field impressed to a liquid crystal molecule is shown, and, for this reason, it is impossible to make the display brightness in the liquid crystal display of a horizontal electric-field mold higher than 300 cd/m² as a matter of fact.

[0012] Moreover, when the technique which constitutes an above-mentioned animation signal of adjusting the brightness of the light source for every image is carried out to a liquid crystal display, setting out of the timing which lowers the lamp current supplied to the light source when displaying an image bright on the whole to the reference current concerned from a value higher than the above-mentioned reference current is difficult practically. Although the lamp current once set up more greatly than the above-mentioned reference current must be returned to reference current before the mercury vapor pressure in a fluorescent lamp changes in order to raise the brightness of the light source from the value when supplying reference current to this as above-mentioned, the timing which changes a lamp current in this way must be experientially set up based on correlation with the measurement data of the temperature change of the light source (fluorescent lamp), and light source brightness. Moreover, if it takes into consideration to the difference of the service condition of a display, for example, a room temperature etc., setting out of the timing which changes a lamp current is very difficult. Furthermore, with this technique, in order to change the light source brightness of each image display time of day according to the brightness of each image, the contrast ratio for every image stops at extent which can be attained with the conventional liquid crystal display. When the brightness of a rear-spring-supporter image will display the hardly changed image on a fixed period (period when the image data of a multiple frame is transmitted to a liquid crystal display) like a static image even if it applies this technique to a liquid crystal display if this is put in another way, that contrast ratio cannot be raised.

[0013] The object of this invention is to offer the liquid crystal display which controlled generation of heat of the light source, and its control approach while improving the brightness of a display image efficiently.

[0014] Or the object of this invention is to offer the liquid crystal display which has improved dotage by the animation, and its control approach.

[0015] Or the object of this invention is to offer the liquid crystal display which improved contrast, and its control approach.

[0016]

[Means for Solving the Problem] In order to attain the above-mentioned object, in the liquid crystal display with which it had the light source which is prepared in a liquid crystal panel and this liquid crystal panel, and irradiates this, the light source has the period which consists of the 1st luminescence brightness and the 2nd luminescence brightness, and changed it based on the indicative data to which the time amount ratio of the 1st luminescence brightness in this period and the 2nd luminescence brightness is supplied from the outside. Here, it is higher than the 2nd luminescence brightness, and as an example, the 1st luminescence brightness is smaller than 60%, when said indicative data is an animation, and when said indicative data is a still picture, it makes the time amount ratio of said 1st luminescence brightness in said period 60% or more. Moreover, the 2nd luminescence brightness is substantially set to 0 in order to raise repeatability when the after-image of the 1st luminescence brightness and brightness are low.

[0017] Moreover, according to the comparison result by the data comparator which measures the pixel which corresponds as an example of a control circuit configuration by the data storage section which memorizes an indicative data by at least one frame, and the indicative data stored in the data storage section and the indicative data inputted, and the data comparator, the pulse control section which outputs the signal which controls the time amount ratio of said 1st luminescence brightness in a period constituted.

[0018] The comparison pixel measured by the data comparator is a liquid crystal display characterized by centralizing the distribution near the center of a display of said liquid crystal panel.

[0019] Moreover, the control circuit was made to correspond to each light source, defined the field of a display panel, and it constituted it so that it might change based on the indicative data to which the start time of said 1st luminescence brightness and the 2nd luminescence brightness is supplied from the outside based on an indicative data for every field, in order to have made it correspond to two or more

light sources.

[0020] The brightness data generation control section which generates brightness data from R, G, and B each image data as another example of a control circuit configuration, The luminance distribution detection control section which detects the luminance distribution condition over the input image data for one screen from the generated brightness data, The broken line point gradation control section which controls a gradation property according to a luminance distribution detection result, The configuration configuration was carried out by the back light modulated light control section which performs modulated light control of a back light according to said luminance distribution detection result, and the blink back light control section which controls the luminescence timing of a back light to the indicative data of one screen.

[0021] Moreover, also in the configuration which has the both sides of a configuration of being shown in the two above-mentioned examples as an example of a control circuit configuration, it is satisfactory in any way.

[0022]

[Embodiment of the Invention] This invention is equipped with the control circuit which controls the panel by which two or more pixels have been arranged, the light source which visualizes the image displayed on the pixel of these plurality, and this light source. That control circuit Supply the current which has the 1st reinforcement at the 1st period to the light source, and the current which has the 2nd reinforcement at the 2nd period (it differs from the 1st reinforcement) is supplied to the light source. The luminous intensity (integral value of the brightness of the light between that period) which repeats this the 1st period and 2nd period periodically, and is radiated from the above-mentioned light source in that period is controlled to become higher than the integral value of brightness when the above-mentioned light source in the same period makes the light switch on by the rated current. In addition, the integral value of the brightness at the time of making the light switch on by the rated current made applicable to an integral the thing in the condition that the brightness about 30 minutes after after burning was stabilized.

[0023] Moreover, the substrate of a couple with which the panel has been arranged so that each may counter when a display is a liquid crystal display (at least one side has sufficient light transmittance for making the light from the light source penetrate), It has the liquid crystal layer (additives, such as a liquid crystal molecule or this, and an adhesiveness-reducing agent, are included) enclosed between the substrates of this couple, and the electrode which constitutes a pixel, and the signal line which transmits image information to this are prepared at least in one side of the substrate of a couple. Thus, the constituted panel is called a liquid crystal display panel (Liquid Crystal Display Panel) or a liquid crystal display component (Liquid Crystal Display Element). The light source makes a fluorescent lamp or the optical element (for example, light guide plate) optically combined with this fluorescent lamp counter one [at least] field of a panel, and is arranged. In recent years, the thing using the light emitting device array which replaced with the fluorescent lamp and has arranged two or more light emitting devices along with a panel is also proposed.

[0024] In the display by this invention, especially the size relation between the 1st current and the 2nd current of the above supplied to the light source is not limited. However, when the case where make the light source turn on continuously and this display is used as usual is also taken into consideration, it is desirable to set up the 2nd current small to the 1st current.

[0025] in addition, a liquid crystal display component — the brightness of the image which should display the time amount allocation in the 2nd period on the 1st current value list from the video signal transmitted to a display at the 2nd current value and the 1st period list may be computed by being, and you may adjust according to it (viewpoint 1'). To image data without the need of making brightness and contrast high especially, a presser foot and power consumption are especially saved for the value of the larger one of the 1st and 2nd currents. In this case, the luminous intensity (integral value of the brightness of the light between that period) radiated from the above-mentioned light source in a period

may become lower than the integral value of brightness when the above-mentioned light source in the same period makes the light switch on by the rated current.

[0026] Hereafter, the concrete operation gestalt of this invention is explained with reference to the drawing relevant to this.

[0027] With the drawing referred to by the following explanation, what has the same function attaches the same sign, and explanation of the repeat is omitted.

[0028] Drawing 1 is the outline block diagram of the liquid crystal display carrying the liquid crystal display module by this invention. drawing 1 — setting — 8 — a fluorescent lamp and 20 — a direct-current-voltage-supply input terminal and 21 — an inverter circuit and 23 — a modulated light circuit and 25 — a switching control circuit and 27 — a liquid crystal panel and 28 — a liquid crystal display module and 29 — a television input terminal and 30 — a video input terminal and 31 — in S input terminal and 32, an analog image processing control section and 35 show a digital image processing control section, and, as for an analog PC input terminal and 33, 36 shows a liquid crystal display respectively, as for a digital PC input terminal and 34.

[0029] In drawing 1, a liquid crystal display 36 makes a still picture possible to the Lord as an image input at the Lord from an animation and the analog PC input terminal 32, the digital PC input terminal 33, etc. from the television input terminal 29, the video input terminal 30, the S input terminal 31, etc. The inputted analog image data are an analog image processing control section. In 34, brightness-chrominance-signal separation processing, analogue-to-digital transform processing, etc. are performed, and it outputs to the digital image processing control section 35 as digital image data. In the digital image processing control section 35, interlace-non-interlaced transform processing, amplification processing, etc. are performed, and it outputs to the liquid crystal display module 28. By the liquid crystal display module 28, while inputting the inputted digital image data (DATA) into a liquid crystal panel 27, it inputs into the switching control circuit 25. In the switching control circuit 25, the condition of this inputted digital image data (DATA) is detected, and a detecting signal is outputted to the modulated light circuit 23. The modulated light circuit 23 is a fluorescent lamp by outputting the modulated light control signal for acquiring a good display condition to an inverter circuit 21 according to the condition of this detecting signal. Light source control of 8 is performed.

[0030] Hereafter, sequential explanation is given about the detail of each part.

[0031] Drawing 3 and drawing 4 show respectively the sectional view on which the structure of the (a) liquid crystal panel was drawn notionally, and the perspective view of the light source unit installed by the (b) liquid crystal display. A liquid crystal panel is equipped with the light source unit 10 with which the liquid crystal display component which consists of a substrate 3 of the couple arranged so that each principal plane may counter, and a liquid crystal layer (the mixture of a liquid crystal molecule or this, an adhesiveness-reducing agent, etc. is enclosed) 2 pinched among these, and the fluorescent lamp 8 were carried also in which drawing. Also in drawing 3 (a) and drawing 4 (a), a polarizing plate 1 is formed in the principal plane of an opposite hand in the liquid crystal layer 2 in a substrate 3. Moreover, as for at least one, two or more pixels (not shown) are arranged two-dimensional among the substrates 3 of a couple at the principal plane by the side of the liquid crystal layer 2. Also in the liquid crystal panel shown in any of drawing 3 (a) and drawing 4 (a), a user can see an image through the principal plane of a substrate 3 from a drawing-upside.

[0032] The liquid crystal panel shown in drawing 3 is called a side light mold (or edge light mold) from arrangement of the fluorescent lamp 8 in the light source unit 10. The light guide plate 11 which has the top face of the quadrilateral arranged so that this light source unit 10 may counter the underside of the above-mentioned liquid crystal display component, The fluorescent lamp 8 of the shape of tubing arranged along at least 1 side face (one side of a quadrilateral) of this light guide plate, It has the reflective film 9 which is made to turn and reflect in that top face the reflector 7 to which the side face of a light guide plate is made to carry out incidence of the light radiated to the opposite hand of a light guide plate, and the light which turns the inside of a light guide plate to that underside, and spreads it

from this fluorescent lamp 8, and is made to irradiate the underside of a liquid crystal display component. Between the top face of a light guide plate 11, and the underside of a liquid crystal display component, the optical sheet group 4 containing the diffusion film 6 of a couple and the prism sheet 5 inserted into this is arranged. In the liquid crystal panel of a side light mold, the underside of a liquid crystal display component is arranged so that it may not counter with a fluorescent lamp 8 but the top face of the light guide plate 11 shown in drawing 3 (b) may be countered.

[0033] on the other hand, since the liquid crystal panel shown in drawing 4 is arranged so that two or more fluorescent lamps 8 which can be set to the light source unit 10 may counter the underside of a liquid crystal display component (it is shown in drawing 4 (a) — as — directly under [of a liquid crystal panel]), it is called direct female mold. In the light source unit 10 used for the liquid crystal panel of direct female mold, a reflector 7 is arranged so that the light radiated on the drawing bottom from a fluorescent lamp 8 may be reflected and a drawing upside (underside of a liquid crystal display component) may be irradiated, and boom hoisting for canceling the variation in the optical reinforcement in two or more fluorescent lamps 8 and these gaps is formed. Although the optical sheet group 4 is arranged like the side light mold between the light source unit 10 and the liquid crystal display component, the diffusion sheet 6 arranged by the optical sheet group 4 of a side light mold at the optical unit 10 side is transposed to diffusion plate 6a. The optical pattern for canceling the variation in the optical reinforcement in two or more above-mentioned fluorescent lamps 8 and these gaps is formed in this diffusion plate 6a.

[0034] In addition, detailed description of the liquid crystal panel of a side light mold is indicated by JP,7-281185,A, and detailed description of the liquid crystal panel of direct female mold is indicated by JP,5-257142,A, respectively.

[0035] In an above-mentioned liquid crystal panel, by the change in the impression electric field to the liquid crystal layer 2, the light transmittance is set up and an image is displayed. For example, the liquid crystal display (active-matrix mold) of TFT (Thin Film Transistor) actuation of TN mold to which angle of torsion carried out orientation of the liquid crystal molecule around 90 degrees in the liquid crystal layer 2, or a vertical orientation mold, In the liquid crystal panel (passive matrix mold) of the time-sharing actuation of a STN mold in which angle of torsion carried out orientation at 200 to 260 degrees, the light transmittance changes from maximum (white image) to the minimum value (black image) according to the increment in the impression electric field to the liquid crystal layer 2.

[0036] In the liquid crystal panel of the TFT actuation called the horizontal electric-field mold which, on the other hand, impresses the electric field impressed to the liquid crystal layer 2 in the direction along a substrate side, the light transmittance changes from the minimum value (black image) to maximum (white image) according to the increment in the impression electric field to the liquid crystal layer 2.

[0037] d of the TFT-liquid-crystal panel of a horizontal electric-field mold has [d of an STN liquid crystal display / the range of 0.5 to 1.2 micrometers] the range desirable [product d of refractive-index anisotropy d of the liquid crystal layer 2 and the cell gap (thickness of the liquid crystal layer 2) d is desirable when the range of 0.2 to 0.6 micrometers reconciles a contrast ratio and brightness, and] in the case of the liquid crystal panel of TFT actuation of TN mold or a vertical orientation mold, of 0.2 to 0.5 micrometers.

[0038] Thus, the outline of the embodiment of this invention in the constituted liquid crystal panel is explained in accordance with an above-mentioned viewpoint.

[0039] Drawing 2 is drawing showing the synchronizing signal (transmission timing of image information) when carrying out this invention based on a viewpoint 1 to a liquid crystal display, an image display signal, the burning signal of the light source, and the brightness wave of the light radiated from a light source unit. The burning signal of the light source supplies the 1st current i_I to the time amount (the 1st period) of Δt_I at the light source, supplies the 2nd current i_{II} smaller subsequently than this 1st current to the time amount (the 2nd period) of Δt_{II} at the light source, and is shown as a wave which repeats the period of $\Delta t_I + \Delta t_{II}$ which is the sum of this time amount of operation. In this example,

Δt_I and Δt_{II} were set up equally, i.e., a current is supplied to the light source with 50% of duty, and the value of the 2nd current i_{II} will be held down to 0mA of abbreviation. Therefore, an assumption of supplying a fixed current to the light source with the power which the light source consumes the above-mentioned period of operation illustrates the current value as a mean value i_{CONST} of the 1st current and the 2nd current.

[0040] and the brightness which is equivalent to i_{CONST} from the brightness wave of the light source is equivalent to the mean value I_{CONST} (broken line) of the brightness (value which brightness reaches by supply of the 1st current of predetermined time) II equivalent to the 1st current, and the brightness (value which brightness reaches by supply of the 2nd current of predetermined time) III equivalent to the 2nd current — then, it is predicted. However, since the temperature of the light source will rise gradually if the current of i_{CONST} is continuously passed in the time amount for two or more minutes of a period of operation, loss of the light in the interior of the light source increases gradually. For this reason, the brightness of the light source shows the value of I_{CONST}' (continuous line) lower than I_{CONST} (broken line) actually. Moreover, the difference with I_{CONST} (broken line) and I_{CONST}' (continuous line) spreads gradually from Δt_1 to Δt_2 by the temperature rise of the light source by time amount progress.

[0041] On the other hand, if time amount Δt_I which supplies the 1st current i_I to the light source is set up shorter than the duration which reaches a value with the temperature rise of the light source by the 1st current i_I , it can take out, without losing the light of the brightness corresponding to the 1st current i_I within the light source. Drawing 5 shows the relation between whenever [(a) tubing internal temperature], (equivalence can be carried out also in the mercury vapor pressure in tubing), and brightness, and the relation of the current and brightness which are supplied to the electrode of the couple prepared in the (b) cold cathode tube about the cold cathode tube used as one of the light sources. Depending on the mercury vapor pressure in that tubing, and the amount of the mercury gas which in other words exists in tubing, the brightness of a cold cathode tube responds to the increment in mercury capacity, and also increases the temperature in tubing in below a value (in this example, it is made mercury vapor pressure, and is 4.7Pa) with this mercury capacity, and the brightness of the cold cathode tube itself also rises. However, if mercury capacity exceeds this value of a certain, the light produced within tubing will be gradually absorbed by mercury gas, consequently the brightness of a cold cathode tube will also decrease. Such an inclination is accepted as long as a cold cathode tube or not only mercury gas but a bulb contains an excitation ingredient in the interior. For example, the same phenomenon as a cold cathode tube arises also with a xenon lamp.

[0042] Moreover, the mercury vapor pressure within cold cathode can carry out equivalence also to the temperature within cold cathode, and the temperature within cold cathode rises according to the current supplied to inter-electrode [of the couple prepared in the cold cathode tube] further. Therefore, when supplying a current to a cold cathode tube continuously, according to lifting of the current value, lifting of brightness is saturated and is saturated with a certain value. (Refer to drawing 5 (b)).

[0043] However, if Current i_I is supplied to a cold cathode tube as the brightness wave of the light source in 1st period Δt_I of drawing 2 shows, the brightness will rise gradually. From this, lifting of whenever [tubing internal temperature / when supplying a predetermined current to a cold cathode tube] of being generated with a certain delay to the supply start time of Current i_I is distinct.

Furthermore, if 120Hz 8.4ms (these values are suitable for animation display) is taken into consideration the rewriting period of the image data signal in a liquid crystal display, 60Hz for example, 16.7ms, (ms=ms) Although it is desirable to set the period of the above-mentioned light source of operation below to this period, if it is made to correspond to this period of operation and time amount allocation and the 1st and 2nd currents of the above of the 1st and 2nd periods of the above are set up, the effect of the above-mentioned temperature rise can be reduced. When the light is continuously switched on from the catalog of each cold cathode tube referred to previously by the rated current (an example of the value: 6mA) of a cold cathode tube, the following knowledge is acquired according to the ambient temperature

of a cold cathode tube.

[0044] (1) With the ambient temperature of 40 degree C, as for brightness, brightness reduction is not accepted even for after saturation 200-second progress in about 150 seconds after burning initiation.

[0045] (2) In the ambient temperature of 60 degree C, brightness shows maximum in about 15 seconds after burning initiation, and after that, brightness decreases gently and results after 200-second progress at 90% of maximum.

[0046] (3) In the ambient temperature of 80 degree C, brightness shows maximum in about 10 seconds after burning initiation, brightness decreases rapidly to 80% of maximum in [of after that] about 10 seconds, and henceforth, hang after 200-second progress from burning initiation, and brightness decreases gently.

[0047] Even if this invention person etc. set the 1st current as about 2 times of the rated current of a cold cathode tube based on these knowledge, by adjusting the value and its supply time amount (the 2nd period) of the 2nd current small set up to the 1st current, it hit on an idea of the ability of the temperature rise of a cold cathode tube to be inhibited, and the effectiveness was checked.

[0048] On the other hand, in the 2nd period of the above, in order to supply the 2nd current smaller than the 1st current to the light source, the brightness of the light source falls. However, the effect is unexpectedly small when the brightness lowering in the 2nd period is seen by the brightness (henceforth, panel brightness) of the light which penetrates a liquid crystal display component. When the integral value of the panel brightness in the period of operation for the above-mentioned $\Delta tI + \Delta tII$ when setting it as 0mA (duty: 50%) compared the 2nd current, the following knowledge was experimentally acquired about the afterglow of the light source produced at the 2nd period. (Refer to drawing 6)

(4) When the pixel of a liquid crystal display component was white-displayed (the video signal which makes light transmittance max was sent to this pixel), attenuation of the light which penetrates that pixel was small beyond anticipation, and the integral value of that display brightness became larger than the value when carrying out continuation burning of the light source with the same power in the above-mentioned period of operation.

[0049] (5) When the pixel of a liquid crystal display component was indicated by black (the video signal which makes light transmittance min was sent to this pixel), attenuation of the light which penetrates that pixel was fully large, and the integral value of that display brightness was held down by one half extent of the value when carrying out continuation burning of the light source with the same power in the above-mentioned period of operation.

[0050] The maximum brightness required not only of a liquid crystal display but of a display turns into brightness of the pixel of two or more pixels displayed most brightly (white). In other pixels, the pixel displayed especially most darkly (black); and the pixel displayed with the gradation (dark gray) near this, if these display brightness goes up, it will become the image on which the whole display screen was spoiled, and it is thought of as what inferiority carries out to CRT by the user of a liquid crystal display.

[0051] However, when modulating the current supplied to the light source with a predetermined duty as mentioned above, the above (4) which this invention person etc. got experimentally, and the knowledge of (5) raised the brightness of the pixel most brightly displayed in the display screen compared with the conventional technique of having supplied the current continuously, and proved that the brightness of the pixel most darkly displayed on reverse could be stopped. furthermore, it proved that the above-mentioned maximum brightness boiled knowledge (4) and (5) markedly, and improved compared with the time of carrying out continuation burning of the light source when power consumption in the above-mentioned duty is made equal.

[0052] Although the antecedent basis of this phenomenon is not solved thoroughly, it is clear from an experimental result that the afterglow of the light source in the period (the 2nd period of the above) which held down the current value held that brightness in the pixel which set up light transmittance more than fixed height beyond anticipation. It is clear that this invention attains the object and other objects which were already described by the above consideration.

[0053] In addition, knowledge (4) and (5) measured the panel brightness of a liquid crystal display based on the conditions on which it is specified ED-2522 of EIAJ (Electronic Industries Association of Japan specification), and they drew the spectral intensity for every wavelength in a light field (380nm – 780nm) from the result obtained by carrying out visibility amendment (human being's eyes converting into the amount of the light sensed actual). This measurement puts a liquid crystal display on a dark room, separates a luminance meter from a liquid crystal display component 50cm, and to that viewing area, is arranged vertically and carried out. As a suitable luminance meter to perform such measurement, there is PR704 mold by the photograph research company, for example, and the value of the flux of light per unit solid angle can be calculated as a value which does not depend for brightness on measurement distance or a measuring-plane product with this equipment. Moreover, the luminance distribution in fluctuation of the brightness in the integral value of the brightness in the time amount of a request called the period of operation for the above-mentioned $\Delta tI + \Delta tII$ and its time amount and the display screen of a liquid crystal display component can be measured, respectively, for example. In addition, generally the contrast ratio of point ** is called for by the ratio of "the brightness when indicating the whole brightness / display screen when white-displaying the whole display screen by black." Replace with this general technique and some display screens (pixel which forms an image) are white-displayed (it is delivery about the video signal which makes such light transmittance that pixel section at max). And the test pattern which gives a black indication of some other display screens (pixel which forms an image) (the video signal which makes such light transmittance min is sent to the pixel section) is displayed on a liquid crystal display component. The brightness of a white display and the brightness of a black display may be computed (let each viewing-area size computed at this time be the same number), and you may ask for a contrast ratio as that brightness ratio.

[0054] When setting the period of the above-mentioned light source of operation below to this period to the rewriting period (it is 8.4ms at 16.7ms and 120Hz in 60Hz) of the image data signal in a liquid crystal display on the occasion of application to the liquid crystal display of this invention based on a viewpoint 1 as mentioned above, it is desirable to prepare that ingredient so that the response time of the liquid crystal ingredient (liquid crystal layer) used for this may be held down to below the rewriting period (the 16.7 above-mentionedms or 8.4ms) of a data signal. However, when [remarkable] late compared with the rewriting period of a data signal, a ghost phenomenon (multiplex profile) occurs [the response time of a liquid crystal ingredient]. For this reason, it is more desirable to shift the timing of the rewriting period of a data signal and the period of the light source mentioned above of operation.

[0055] Therefore, it is good to make it differ by setting up predetermined phase contrast between the periods and the rewriting periods (period of the synchronizing signal V_{sync} in drawing 2) of a display image signal which consist of 1st period ΔtI shown in drawing 2 , and 2nd period ΔtII .

[0056] As mentioned above, although the gestalt of operation of this invention was explained, explanation is added according to the following examples about the further detail.

[0057] Each thickness constituted the side light mold liquid crystal display shown in drawing 3 from <example 1> this example using the glass substrate 3 of the couple which is 0.7mm, and the thin film transistor for TFT actuation was formed in the substrate of one of these for every pixel. The dielectric constant anisotropy Δn_{ϵ} is forward and Δn_d set to 0.41 micrometers the liquid crystal layer 2 pinched between the substrates 3 of this couple. Moreover, although the twist angle of the liquid crystal molecule enclosed with the liquid crystal layer 2 was made into 90 degrees, in order to make the speed of response of liquid crystal quick more, low twist cornification of 70 etc. degrees etc. is desirable. When suppressing a twist angle, since Δn_d suitable for this becomes still smaller (for example, 0.35 micrometers), it needs to contract a cel gap.

[0058] The light source unit 10 used in this example has the structure which has arranged a total of two of one fluorescent lamp 8 each with an outer diameter [as shown in the perspective view of drawing 3 (b) / ϕ] of 4mm (cold cathode tube) in the direction of a long side of a light guide plate 11. Although not shown in drawing here, the diffusion sheet for the improvement in brightness, a recursive

polarization reflective film, and the lens sheet that controls the angular dependence of outgoing radiation light may be arranged.

[0059] In this example, the fluorescent lamp 8 was supplied at duty 50%, having used the 2nd current as 0mA having used the 1st above-mentioned current as 10mA. The skin temperature of a fluorescent lamp 8 rises with time amount, as shown in drawing 7 (a). on the other hand, brightness is shown in drawing 7 (a) — as — time amount — ** — it both went up, decreased temporarily after that, and was saturated soon. Compared with the example of the above-mentioned viewpoint 3 of having set up the duty to 60% in this example, attenuation of brightness is low.

[0060] Thus, if a duty is set up to 50% or less, the temperature rise of the center section of the fluorescent lamp 8 will be suppressed by 70 degrees C or less, and the difference of the maximum of the brightness of the viewing area (effective viewing area) of a liquid crystal display component (liquid crystal display panel) and the minimum value will become 20% or more of the average. Moreover, even if it stops a duty to 50% or less, maximum of brightness can be made into two or more 200 cd/m, and the minimum value of brightness can be held down to two or less 2 cd/m.

[0061] By the way, although the lamp diameter of the fluorescent lamp used for a light source unit is usually about 2.6mm, the activity of diameter the type of 3mm which thickened glass thickness, and a type with a diameter of 4mm or more which made the bore thick further and increased gas and a mercury content is also possible. If a lamp diameter is generally enlarged, since surface area becomes large, it is advantageous to heat dissipation. Furthermore, there are also operations, such as lowering of a burning electrical potential difference and extension of a lamp life (brightness reduction-by-half value). Moreover, when a cold cathode tube (fluorescent lamp) with a diameter (outer diameter) of 2.6mm is used, if it is not based on the die length but impresses 6mA or more of tube electric currents, luminous efficiency (brightness) will fall by generation of heat. On the other hand, at this example, the effect of the generation of heat was suppressed by enlarging the outer diameter of a fluorescent lamp 8. For this reason, the discharge effectiveness within the fluorescent lamp by supply current also increased, and sufficient brightness was able to be obtained even if it stopped the duty to 50%.

[0062] In this example, change of the ratio of the 1st period (burning period) of the above in the burning period of the light source or the 2nd period (idle period) of the above and change of the impression power which makes the lamp of the light source turn on are set up by the modulated light circuit shown in drawing 8, or it is [setting out / these] good in *****. It is also possible to set the above-mentioned burning period to either a burning period or an idle period in the modulated light (modulated light according to change of the ratio of a burning period or an idle period as shown in the brightness wave signal of drawing 9) in a burning period. Therefore, luminous efficiency can also be improved by always preparing an idle period, without carrying out the all-points LGT of the lamp in the burning period of said light source, as shown in drawing 9. Moreover, a lamp may be blinked only when obtaining high brightness like drawing 10.

[0063] In addition, in drawing 9, it defines 200 containing 200 – 250 cd/m² – 299 cd/m², and the brightness low as two or less 199 cd/m containing 100 cd/m² as range in two or more 300 cd/m and brightness as range of the brightness high.

[0064] <An example 2>, next this example explain modulation burning of the light source suitable for an animation display.

[0065] In order to acquire an animation display property equivalent to the Braun tube in a liquid crystal display, impulse mold luminescence like CRT is possible by always making the light source from burning and flash burning which has an idle period, respectively. At this time, as shown in each of drawing 9, a data rewriting period (here period of Vsync) can be kept constant, and can also change the period of a flash.

[0066] Thus, also in the liquid crystal display using the light source unit which carries out flash burning, impulse mold luminescence equivalent to CRT can be realized, and an animation display becomes possible. Since a picture signal was not based on clear display and a dark display but the fluorescent

lamp was always on (continuation burning), the conventional light source unit had bad energy efficiency. On the other hand, according to the amount of information of a picture signal, by controlling the dose of the light source, the luminous efficiency of fluorescence tubing improves and it becomes possible to aim at further improvement in brightness by economization of power consumption, and lifting control of lamp temperature. That is, when an image is dark, reduce the dose of the light source, when an image is bright, a dose is made to increase, and it enables this to also control the relation between brightness and a gradation property, and the so-called tone curve property according to the brightness of a background, and a picture signal. Thus, using the information on the light and darkness of a picture signal, the exposure quantity of light of the light source is controlled by changing the time amount ratio of the 1st period (burning period) of the above, and the 2nd period (it is an idle period when setting the 2nd current to 0mA) of the above.

[0067] Moreover, a more beautiful animation display is possible by shortening burning time amount by changing the time amount ratio of a burning period and an idle period with the amount of information of a motion of a picture signal, when a motion is quick. That is, since it doubles with the condition of a video signal, and the lateness of the speed of response of liquid crystal does not pose a problem when a motion is late, make the frame frequency of I/O in agreement, it is made equivalent to this output frame frequency, and also controls the burning period and idle period of said light source by the output frame period (drawing 11 (a)). Next, when a motion of a video signal is quick, in order to improve the speed of response of liquid crystal to the above (improvement in the speed), output frame frequency is formed into 2 X to input frame frequency, and dummy data is inserted. It is made to correspond to this and the burning period and idle period of said light source are also controlled by the output frame period (drawing 11 (b)).

[0068] Furthermore, a speed of response is improved to the above by forming output frame frequency into 3 X to input frame frequency, and inserting more dummy data, when a motion of a video signal is quick. It is made to correspond to this and the burning period and idle period of said light source are also controlled by the output frame period. (Drawing 11 (c)).

At this time, it is good to control so that the current actual value impressed to the lamp for not being based on the ratio of the burning period of said light source and an idle period, but making this light source between each point LGT periods emit light becomes in general fixed. Moreover, the exposure quantity of light of the light source can also be changed by changing said current actual value. Moreover, by not setting the brightness of the above-mentioned idle period to 0 thoroughly, as shown in drawing 12, but considering as a certain fixed brightness, even if it is the case where the whole screen is high brightness, sufficient brightness is securable. Of course, as for the period which raises the brightness of an idle period, shortening to some extent is desirable.

[0069] In order to perform still more perfect animation display, as it not only carries out impulse mold luminescence, but a light source unit is shown in drawing 16 R> 6, it is necessary to synchronize the data scanning timing of a picture signal, and the timing of a flash of the light source. Generally there are vertical or a Horizontal Synchronizing signal, a frame signal, a scan line signal, etc. as data scanning timing of a picture signal, these scan periods and flash periods are made equal, and scan timing is synchronized. In such a case, although utilization of the light source unit of direct female mold is desirable and effectiveness is large, also in the light source unit of a side light mold, it is possible by vertical division.

[0070] When the period which consists of a burning period in said light source and an idle period is equal to the rewriting period of a display image signal and the signal scanning line of said display consists of n, the start time of a signal scan of $n/2$ Motome may make it synchronize with the burning start time of this light source in the side light mold which carried out the up Shimowake rate. That is, an animation display becomes possible by synchronizing the flash of a picture signal and the light source in the center of a screen. When the period and the rewriting period of a display image signal which furthermore consist of a burning period in said light source and an idle period are equal and the signal scanning line

of said display consists of n , the start time of $n=1$ Motome's signal cycle may carry out fixed time delay from the burning start time of this light source. When it considers as the start time of a signal scan of this time delay of $n/2$ Motome here, the same result as said approach is brought.

[0071] Moreover, it is effective in an animation display that $1/20$ or more [of burning time amount] and the brightness in an idle period carry out [the idle period of said light source] to 90% or less of the brightness in burning time amount.

[0072] The liquid crystal panel which consists of a liquid crystal layer by which at least one side by which opposite arrangement was carried out was pinched between the substrate of a couple with an electrode, and this substrate in order to have obtained the still more beautiful animation display, The control means for impressing the electrical potential difference according to a display image signal to the above-mentioned electrode, Are the liquid crystal display with which it had the light source which irradiates a liquid crystal panel, and the above-mentioned light source consists of a reflector which reflects the outgoing radiation light of a lamp and a lamp, and a light guide plate which leads the light in which it was reflected to a liquid crystal layer. It is required to change the exposure quantity of light of the light source with the power value for a lamp being arranged in the die-length direction of at least one side of the side face of this light guide plate, and having the period which this light source becomes from a burning period and an idle period, and making the time amount ratio and this light source of the burning period in this period and an idle period emit light. the lamp which the light source unit of this display is called the so-called side light mold, and is used — the thickness direction — 1 and 2 — or three are arranged. Moreover, it is decided by the brightness of a display, and the permeability of a liquid crystal cell in which location of four sides of a light guide plate a lamp will be arranged.

[0073] Although one lamp is arranged to the long side of a light guide plate in TN type liquid crystal with high permeability, the L character type and character type lamp of KO which has not the straight-line type of a line [lamp] further where you may arrange one each at 1 each or a shorter side but a folding point in two sides of long sides for obtaining high brightness more may be used. In the IPS mode in which permeability is low, there is no 2 each in two sides of long sides, and a lamp may be arranged three.

[0074] The liquid crystal panel which consists of a liquid crystal layer by which at least one side by which opposite arrangement was furthermore carried out was pinched between the substrate of a couple with an electrode, and this substrate, The control means for impressing the electrical potential difference according to a display image signal to the above-mentioned electrode, Are the liquid crystal display with which it had the light source which irradiates a liquid crystal panel, and the above-mentioned light source consists of two or more lamps arranged directly under the effective viewing area of a liquid crystal panel, and two or more reflectors which reflect the light of each lamp. It also needs to change the exposure quantity of light of the light source with the power value for having the period which this light source becomes from a burning period and an idle period, and making the time amount ratio and this light source of the burning period in this period, and an idle period emit light. This light source unit is a direct female mold type, and a lamp number responds in the direction of a long side 4 to about 12, it responds to 4 to about 20, brightness, and a screen size in the direction of a shorter side, and it arranges.

[0075] In a light source unit, a lamp is arranged conventionally on the outside of the effective viewing area of a liquid crystal panel. This is for preventing heating a liquid crystal cell by generation of heat of a lamp. Liquid crystal has the property in which the value of a refractive index changes with temperature changes, and permeability changes. Therefore, when it becomes hot locally, the partial permeability, i.e., brightness, and brightness change, and it becomes display nonuniformity. However, since the light source unit of this invention has little generation of heat, such display nonuniformity cannot occur easily, it is possible to carry out lamp arrangement in the light source inside a viewing area like direct female mold, and, thereby, appearance size relief of a display also becomes possible.

[0076] The lamp used in the light source unit explained above has a cold cathode fluorescent lamp, a

hot cathode fluorescent lamp or a xenon lamp, and usable vacuum fluorescence *****. A cold cathode fluorescent lamp is good to enlarge lamp surface area, in order to radiate heat effectively more, and to set the lamp diameter of said light source to 3mm or more, although it is the description that there is little generation of heat. Moreover, in order to enlarge heat specific gravity, heat dissipation is more effective if the glass thickness of the lamp of said light source sets to 1mm or more. It is also possible for the lamp of the light source to make a diameter thick, and it is also possible to transpose the content gas in a lamp to a xenon.

[0077] Based on the above explanation, the concrete configuration of the liquid crystal module by this invention is shown below.

[0078] Drawing 13 is the example of the light source unit which has arranged one fluorescent lamp 8 each to two sides of long sides of a light guide plate 11. Although drawing 1313 (a) shows the inverter arrangement which turns on one lamp by one transformer, as shown in drawing 13 (b), burning of two lamps is also possible by one transformer in this. In this case, it becomes economization of cost by the number cutback of components. The circuit for turning on a lamp is named the inverter generically here, and the booster circuit according direct current voltage to the conversion circuit to alternating voltage, a current control circuit, a frequency unbalance circuit, and a transformer etc. is included. Moreover, the activity of a piezoelectric device is also possible besides a transformer.

[0079] The liquid crystal layer 2 is $d_{\text{tand}}=0.28\text{micrometer}$, and parallel orientation of drawing 14 is carried out on zero twist square, and it shows an example of a liquid crystal panel equipped with the liquid crystal display component in the horizontal electric-field mode in which electric field parallel to a substrate side are impressed. The sectional view of the liquid crystal display is shown in drawing 14 (a). Moreover, the perspective view of the light source unit 10 carried in this is shown in drawing 14 (b). The light source unit 10 has the structure of a side light mold where 2x2 have arranged a total of four diameters ϕ of 4mm in the direction of a long side as a cold cathode tube. Inverter arrangement has the desirable configuration which turns on two fluorescent lamps 8 by one transformer as shown in drawing 15 here.

[0080] <Example 3> This example explains the system which moves and performs control of flash burning of the light source suitable for an animation display corresponding to detection of an amount.

[0081] As mentioned above, in order to acquire an animation display property equivalent to CRT in a liquid crystal display, impulse mold luminescence like CRT is possible by always making the light source from burning flash burning which has a burning period and an idle period, respectively. This flash control is explained hereafter.

[0082] First, the case where flash burning of all the fields is carried out simultaneously is considered to the viewing area of a liquid crystal display. Here, the system using the light source of the side light mold which has arranged one fluorescent lamp 8 each to two sides of long sides of a viewing area is made into an example, and is explained. Drawing 17 shows the configuration of the control circuit of the light source of a side light mold. 20 is an input terminal which supplies a DC-power-supply electrical potential difference from the TV apparatus with which the body of a liquid crystal display or this is carried, 23 is a modulated light circuit changed into the direct current voltage according to the electrical potential difference which should be impressed to the light source, 21 is an inverter circuit changed into alternating voltage, and 25 is a switching control circuit which controls the time amount ratio of the 1st period (burning period) of the above, and the 2nd period (it is an idle period when the 2nd current is set to 0mA) of the above.

[0083] As mentioned above, a more beautiful animation display becomes possible by changing the time amount ratio of the 1st burning brightness (burning period) and the 2nd burning brightness (this example idle period) with the amount of information of a motion of a picture signal. That is, it is lengthening burning time amount, when there are few motions, and lengthening burning time amount, when there is little amount of information which is short and moves burning time amount when there is much amount of information (pixel number) which is short and moves burning time amount over the whole viewing-area

surface when a motion is quick like drawing 11 , and more beautiful animation display is attained. At this time, by responding to the ratio of the burning period of said light source, and an idle period, and changing the current actual value impressed to the lamp for making this light source between each point LGT periods emit light, the exposure quantity of light of the light source can be changed, and an animation display intensity level can be stabilized. For example, according to the rate of occupying to the number of pixels from which the number of pixels which moves constitutes all the viewing-area screens by the indicative data, the period of the 1st burning brightness occupied to the period of the 1st burning brightness and the 2nd burning brightness is changed. For example, if the percentage of occupying to the number of pixels from which the number of pixels which moves constitutes the full screen by the indicative data is 10% or more over three frames, an indicative data judges that it is an animation, makes the rate of the 1st burning brightness smaller than 50%, in other than the above, will judge it as a still picture, and will make the rate of the 1st burning brightness 50% or more.

[0084] An example of the switching control circuit 25 is shown and explained to drawing 18 . It is the data storage section (it is a frame memory in this case) which drawing 18 shows the configuration of the switching control circuit 25, and 50 in drawing stores display information (Data) by one frame, and reads by the following one frame, and before reading 52 from the indicative data (Data) and the data storage section 50 of the present frame, it is a data comparator which compares the indicative data (Data') of a frame for every corresponding pixel. 53 is a pulse control section which incorporates the output of the data comparator 52 to every 1 viewing-area part (one frame), and generates the start time ps of the 1st period (burning period) of the light source burning signal BL, and the time amount pw (let the unit of ps and pw be the level period which is one period of Hsync) of the 1st period. 51 is the line count section which initializes with Vertical Synchronizing signal Vsync and counts Horizontal Synchronizing signal Hsync. 54 is the pulse generation section which generates the light source burning signal BL by the line count value which the line count section 51 outputs, and ps and pw which the pulse control section 53 outputs. here, by the data comparator 52, before carrying out reading appearance from the indicative data (Data) and the data storage section 50 of the present frame, the indicative data (Data') of a frame is compared with every display 1 pixel (it synchronizes with one clock of Dotck), but [consequently] when both differ, it judges that it is an animation and an animation judging signal is outputted to 1 pixel of that display.

[0085] In the pulse control section 53, by adding one screen of a viewing area for this animation judging signal of the data comparator 52, and carving the addition result gradually, the motion amount of information of the dynamic image of this viewing area is distinguished, and the start time ps of the 1st period and the time amount pw of the 1st period are set up. When the data more than the fixed rate to all the fields that show image data actually (50% or more) are an inequality, it is defined as there being much amount of information which moves, and in comparatively below fixed, a contiguity inter-frame data comparison is defined as there being little amount of information which moves. Furthermore, in more than fixed gradation data (in for example, the case of all 256 gradation 128 or more gradation), the definition of coincidence/inequality of data judges that it is inharmonious, and it is made to judge it as coincidence in the comparison of each pixel in below fixed gradation data. The timing chart of the light source burning signal BL generated by the switching control circuit 25 constituted as mentioned above is shown in drawing 19 , the case (a display close to a static image) where it is judged that drawing 19 (a) is almost changeless as a result of the comparison by the data comparator 52 The pixel of one frame ago and the response pixel of input data are measured so that it may mention later. When the amount of inequality is 10% or less of light source burning signal BL and this drawing (b) has few dynamic images (the pixel of one frame ago and the response pixel of input data are measured) The amount of inequality is 10% or more less than (when it compares with (a), the direction of (b) moves and there is much amount of information) 50% of BL, and this drawing (c) is BL when there are many dynamic images (the pixel of one frame ago and the response pixel of input data are measured, and a part for an inequality is 50% or more).

[0086] The speed of response of liquid crystal is slow, and, generally requires one or more frame periods. Therefore, transition gradation serves as display dotage and it appears until it results in the attainment phase value made into the object in regular burning of the light source with the conventional hold mold, as shown in drawing 20 . In order to improve this, by doubling the burning timing by the pulse width and the phase of said light source with the timing which reached the gradation data which should reach, it makes it possible to inhibit the display of transition gradation, and a good animation display with little dotage is made possible.

[0087] Moreover, by having said data storage section 50 by the multiple frame, it does not stop at the comparison of the frame data before and behind contiguity, but the animation detection to a multiple frame period is attained. The inclination of a motion can be grasped by this and a more faithful animation judging is enabled.

[0088] In the switching control circuit 25 explained above, by preparing a frame memory as the data storage section 50, and storing the indicative data for an arbitration frame, the data comparison was performed about the indicative data for an arbitration frame, and the light source burning signal BL was generated according to this comparison result. However, the memory space of the data storage section 50 increases with viewing-area amplification (here, display resolution is meant) of a liquid crystal display. Thereby, when a liquid crystal display field was small, it had realized in the control circuit (LSI) of one chip, but it poses a problem also from the field of not only the cost side of a control circuit but substrate component mounting in the control circuit configuration of 2 or more ***** which carries out external [of the data storage section 50] as a liquid crystal display field expands the switching control circuit 25. Then, the data comparison pixel (detection point) is beforehand determined not in the method of storing the indicative datas of all the above viewing areas for the data storage section 50 by one frame but in the viewing area, and you may make it the register configuration which stores only the indicative data of this pixel. However, it is necessary to determine that the total of the pixel which compares will bring the almost same result by the case where it considers as the case where a frame memory is used, and a register configuration although it will determine from constraint of the magnitude of a control circuit. Here, in order to perform a data comparison, one example of a pixel (detection point) is shown in drawing 21 . Drawing 21 (a) shows the case where the detection point is uniformly set up to the viewing area of the display screen, and drawing 21 (b) shows the case where the detection point is concentrated and set as middle of the screen. in the case of drawing 21 (a) distributed uniformly, a point size (for example, a viewing area is actually level when a fixed-rate is made into 10% — 1024 pixels is vertical — it is 768 pixels. — all — if it is 786432 pixels, it will become the 10% of 78643 pixels) which serves as a fixed rate is uniformly distributed to a actual viewing area to all the fields that show the indicative data actually. On the other hand by drawing 21 (b) of central distribution, it says that the point size (78643 pixels) of a fixed rate distributes more viewing-area center sections than a periphery actually.

[0089] OS (Operating System) which has adopted the window system has become in use, and a personal computer in recent years can display two or more windows on a screen. And since it thinks [displaying a window current in use on middle of the screen in many cases, and], setting out of the detection point of drawing 2121 (b) becomes effective.

[0090] In order to perform a still more perfect animation display, it is good it not only to carry out impulse mold luminescence of the light source unit, but to synchronize the data scanning timing of a picture signal, and the timing of a flash of the light source. In the above-mentioned example, although the data scanning timing of a picture signal and the flash of the light source were synchronized in the center of a screen, burning start time may be determined according to the image information of not only this but the whole viewing area. An example of the switching control circuit 25 for realizing this is shown and explained to drawing 22 .

[0091] It is the same as that of the circuit explained by drawing 18 except having arranged the mode judging section 55 which divides a viewing area into two or more fields (it divides into four fields as

shown in drawing 2323), and judges which field has much animation display. by the data comparator 52, before carrying out reading appearance from the indicative data (Data) and the data storage section 50 of the present frame, the indicative data (Data') of a frame is compared with every display 1 pixel (it synchronizes with one clock of Dotck), but [consequently] when both differ, it judges that it is an animation and an animation judging signal is outputted to 1 pixel of that display. The mode judging section 55 divides the display screen into four fields, as shown in drawing 23 R> 3, it adds the animation judging signal for every field, and outputs the mode signal which directs a field with most animation judging signals from this result. Next, in the pulse control section 53, the start time ps of the 1st period and the time amount pw of the 1st period are set up according to this mode signal. An example of the timing chart of the light source burning signal BL generated by the switching control circuit 25 constituted as mentioned above is shown in drawing 24 . Drawing 27 (a) shows the light source burning signal BL in case the topmost part Y1 of the divided viewing area shown in drawing 34 is the mode Y1 judged that there is most animation display as compared with other three fields. That is, immediately after completing the writing of the indicative data of this field Y1 (start time of a signal scan of $n/4$ Motome when the signal scanning line of a display consists of n), the start time ps of the 1st period and the time amount pw of the 1st period are set up so that the 2nd period (idle period) may come. [0092] Like the following, drawing 27 (b) shows the case where as for drawing 27 (c) the 4th viewing area Y4 of drawing 27 (d) is the mode when the 3rd viewing area Y3 is the mode, when the 2nd viewing area Y2 is the mode.

[0093] Next, the case where divide into two or more fields and flash burning of the field is respectively carried out according to an individual to the viewing area of a liquid crystal display is considered. Here, since the system which used the light source of direct female mold can be realized easily, this is made into an example and explained. Drawing 25 shows the configuration of the control circuit of the light source of direct female mold. A fluorescent lamp 8 is made into four and a total of four inverters 21 which control this is prepared to each fluorescent lamp 8. 20 is an input terminal which supplies a DC-power-supply electrical potential difference, 23 is a modulated light circuit changed into the direct current voltage according to the electrical potential difference which should be impressed to the light source, and 25 is a switching control circuit which controls the time amount ratio of the 1st period (burning period) of the above, and the 2nd period (it is an idle period when the 2nd current is set to 0mA) of the above. This switching control circuit 25 has composition shown in drawing 26 .

[0094] Since the light source of direct female mold was constituted from four fluorescent lamps 8, it is dividing into four fields like the time of a viewing area being shown in drawing 23 , and the light source burning signals BL1-BL4 for controlling flash burning of each fluorescent lamp 8 are generated and outputted. by the data comparator 52, before carrying out reading appearance from the indicative data (Data) and the data storage section 50 of the present frame, the indicative data (Data') of a frame is compared with every display 1 pixel (it synchronizes with one clock of Dotck), but [consequently] when both differ, it judges that it is an animation and an animation judging signal is outputted to 1 pixel of that display. The mode judging section 55 divides the display screen into four fields, as shown in drawing 23 , it adds the animation judging signal for every field, and outputs the mode signal which directs a field with many animation judging signals from this result. Depending on a display, this mode signal not only selects and directs one field with most [only] animation judging signals, but may direct two or more. Moreover, when directing two or more, neither an adjoining field nor a distributed field is problematic, and these two fields can be controlled more easily than the size relation of the animation judging signal addition result for every field outputted from said mode judging section 55.

[0095] Next, in the pulse control section 53, the start time (ps1-ps4) of the 1st period in the light source burning signal over each viewing area and the time amount (pw1-pw4) of the 1st period are set up according to this mode signal. Next, the pulse generation section 54 generates the light source burning signals BL1-BL4 by ps1-ps4 which the line count value which the line count section 51 outputs, and the pulse control section 53 output, and pw1-pw4. An example of the timing chart of the light

source burning signals BL1–BL4 generated by the switching control circuit 25 constituted as mentioned above is shown in drawing 27. Drawing 27 (a) shows BL1–BL4 even if there are the time (naturally contained also when it is a static image) and a dynamic image with little animation display to some extent, when the difference of the total cannot detect the whole field (with no mode). In order that there may be no mode, optimal setting out is performed for every field. That is, the start time ps1 of the 1st period and the time amount pw1 of the 1st period are set up, and the light source burning signal BL1 is generated so that the 2nd period may come immediately after completing the writing of the indicative data of this field Y1 in a field Y1 (start time of a signal scan of $n/4$ Motome when the signal scanning line of a display consists of n). So that the following may become the same the 2nd period immediately after completing the writing of the indicative data of this field Y2 in a field Y2 (start time of a signal scan of $2n / 4$ Motome when the signal scanning line of a display consists of n) Immediately after [setting up ps2 and pw2, generating BL2, and completing the writing of the indicative data of this field Y3 in a field Y3] (when the signal scanning line of a display consists of n) Set up ps3 and pw3 and BL3 is generated so that the 2nd period may come to the start time of a signal scan of $3n / 4$ Motome. ps4 and pw4 are set up and BL4 is generated so that the 2nd period may come immediately after completing the writing of the indicative data of this field Y4 in a field Y4 (immediately after [when the signal scanning line of a display consists of n] termination of a signal scan of n Motome). Drawing 27 (b) shows BL1–BL4 when there are most animation judging signals in a field Y1 (mode Y1). In order to attain optimization of the animation display of a field Y1, fields Y2–Y4 other than this are also synchronized with a field Y1, and burning control of the light source is performed. That is, the start time ps1–ps4 of the 1st period and the time amount pw1–pw4 of the 1st period are set as the same value, and the light source burning signals BL1–BL4 are generated so that the 2nd period may come immediately after completing the writing of the indicative data of a field Y1 (start time of a signal scan of $n/4$ Motome when the signal scanning line of a display consists of n). Moreover, drawing 27 (c) shows BL1–BL4 when there are many animation judging signals in a field Y1 and a field Y2 (modes Y1 and Y2). In order to attain optimization of the animation display of fields Y1 and Y2, each optimal setting out is performed to this field, fields Y3 and Y4 other than this are also synchronized with fields Y1 and Y2 (here, the average of the optimal setting out of Y1 and Y2 is taken), and burning control of the light source is performed. That is, so that the 2nd period may come immediately after completing the writing of the indicative data of a field Y1 in a field Y1 (start time of a signal scan of $n/4$ Motome when the signal scanning line of a display consists of n) Immediately after [setting up ps1 and pw1, generating the light source burning signal BL1, and completing the writing of the indicative data of this field Y2 in a field Y2] (when the signal scanning line of a display consists of n) Set up ps2 and pw2 and BL2 is generated so that the 2nd period may come to the start time of a signal scan of $2n / 4$ Motome. So that a field Y3 and a field Y4 may become the 2nd period immediately after completing the writing of the medium line display data of a field Y2 (start time of a signal scan of $5n / 8$ Motome when the signal scanning line of a display consists of n) ps3, ps4, and pw3 and pw4 are set up, and BL3 and BL4 are generated. Furthermore, as for drawing 27 (d), BL1–BL4 when there are many animation judging signals in a field Y1 and a field Y3 (modes Y1 and Y3) are shown. In order to attain optimization of the animation display of fields Y1 and Y3, each optimal setting out is performed to this field, and fields Y2 other than this are synchronized with a field Y1, and a field Y4 is synchronized with a field Y3, and burning control of the light source is performed. That is, so that the 2nd period may come immediately after completing the writing of the indicative data of a field Y1 in fields Y1 and Y2 (start time of a signal scan of $n/4$ Motome when the signal scanning line of a display consists of n) Set up ps1, ps2, and pw1 and pw2, and the light source burning signals BL1 and BL2 are generated. ps3, ps4, and pw3 and pw4 are set up, and BL3 and BL4 are generated so that the 2nd period may come immediately after completing the writing of the indicative data of a field Y3 in a field Y3 and a field Y4 (start time of a signal scan of $3n / 4$ Motome when the signal scanning line of a display consists of n).

[0096] In addition, although the light source burning signal according to the mode judging result of the

animation display to drawing 27 was shown, even if it sets up so that not only this but animation display may become the optimal, it is satisfactory in any way. Moreover, although how to control only by mode judging here was described, as previous drawing 19 also described, even if it sets up the start time (ps1-ps4) of the 1st period, and the time amount (pw1-pw4) of the 1st period in each field according to the total of a dynamic image, it is satisfactory in any way.

[0097] Next, the light source burning control according to the display brightness of a display image is described.

[0098] Since a picture signal was not based on clear display and a dark display but the fluorescent lamp was always on, the conventional light source unit had bad energy efficiency. On the other hand, according to the amount of information (brightness information etc.) of a picture signal, by controlling the dose of the light source, the luminous efficiency of fluorescence tubing improves and further improvement in brightness by economization of power consumption and lifting control of lamp temperature can be aimed at. That is, when an image is dark, the dose of the light source is reduced, and a dose is made to increase when an image is bright. Thus, the exposure quantity of light of the light source is controllable by the information on the light and darkness of a picture signal changing the time amount ratio of the 1st period (burning period) of the above, and the 2nd period (it is an idle period when setting the 2nd current to 0mA) of the above. Drawing 28 is drawing having shown the switching control circuit 25 for performing this burning control. In this drawing, 56 is a display brightness detecting element which accumulates brightness information by one frame from the indicative data to input, and detects the level of the display brightness (average luminance) covering the whole surface of a viewing area. Moreover, 57 is the fixed frame latch section which carries out period maintenance about the result of the display brightness detecting element 56. 53 is a pulse control section which sets up the start time ps of the 1st period in the light source burning signal over each viewing area, and the time amount pw of the 1st period according to the display brightness detection result which is the output of 57, and 54 generates the light source burning signal BL by the line count value which the line count section 51 outputs, and ps and pw which the pulse control section 53 outputs. The timing chart of the light source burning signal BL generated by the switching control circuit 25 constituted as mentioned above is shown in drawing 29.

[0099] As a result of basing drawing 29 (a) on the display brightness detecting element 56, it is the light source burning signal BL at the time of presupposing that the average luminance of a screen is high (bright); and this drawing (b) is BL when the average luminance of a screen considers as medium, and this drawing (c) is BL when average luminance is low (dark). In addition, since visible [of this change rate] will be carried out as a flicker of a display (flicker) if the exposure quantity of light of the light source also changes to a high speed synchronizing with this when an indicative data with high display brightness and a low indicative data change to a high speed, it becomes a problem. Then, the high-speed change rate of the exposure quantity of light of the light source is made to ease by forming the display brightness information attaching part 57 in this control circuit.

[0100] Moreover, it may use by the not flash burning but usual continuation burning of the light source by this invention by the image displayed on a liquid crystal display, or the user's convenience. For this reason, it is desirable to establish the section which inputs a burning menu selection signal from the exterior in the above-mentioned switching control circuit. This example is shown in drawing 30. Drawing 30 is drawing showing the configuration of the burning method directions circuit 60, 61 is the input means distinction section which distinguishes an input means to a display image signal, it is the burning selection section which determines whether 62 uses flash burning of the light source which the user described above (menu selection), and 63 is the burning indication signal generation section output the burning indication signal made possible in flash burning by the output of 61 and 62. As a display unit carrying current and a liquid crystal display, there are a liquid crystal display monitor and a liquid crystal television, and there are the analog RGB input of a personal computer application, the composite input of a video monitor application and S image terminal input, a color difference input of a DVD player

application, an antenna input of a television application, etc. as an input means of the display-image signal of these equipments. For this reason, the input means distinction section 61 distinguishes what an input means is according to the connection condition of those input means and display units. It is directed that the burning indication signal generation section 63 will judge that there are few dynamic images, and will not perform flash burning of the light source supposing an input means is the analog RGB input of for example, a personal computer application as a result of the input means distinction section 61. On the other hand, when it judges with a video monitor application or a television application, it judges that a dynamic image is most and directs to perform flash burning of the light source. In addition, when automatic setting of these is carried out, a user shall choose flash burning of the light source freely by menu selection.

[0101] <Example 4> This example explains the system which performs gradation control suitable for an animation display, and control of flash burning of the light source corresponding to gradation property detection of input image data. In addition, this example describes the display system to which the artificer used and made the 8 LGT direct female mold back light loading TFT module as an experiment in order to check the effectiveness actually as an example of 1 configuration.

[0102] Drawing 31 is the outline block diagram of the liquid crystal display module by this invention.

[0103] drawing 31 — setting — 3101 — a liquid crystal module and 3102 — a liquid crystal actuation control board (a TCON substrate is called hereafter) and 3103 — in an inverter substrate and 3104, the cable for inverter control (an inverter cable is called hereafter) and 3107 show a lamp high-tension-side cable, and, as for the flat cable for the gates (Gate FPC is called hereafter), and 3105, 3108 shows a lamp low-tension side cable respectively, as for the flat cable for drains (Drain FPC is called hereafter), and 3106.

[0104] It is a TCON substrate as shown in drawing 31. 3102, inverter substrate 3107 is a liquid crystal module. It mounts in the tooth back of 3101. First, it is a TCON substrate about a video signal and a power source from a system side. 3102 is supplied. TCON substrate 3102 performs image processing, timing processing, etc., minds gate FPC 3104 and drain FPC 3105, and is a liquid crystal module. A video signal and the Thailand Inge signal are outputted to 3101. Simultaneously, it is an inverter cable. 3106 is minded and it is an inverter substrate. 3103 is controlled and it is a lamp high-tension-side cable. Turning on a lamp with the amount of tube electric currents supplied from 3107, the return current to an inverter substrate is a lamp low-tension side cable. 3108 is minded. In addition, by this example, the lamp shows the direct female mold liquid crystal module which carries out equal arrangement to the liquid crystal module tooth back.

[0105] Drawing 32 is the outline block diagram of the TCON substrate mounted in the liquid crystal display module tooth back by this invention.

[0106] In drawing 32 3201 A low-battery differential digital video-signal input connector area (A video-signal input connector area is called hereafter) and 3202 image data-conversion (low-battery differential → TTL) LSI 1 and 3203 An FPGA logical data setting-out connector, The FPGA logical data setting out ROM and 3205 3204 The liquid crystal panel control FPGA and LSI 3206 The mode-of-operation setting out SW of FPGA (or LSI) 3205, 3207 an oscillator and 3209 for a frame memory and 3208 The comparator for gradation armature-voltage control, The connector for gate signals and 3211 3210 The connector for drain signals, In 3212, the connector for drain signals and 3213 image data-conversion (TTL → low-battery differential) LSI 2 and 3214 A low-battery differential digital video-signal output connector area In (a video-signal output connector area is called hereafter) and 3215, a D/A conversion converter and 3216 show an inverter control connector area, and 3217 shows the power circuit section respectively.

[0107] First, it is a video-signal input connector area about the low-battery differential digital video signal from a system. It inputs into 3201. The inputted video signal is changed into the video signal of a TTL format by image data-conversion (low-battery differential → TTL) LSI 3202. The video signal after conversion is inputted into FPGA or LSI 3205. At the time of FPGA loading, it is an FPGA logical data

setting-out connector beforehand here. The logic information set as FPGA logical data setting-out ROM 3204 through 3203 is read into starting and coincidence said FPGA 3205. Since the logical circuit is beforehand built in LSI 3205 at the time of LSI loading, it is said FPGA logical data setting-out connector. 3203 and FPGA logical data setting-out ROM 204 become unnecessary (this example explains LSI to an example hereafter). Said various functions which LSI 205 have are controlled by setting out of the mode-of-operation setting out SW 3206. Said LSI3205 is a frame memory to the exterior. Connection of 3207 is enabled. this frame memory using 3207 — I/O — asynchronous image processing is enabled. In this case, in output side (liquid crystal display side) image processing, it is an oscillator. It is also possible to use the original clock by 3208. It has said LSI 3205 to two image data output formats. The 1st system is a liquid crystal panel. It outputs to 3101 and the direct drive of the driver IC to build in is carried out. In this case, said video output from LSI 3205 minds the connector 3211 for drain signals, and is a liquid crystal panel. It outputs to 3101. Said LSI 3205 are a connector for gate signals about a gate signal simultaneously. 3210 is minded and it is a liquid crystal panel. It outputs to 3101. Under the present circumstances, said connector for drain signals The V-B property which is the relation between gradation data and display brightness corresponding to the video output outputted through 3211 is a comparator for gradation armature-voltage control. It is decided by the resistance which accompanies this as 3209. moreover, the common electrical potential difference used as the reference voltage for carrying out alternating current actuation of the liquid crystal is common — voltage adjustment VR 3212 adjust. The 2nd system changes the image data outputted from said LSI 3205 by image data-conversion (TTL-> low-battery differential) LSI2 3213, and is a video-signal output connector area. It outputs through 3214. In two video-signal formats, it is clear to be unable to carry the 2nd system but for it to be able to display only in the 1st system. Moreover, said LSI 3205 are a D/A converter. 3215 is controlled and it is a D/A converter. It is an inverter control connector area about the output of 3215. 3216 is minded and it is said inverter substrate. It gives 3103 and brightness control of a lamp is performed. Power circuit 3217 is this TCON substrate. Required supply voltage is generated in the 102 interior, the electrical potential difference of +5V is considered as an input as an example, and a DC-DC converter generates respectively the supply voltage of -4V, +2.5V, +3.3V, +5V, +15V, and +20V.

[0108] Drawing 33 is an internal functional outline block diagram of LSI carried in the TCON substrate by this invention.

[0109] The digital video signal which changed 3301 into the low-battery differential digital video signal by said image data-conversion (low-battery differential -> TTL) LSI1 3202, and changed 3302 into the TTL format in drawing 33 , The timing-control section to which, as for 3303, said LSI 3205 interior carries out criteria timing conversion of said digital video signal, 304 is said timing-control section. R and G which are outputted from 3303, B image data, Similarly 3305 is said timing-control section. The criteria timing signal inside LSI outputted from 3303, The brightness data generation control section to which 3306 generates brightness data from R, G, and B image data, 3307 is said brightness data generation control section. Brightness data outputted from 3306, 3308 is said brightness data. The luminance distribution detection control section which inputs 3307 and detects the luminance distribution condition in 1 screen, 3309 is said luminance distribution detection control section. Luminance distribution data outputted from 3308, 3310 is said R and G, and B image data. 3304, luminance distribution data. The broken line point gradation control section which performs output gradation property control by considering 3309 as an input, 3311 is said broken line point gradation control section. Output gradation data outputted from 3310, 3312 is said frame memory. The frame memory control section which controls 3207, 3313 is said frame memory control section. The frame memory interface signal controlled by 3312, 3314 is said frame memory. Frame memory lead data read from 3207, 3315 is said output gradation data. 3311 and frame memory lead data The comparison result of 3314 is followed and it is said output gradation data. The overdrive control section which controls the correction value of 3311, 3316 is said overdrive control. Output gradation data after the amendment outputted from 3315, 3317 is output

gradation data after said amendment. The FRC control section to which the number of gradation is made to increase from 3316 in false, 3318 is said FRC control section. The false gradation indicative data outputted from 3317, 3319 is a liquid crystal module. The driver interface control section for carrying out the direct drive of the driver IC in 3101, 3320 is said driver interface control section. The gate driver control signal outputted from 3319, Similarly 3321 is said driver interface control section. The drain driver control signal outputted from 3319, The low-battery differential video signal with which 3322 is outputted from said image data-conversion (TTL→ low-battery differential) LSI 3213, 3323 is said luminance distribution data. The back light modulated light control section which controls the brightness of a back light on the basis of 3309, Similarly 3324 is said luminance distribution data. 3309 and criteria timing signal inside said LSI On the basis of 3305, burning of a back light, The blink control section which controls an astigmatism LGT period, and 3325 are said back light modulated light control section. The digital back light modulated light signal outputted from 323, 3326 is said blink control section. The back light ON/OFF signal outputted from 3324, 3327 is said D/A converter. The analog back light modulated light signal outputted from 3215 and 328 are said inverter control connector area. The inverter control signal outputted to said inverter substrate through 3216 is shown respectively.

[0110] First, low-battery differential digital video signal Digital video signal which changed 3301 into the TTL format 3302 is the timing-control section. R and G by which were inputted into 3303 and delay adjustment was carried out, B image data 304 and criteria timing signal used as the criteria of the LSI 3205 interior 3305 is outputted. Said R and G which were outputted, B image data 3304 is a brightness data generation control section. 3306 and broken line point gradation control section It inputs into 3310. Brightness data generation control section Said R and G which were inputted in 3306, B image data It is brightness data from 3304. The generation output of 3307 is carried out. This brightness data is the luminance distribution detection control section of the next step. Luminance distribution data which were inputted into 3308 and accumulated the brightness data for one frame here 3309 is outputted. Luminance distribution data 3309 is said broken line point gradation control section. 3310 and back light modulated light control section It outputs to 3323. Back light modulated light control section Digital back light modulated light signal for judging the description of the image data for every frame, and obtaining a good display from this luminance distribution information, in 3323 325 is outputted. This modulated light signal 3325 is a D/A converter. It is inputted into 3215, is changed into the analog back light modulated light signal 327, and is an inverter control connector area. It is outputted to 3216. On the other hand, ON/OFF control of a back light is said criteria timing signal. It is a blink control section about 3305. 3324 incorporates, the burning period and astigmatism LGT period in an one-frame period are controlled, and it is a back light ON/OFF signal. It is said inverter control connector area as 3326. It outputs to 3216. Said inverter control connector area From 3216, it is said analog back light modulated light signal. 3327 and back light ON/OFF signal It is said inverter control board independently about 3326. It outputs to 3103. On the other hand, graphic data processing is said R and G, and B image data. It is said broken line point gradation control section about 3304 and the luminance distribution data 3309. It inputs into 3310. At the broken line point gradation control section 3310, it is said luminance distribution data. Like [3309] back light control, the description of the image data for every frame is judged, and gradation property (V-B property) setting out for obtaining a good display is performed for every frame. Output gradation data by which gradation control was carried out 3311 is an overdrive control section. While being inputted into 3315, it is a frame memory control section. 3312 is minded and it is said frame memory. It is a frame memory interface signal to 3207. It is written in as 3313. Said frame memory Similarly the gradation data held 3207 are a frame memory control section. Reading appearance is carried out by 3312 and it is frame memory lead data. It is said overdrive control section as 3314. It inputs into 3315. It is said output gradation data here. 3311 is said frame memory lead data. It becomes gradation data of one frame after to 3314. Said overdrive control section In 3315, the difference of the inter-frame gradation data which these-adjoin is detected, and the amount of motions of image data is judged from this difference. They are eye ** frame ** and said output gradation data about the optimal

image data correction value for the speed of response from this amount of motions, and brightness. It amends to 3311. Output gradation data after the amendment outputted by this 3316 is an FRC control section. It is inputted into 3317. False gradation indicative data for performing a multi-gradation display in false in a liquid crystal panel with few gradation in an FRC control section 3318 is generated. False gradation indicative data 3318 is said criteria timing signal. It is a driver interface control section in 3305. It is inputted into 3319 and is a gate driver control signal. 3320 and drain driver control signal Said connector for gate signals after changing into 3321 3210 and connector for drain signals 3211 is minded and it is said liquid crystal panel. It is outputted to 3101. Moreover, said false gradation indicative data It is outputted from direct LSI 3205 as the 2nd system, said image data-conversion (TTL→ low-battery differential) LSI2 3213 are minded, and 3318 is a low-battery differential video signal. It is outputted as 3322. When realizing the liquid crystal module which can be expressed as the configuration shown in said drawing 31 here, said 2nd system is unnecessary.

[0111]

[A table 1]

表 1

SW NO.	機 能	設定条件
SW1	1 調光制御ON/OFF設定	1=ON, 0=OFF
	2 オーバードライブON/OFF設定	1=ON, 0=OFF
	3 FRC ON/OFF設定	1=ON, 0=OFF
	4 ブリンクON/OFF	0=ON, 1=OFF
SW2	1 ブリンク・デューティ設定	0=50%, 1=60%
	2 ブリンク位相[0]設定	ブリンク位相[2:0]=0° ~ 360° 遅延設定 均等割付(1ステップ=45° 遅延)
	3 ブリンク位相[1]設定	
	4 ブリンク位相[2]設定	
SW3	1 オーバードライブ特性設定[0]	4um品 Super TFTパネル 特性設定[3:0]=[0, 1, 1, 0]
	2 オーバードライブ特性設定[1]	
	3 オーバードライブ特性設定[2]	
	4 オーバードライブ特性設定[3]	

[0112] A table 1 shows an example of the various functional setting-out lists carried in LSI 3205 shown in said drawing 33 by said mode-of-operation setting out SW 3206. At this example, it is said back light control section. 3323, overdrive control section 3315, FRC control section 3317, blink control section. The validity / invalid setting out of 3324 each function, first half blink control section Ratio setting out of the one-frame inner point LGT period at the time of 3324 validity; phase-similarly setting out in one frame of a burning period, and said overdrive control section Optimal overdrive property setting out doubled every liquid crystal panel of 3315 is shown. Thus, the various functions carried in said LSI 3205 make setting out independently possible respectively.

[0113]

[A table 2]

表 2

TTL映像信号		LVDS映像信号	
信号名	機 能	信号名	機 能
R[7:0]	赤色8bit映像信号	Y0+/Y0-	低電圧差動チャンネル0
G[7:0]	緑色8bit映像信号	Y1+/Y1-	低電圧差動チャンネル1
B[7:0]	青色8bit映像信号	Y2+/Y2-	低電圧差動チャンネル2
DTMG	映像有効信号	Y3+/Y3-	低電圧差動チャンネル3
VSING	垂直同期信号	CLK+/CLK-	低電圧差動チャンネルCLK
HSING	水平同期信号		

[0114] Said image data-conversion (low-battery differential → TTL) LSI1 3202 and I/O signal specification of image data-conversion (TTL→ low-battery differential) LSI2 3213 are shown in a table 2. In image data-conversion (low-battery differential → TTL) LSI1 202, an input serves as a LVDS video

signal, an output serves as a TTL video signal, and it becomes the reverse in image data-conversion (TTL→ low-battery differential) LSI2 3213. a TTL video signal — R, G, and B — it constitutes from 8 bits each, an effective display period signal, a Vertical Synchronizing signal, and a Horizontal Synchronizing signal. A LVDS video signal consists of five pairs of low-battery differential signals. [0115] The timing chart to the signal specification shown in said table 2 at drawing 34 is shown. [0116] In drawing 34, a clock constitutes the low-battery differential signal (Y3+/Y3-) of a couple independently, and the clock frequency is the same as an input clock (CLKIN). in addition, four pairs of low-battery differential signals (Y0+/Y0- - Y3+/Y3-) — said input-clock (CLKIN) frequency — 7 multiplying — driving — a TTL video signal — R, G, and B — 8 bits each, an effective display period signal, a Vertical Synchronizing signal, and a Horizontal Synchronizing signal are transmitted. in addition — as said image data-conversion (low-battery differential → TTL) LSI1 3202 — the TI make — "SN75LVDS84" product made from Thine" THC63LVDF84" etc. — usable — as image data-conversion (TTL→ low-battery differential) LSI2 3213 — the same — the TI make — "SN75LVDS83" product made from Thine" THC63LVDF83" etc. is usable.

[0117] It is said frame memory to drawing 35. Said frame memory control section to 3207 The outline timing chart of 3312 of operation is shown. When resolution of a liquid crystal panel is made into XGA size as a frame memory, it is possible to use SD_RAM of 16 M bit article. The configuration of SD_RAM of 16 M bit article is 512kx16-bitx2 bank. since [therefore,] data bus width of face is 16 bits — R, G, and B — when it considers each as a 8-bit 24-bit configuration, two each and a total of four memory are used for writing and read-out. When R, G, and B are considered as the 16-bit configuration of 5-6 to 5 bit, one piece and a total of two memory are respectively used for writing and read-out. An image data 1 level period is divided into the start section, the interior, and the section, and command control is performed. In access, after command setting out performs writing for every pixel, and read-out control continuously synchronizing with a clock using the burst mode of a full page. The level start section generates a command in order of -READ/WRIT which sets up ACTV which performs MRS and the row address latch who perform mode setting, and a bank selection, a lead, or a light. The interior of a horizontal generates a command in order of -READ/WRIT which sets up ACTV which performs a row address latch and a bank selection, a lead, or a light, and PRE which performs precharge processing of the bank chosen in the address. The section generates a command in order of level and WBST/RBST which suspends a light or full page burst processing of a lead and PALL which performs precharge processing of all banks, and REF that performs refresh actuation automatically. the period when process 1 level period by the above command generation, and a display shelf-life signal is effective perpendicularly — graphic data processing for one frame is performed by repeating the same processing.

[0118]

[A table 3]

表 3

信号名称	機能概要
CL1	データ(1ライン分)ラッチ出力信号
CL2	データ取込みクロック
STH	データ取込みスタート信号
M	交流化信号
FLM	シフトデータ取込み信号
CL3	データシフトクロック

[0119] It is said gate driver control signal to a table 3. 3320, drain driver control signal The functional listing of 3321 is shown. Gate driver control signal It has respectively a data (one line) latch and an output signal (CL1), a data incorporation clock (CL2), a data incorporation start signal (STH), and an alternating current-ized signal (M) as 3320 as a shift data incorporation signal (FLM) and a data shift clock (CL3), and a drain driver control signal 321.

[0120]

[A table 4]

表 4

項目	記号	設定値	単位	備考
データデレイ	tDATA	5	TPIC	
STHデレイ	tSTH	5	TPIC	
トレン出力タイミング	tOL1	1040	TPIC	
CL1パルス幅	tCL1W	80	TPIC	
Mセットアップ	tM	8	TPIC	
FLMデレイ	tF	4	TPIC	
ゲート遅延	tGD	949,957,767,863	TPID	1.4us,2.8us,4.2us,5.8us

[0121] An example of a table 4 and the driver interface timing setting specification shown in said table 3 at drawing 36 is shown. Each interface signal is generated from the dot clock (CK) which is the reference signal of the LSI 3205 interior, a level start pulse (HCLK), and a level display shelf-life signal (HDTMG).

[0122]

[A table 5]

表 5

信号名称	機能概要
DACLK	D/Aコンバータ制御クロック
DACSN	D/Aコンバータ制御チップセレクト信号
DADATA	D/Aコンバータ入力デジタルデータ

[0123] It is said digital back light modulated light signal to a table 5. The functional listing of 3325 is shown. Digital back light modulated light signal 3325 has a D/A converter control clock (DACLK), a D/A converter control chip select signal (DACSN), and D/A converter input digital data (DADATA). AD5300 (product made from an analog device) etc. is applicable as a D/A converter corresponding to this function.

[0124]

[A table 6]

表 6

信号名称	機能概要	設定値
D[15]~D[14]	D'ont care	all "0"
D[13]~D[12]	Mode set	all "0"
D[11]~D[04]	Set data	フレーム毎更新
D[03]~D[00]	D'ont care	all "0"

[0125] An example of a table 6 and the digital back light modulated light signal timing specification which suited drawing 37 at said AD5300 (product made from an analog device) is shown. D/A converter input digital data (DADATA) is transmitted to a serial, mode setting and the 8 next bits (D[11]~D [04]) of data are meant, and 2 bits (D[15]~D [14]) of heads mean an indeterminate and the 2 next bits (D[13]~D [12]) of 4 bits (D[03]~D [00]) of indeterminates which remains. Here, it sets to said drawing 33 and "all0" and the 8 bits (D[11]~D [04]) data whose mode setting of (D[13]~D [12]) is setting out of the Normal actuation are luminance distribution data. Digital back light modulated light signal from the back light modulated light control section 3323 according to 3309 It is 325.

[0126] As mentioned above, as shown in a table 6 from drawing 37 and a table 1, LSI which accomplishes the Lord of a function, a frame memory, the low-battery differential transfer LSI, and a D/A converter constitute the control circuit of the liquid crystal display by this invention from drawing 31.

[0127] The gradation control hereafter doubled with the input image data which were carried in said LSI 205, and which are the key objective of this invention, and a back light control function are explained to a detail.

[0128] Drawing 38 is said brightness data generation control section. The conceptual diagram of 3306 of operation is shown.

[0129] In drawing 38, the rate of each color in the case of generating brightness data (Y) from R, G, and B image data is a bottom type (several 1).

[0130]

[Equation 1] Brightness data (Y) = $0.299 \times R(\text{red}) + 0.587 \times G(\text{green}) + 0.144 \times B(\text{blue})$

It is difficult by buildup of circuit magnitude, processing speed lowering, etc. to process this to accuracy by hardware. Moreover, itself does not become an indicative data, and in consideration of being for acquiring the property of an indicative data, the brightness data generated here perform approximation processing so that it can realize by hardware. Since processing in a pixel unit was required, it decided to realize this by a shift and addition processing. In drawing 38, it supposes that it is digital image data R, G, and whose B are 8 bits respectively, and R color is shifted 2 bits and rightward [5 bit] respectively (it becomes the division of 2 by carrying out 1 bit shift rightward, and is carrying out n bit shift). The following approximation processing to a top type (several 1) is enabled by becoming the division of the n-th power of 2, carrying out, shifting G color 1 bit and rightward [4 bit] respectively, carrying out 3 bit shifts of the B color, and carrying out the guide peg of each shift data of all.

[0131]

[Equation 2] Brightness data (Y) = $0.281 \times R(\text{red}) + 0.563 \times G(\text{green}) + 0.125 \times B(\text{blue})$

Drawing 39 is said luminance distribution detection control section. The outline block diagram of 308 is shown. In drawing 39 3901 1 time of a detection period The detection period setting-out section to set up and 3902 the number of partitions of an input whole floor tone field For the input gradation number-of-partitions setting-out section to set up and 3903, input image data are said input gradation number-of-partitions setting-out section. The input image data gradation field detecting element to detect and 3904 to any of each division field set up by 3902 it corresponds the data of the lowest field of gradation The 1st gradation field counter to count, the 2nd gradation field counter with which 3905 counts the same data of a field low to the 2nd, the n-th gradation field counter which counts the data of the field where 3906 is same the highest, and 3907 are set at 1 time of a detection period. The data total of the lowest field of gradation the 1st data hold latch who holds, the 2nd data hold latch for whom 3908 similarly holds the data total of the 2nd field, the n-th data hold latch holding the data total of the field where 3909 is same the highest, and 3910 — said 1st gradation field counter The counted value of 3904 Similarly the m time multiplication circuit to m Double and 3911 are said 2nd gradation field counter. Similarly the 2*m time multiplication circuit which *m [2] Doubles the counted value of 3905, and 3912 are said n-th gradation field counter. The counted value of 3906 n*m The n*m time multiplication circuit to double, The adder circuit where 3913 adds the output data of each of said multiplication circuit, and 3914 are said adder circuit. The n*m division circuit which does the division of the output of 3913 by n*m, and 3915 are said division circuit. The average luminance data hold latch who holds the output of 3914 as an average luminance value is shown respectively.

[0132] First, the detection period setting-out section 1 time of a detection period is set as 3901. The output of this setting-out section serves as a latch clock for the last stage data hold latch of each detection function part. Moreover, the input gradation number-of-partitions setting-out section The number of partitions to all input fields is set as 3902. Here, 256 gradation (8 bits) and the number of partitions shall be comparatively set up for all input fields as an example for 8 minutes. The output from this setting-out section is an input image data gradation field detecting element. It inputs into 3903. Here, the gradation value of input image data is said input gradation number-of-partitions setting-out section. It judges to any of the division field from 3902 it corresponds, and the clock for field counters corresponding to the field is outputted. Here, the tonal range of each field serves as a field for every 32 gradation from an input whole floor tone field being [256 gradation and the number of partitions] 8. Therefore, since it also became buildup of a circuit to improve precision, it enabled it to change precision by the application, although what is necessary is to enlarge the number of partitions and just

to have lessened the number of gradation of each division field, in order to improve the property detection precision of an input video signal. Said input image data gradation field detecting element-With the clock from 3903 the 1st gradation field counter 3904 and the 2nd gradation field counter 3905 and the n-th gradation field counter 3906 — the number of data for every gradation field — counting — said detection period setting-out section The 1st data hold latch during the setting-out period by 3901 3907 and the 2nd data hold latch 3908 and the n-th data hold latch Luminance distribution is detected by holding as luminance distribution data by 3909. Detection of the brightness average is said 1st gradation field counter. 3904, the 2nd gradation field counter 3905 and the n-th gradation field counter It is a m time multiplication circuit respectively about each output of 3906. 3910, 2*m time multiplication circuit 3911 or n*m time multiplication circuit Multiplication is carried out by 3912. Each output Adder circuit It is a n*m division circuit about addition and its output at 3913. A division is done by 3914 and it is said detection period setting-out section about the output. Average luminance data hold latch during the setting-out period by 3901 Average luminance is detected by holding as average luminance data by 3915. m means the number of gradation in each division field, and is set to 32 by this example here. Therefore, each multiplication circuit 3910–3912 and adder circuit They are 16 bit patterns, then a division circuit about 3913. 3914 becomes the division of $n*m=8*32=256$ and can realize this in the simple logic of shift processing (8 bits of high orders are chosen) of 8 bits of right.

[0133] The state transition diagram showing actuation of the luminance distribution detecting element in the luminance distribution detection control-section outline block diagram shown in drawing 40 at said drawing 39 shows. Drawing 40 shows the case where set into 256 gradation (8 bits) all the input fields used as an example of explanation by said drawing 39, and the number of partitions is comparatively set to XGA (1024 dots x 768 lines) as resolution of setting out and input image data for 8 minutes.

[0134] It sets to drawing 40 and is the detection period setting-out section. 901 consists of a Vertical Synchronizing signal (inVsync) and a display shelf-life signal (inDtmg), a display shelf-life signal (inDtmg) carries out the basis of the effective indicative data at the time of validity, and since a luminance distribution result updates for every frame, it updates to the timing of a Vertical Synchronizing signal (inVsync). Since division fields are eight division, eight counters (elemCntr) which accumulate the number of brightness data of each field are prepared (elemCntr00–elemCntr07), and the value of the counter corresponding to the result of having decoded the high order triplet of 8-bit gradation data is added. The luminance distribution result for one accumulated frame is updated to the timing of a Vertical Synchronizing signal (inVsync) (hist00–hist07). It is necessary to make magnitude of each counter into the thing supposing the same gradation data existing by one frame here. That is, in this example, since it is XGA resolution, a $1024*768=786432$ pixel, i.e., 20 bits, counter is needed.

[0135] The luminance distribution detection result schematic diagram by the luminance distribution detection control section by said drawing 39 and drawing 40 and the brightness averaging operation expression from a detection result are shown in drawing 41.

[0136] As shown in drawing 41, a shade condition and the brightness average can extract the screen brightness for every frame the whole frame of image data according to brightness part blanket-like voice.

[0137] The gradation field of a low order side and a high order side eight division each field shows the state transition diagram at the time of the division for every 8 gradation and the quadrisection field of medium gradation setting all input fields as the division for every 32 gradation by setting up comparatively 256 gradation (8 bits) and the number of partitions for 20 minutes as another example of a state transition diagram which set comparatively 256 gradation (8 bits) and the number of partitions as drawing 42 for all the input fields shown in said drawing 40 for 8 minutes.

[0138] In drawing 42, since division fields are 20 division, 20 counters (elemCntr) which accumulate the number of brightness data of each field are prepared (elemCntr00–elemCntr19), and the gradation field of a low order side and a high order side eight division each field adds the value of the counter corresponding to the result of having decoded 5 bits of high orders of 8-bit gradation data (elemCntr00–elemCntr07, elemCntr12–elemCntr19). The quadrisection field of medium gradation adds the value of the

counter corresponding to the result of having decoded the high order triplet of 8-bit gradation data (elemCntr08–elemCntr11). About other control, the luminance distribution result for one accumulated frame as well as the case of 8 division field shown in said drawing 40 is updated to the timing of a Vertical Synchronizing signal (inVsync) (hist00–hist19). Moreover, it is necessary to make magnitude of each counter into what assumed said thing [that the same gradation data exist by one frame] similarly. That is, in this example, since it is XGA resolution, a 1024x768=786432 pixel, i.e., 20 bits, counter is needed.

[0139] The brightness averaging operation expression from the luminance distribution detection result schematic diagram and detection result at the time of performing gradation division control by said drawing 42 to drawing 43 is shown.

[0140] As shown in drawing 43, compared with the case shown in said drawing 41 where it divides into eight, low order and the distribution condition of a high order gradation part are more detectable in a detail in brightness part blanket-like voice. Moreover, about the brightness average, the screen brightness for every field merger Mr. frame divided into eight shown in said drawing 41 can be extracted.

[0141] Said broken line point gradation control section using the luminance distribution detection result at the time of dividing into drawing 44 the gradation field shown in said drawing 40 and drawing 42 eight times An example of the gradation control by 3310 is shown.

[0142] In drawing 44, by gradation control by the broken line point method, the nine polygonal-line points are set up for every frame, and it realizes on real time between the contiguity points by changing into output gradation data the input gradation data inputted for every dot clock according to the straight-line-ized operation expression. In the case of equal 8 division field, the straight-line-ized operation expression during the contiguity point can use operation expression with the three following here.

[0143]

[Equation 3] output gradation data $= (rkinji(n) - rkinji(n-1)) \times \frac{M}{32rkinji(n)}$; high order side broken line point set point $rkinji(n-1)$ — corresponding to the number of luminance-distribution accumulation of each field, the broken line point is set up as an example which is made to reflect 5 bits of :low order side broken line point set point M:input gradation data low order therefore, and the luminance distribution data shown in said drawing 41, and is high-definition-ized. Therefore, to the luminance distribution number average value m in one frame (value which did the division of the number of pixels for one frame in eight division fields in this example), when there is many distribution of each detected field, distribution of the gradation field is judged to be beyond the average, and enlarges the high order side broken line point compared with the time of a linear characteristic (point of O in drawing). Thereby, the dynamic range of the gradation field becomes large, and good image quality can be acquired. Conversely, to the average m, when there is few distribution of each detected field, distribution of the gradation field is judged to be below the average, and makes small the high order side broken line point compared with the time of a linear characteristic (point of O in drawing). Although the dynamic range of the gradation field becomes small by this, since the dynamic range of the gradation field having exceeded said average value m by this can be enlarged, the contrast of the field which occupies the general trend of distribution as the whole screen can be improved, and good image quality can be acquired.

[0144] Said broken line point gradation control section using the luminance distribution detection result at the time of dividing into drawing 45 the gradation field shown in said drawing 44 eight times The gradation control-section outline block diagram by 3310 is shown.

[0145] The 1to8 decoder circuit according [the latch circuits 1 and 4502 of input image data] in 4501 to the inside high order triplet of the output image data of latch circuit 1 4501, A high order gradation side broken line point setting-out register selector circuit and 4504 1503 A low order gradation side broken line point setting-out register selector circuit, 4505 is said high order gradation side broken line point setting-out register selector circuit. From a 4503 selection value Low order gradation side broken line point setting-out register selector circuit The subtractor circuit which subtracts a 4504 selection

value, 4506 is said subtractor circuit. The multiplication circuit which carries out the multiplication of the value delayed using latch circuit 2-5 4508-4511 in the output of 4505 and said output of latch circuit 1 4501, and 4507 are said multiplication circuit. 4506 outputs, Said low order gradation side broken line point setting-out register selector circuit The adder circuit adding the value delayed using a latch circuit 6, 7 4512, and 4513 in the output of 4504 is shown respectively.

[0146] The control circuit shown in drawing 45 realizes the straight-line type during each broken line point shown in said drawing 44 , and is said high order gradation side broken line point setting-out register selector circuit. 4503 and low order gradation side broken line point setting-out register selector circuit It is set as 4504, carrying out renewal of a ** frame of the broken line point set point (rkinji00-rkinji08) corresponding to brightness part blanket-like voice. Therefore, if the image data (ridata [7:0]) for every pixel are inputted, the two adjoining broken line point set points are chosen, between two selected gradation will be calculated and image data (rodata [7:0]) will be outputted. Delay after input image data (ridata [7:0]) are given until it obtains output image data (rodata [7:0]) is eight clocks. Therefore, according to this control, optimum is enabled to perform gradation control according to the description of the image data for every frame.

[0147] Said broken line point gradation control section using the luminance distribution detection result at the time of dividing into drawing 46 the gradation field shown in said drawing 43 20 times An example of the gradation control by 3310 is shown.

[0148] In drawing 46 , by gradation control by the broken line point method, the 20 polygonal-line points are set up for every frame, and it realizes on real time between the contiguity points by changing into output gradation data the input gradation data inputted for every dot clock according to the straight-line-ized operation expression. In the case of a division field (hist08-hist11), the straight-line-ized operation expression during the contiguity point differs from the case of a division field (hist00-hist08, hist12-hist19) the 32 whole gradation which is a medium gradation part the 8 whole gradation which is equal low order and a high order gradation part, and can use the four following and several 5 operation expression respectively here.

[0149]

[Equation 4] output gradation data = (rkinji(n)-rkinji (n-1)) — xM / 8rkinji(n):high order side broken line point set point rkinji(n-1): — a low order side broken line point set point M:input gradation data low order triplet [0150]

[Equation 5] output gradation data =(rkinji(n)-rkinji (n-1)) x — M / 32rkinji(n):high order side broken line point set point rkinji (n-1) — it is realizable by performing two steps of control as an example which is made to reflect 5 bits of low order side broken line point set point M:input gradation data low order therefore, and the luminance distribution data shown in said drawing 43 , and is high-definition-ized. The 1st step asks for an outside field (if it is low order gradation and is hist00 and high order gradation hist19) and the gradation field which checks the operating frequency for every frame and can be crushed more respectively from the low order divided every 8 gradation and a high order gradation field. That is, accumulated is compared from the threshold of the number of gradation accumulation set up beforehand, and the outside of each gradation field, and the gradation to the field beyond a threshold is crushed. In drawing 46 , since hist04 is over the threshold n, a low order gradation field judges that distribution frequency is low to the gradation before this, and sets the five broken line points (rkinji00-rkinji04) as "0 Gradation" from low order. Similarly, since hist17 is over the threshold n, a high order gradation field judges that distribution frequency is low to the gradation before this, and sets the four broken line points (rkinji17-rkinji20) as "255 Gradation" from a high order. Instead of crushing a part with few accumulation of gradation ends by this 1st-step gradation control, it is possible to expand the dynamic range of the remaining gradation fields. Moreover, although the comparison with a threshold n was performed to each gradation field independence by this example as a decision criterion of the gradation field to crush, the algorithm which crushes gradation can respond variously with combination with software processing like the comparison with the accumulation and the threshold n from the

gradation field of ends. The 2nd step is added to having expanded the dynamic range of a whole floor tone field in the 1st step. The comparison with the luminance distribution average m is performed for every distribution field stated by said drawing 44 $R > 4$. The broken line point set point by the side of a high order so that the dynamic range of the gradation field may be expanded further, when a comparison result is large A bigger value than the value at the time of a linear characteristic (point of O in drawing). Moreover, when a comparison result is small, a value smaller than the value at the time of a linear characteristic is set up so that the dynamic range of the gradation field may contract. Drawing 46 is an example which applied this to 32 gradation division field (rkinji09–rkinji12) which is a medium gradation field. Drawing 46 has shown the amplification regulatory region of the dynamic range according the amplification regulatory region of the dynamic range by the 1st step to histogram expanding regulatory region and the 2nd step as equalizing regulatory region.

[0151] Moreover, the amplification applicability of the dynamic range by the title phase may be applied not only to 32 gradation division field (rkinji09–rkinji12) which is a medium gradation field but to 8 gradation division field which are low order and a high order gradation field (drawing 46 (rkinji04–rkinji17)).

[0152] As mentioned above, in the gradation control system shown in said drawing 46 , the good display which extended the dynamic range further after covering the gradation control system shown in said drawing 44 can be obtained.

[0153] Drawing 47 is said broken line point gradation control section using the luminance distribution detection result at the time of dividing the gradation field shown in said drawing 46 20 times. The gradation control–section outline block diagram by 3310 is shown.

[0154] The 1to8 decoder circuit according [the latch circuits 1 and 4702 of input image data] in 4701 to the inside high order triplet of the output image data of latch circuit 1 4701, A high order gradation side broken line point setting–out register selector circuit [as opposed to each division field of low order gradation, medium gradation and high order gradation in 4703], A low order gradation side broken line point setting–out register selector circuit [as opposed to each division field of low order gradation, medium gradation and high order gradation in 4704], 4705 is a high order gradation side broken line point setting–out register selector circuit to each division field of the low order gradation divided into said three fields, medium gradation, and high order gradation. The 3to(es)1 selector circuit which chooses one of 1703 outputs, 4706 is a low order gradation side broken line point setting–out register selector circuit to each division field of the low order gradation similarly divided into said three fields, medium gradation, and high order gradation. The 3to(es)1 selector circuit which chooses one of 4704 outputs, 4707 is said high order gradation side 3to1 selector circuit. From a 4705 selection value Low order gradation side 3to1 selector circuit The subtractor circuit which subtracts a 4706 selection value, 4708 is said subtractor circuit. Low order which carries out the multiplication of the value delayed using latch circuit 2–6 4711–4714 in the output of 4707, and said output of latch circuit 1 4701, The multiplication circuit divided into two lines, high order gradation and medium gradation, the 2to(es)1 selector circuit where 4709 chooses either of the outputs of said two multiplication circuits 4708, and 4710 are said 2to(es)1 selector circuit. 4709 outputs, Said low order gradation side 3to1 selector circuit The adder circuit adding the value delayed using latch circuit 7–9 4716–4718 in the output of 4706 is shown respectively.

[0155] The control circuit shown in drawing 47 realizes the straight–line type during each broken line point which is shown in said drawing 45 and which is shown in said drawing 46 like a control circuit, and is said high order gradation side broken line point setting–out register selector circuit. 4703 and low order gradation side broken line point setting–out register selector circuit It is set as 4704, carrying out renewal of a ** frame of the broken line point set point (rkinji00–rkinji20) corresponding to brightness part blanket–like voice. Therefore, if the image data (ridata [7:0]) for every pixel are inputted, the two adjoining broken line point set points are chosen, between two selected gradation will be calculated and image data (rodata [7:0]) will be outputted. Delay after input image data (ridata [7:0]) are given until it

obtains output image data (rodata [7:0]) is ten clocks. Therefore, also in this control, optimum is enabled to perform gradation control according to the description of the image data for every frame.

[0156] Next, digital back light modulated light signal shown in said drawing 33 3325 and back light ON/OFF signal The intensity control and animation dotage improvement control by 3326 control are explained.

[0157] Drawing 48 is said inverter substrate. It is an example of modulated light property drawing in 103. Adjustable [of the electrical potential difference] is carried out to 0V–3.3V as an input, and the duty ratio of an output pulse changes corresponding to this. That is, a pulse width duty ratio becomes large, so that input voltage is low, and pulse width duty becomes small, so that input voltage is conversely high. Since this duty ratio supports ON/OFF of a back light, it becomes so dark that it is so bright that a voltage level is low and a voltage level is conversely high. Therefore, digital back light modulated light signal from said back light modulated light control section 3323 It controls by the format having shown 3325 in said tables 5 and 6 and drawing 37 , and is said D/A converter. By giving 3215, it is a D/A converter. Analog back light modulated light signal outputted from 3215 3327 performs modulated light control in the property of the inverter substrate shown in said drawing 48 .

[0158] It is said back light modulated light control section to drawing 49 . 3323 and blink control section An example of the intensity control and animation dotage improvement control by 3324 is shown. This example shows the case where the independent control signal performs modulated light control and blink control.

[0159] each frame image data which continues in drawing 49 — said luminance distribution detection control section image → with the bright luminance distribution data from 3308 — bright image → — it is the case where it is transmitted in order of a dark image.

[0160] When displaying an animation with a liquid crystal display generally, it stops worrying the animation dotage phenomenon accompanying the speed of response which will exceed one frame if it is a bright image compared with the case of a dark image. Conversely, it is subjectively worrisome to become a dark image by making blink pulse width small in consideration of animation dotage to a bright image. Therefore, to a bright image, it is said analog back light modulated light signal. The voltage level of 3327 is made low and the pulse width duty ratio of a modulated light wave to a back light is enlarged. Conversely, to a dark image, it is said analog back light modulated light signal. The voltage level of 3327 is made high and the pulse width duty ratio of a modulated light wave to a back light is made small. Moreover, this control is made to reflect to the following frame which detected luminance distribution data. By drawing 49 , the relation of a modulated light wave indicates this to be luminance distribution detection data. Furthermore, blink control is performed in order to improve the animation dotage phenomenon by a speed of response taking the time amount of one or more frames. Collimation is doubled with the bottom screen part of a display screen, and it controls by drawing 49 so that a blink wave turns on in the second half of one frame. That is, the blink wave duty ratio at the time of setting to "a" time amount which an one-frame period takes in drawing 49 , and setting to "b" time amount which turns on a blink wave in the second half of one frame serves as "b:a", and this ratio is taken as immobilization. In this control, it is the blink control section of said drawing 33 . It sets to 3324 and is the timing-control section. Vertical criteria timing signal from 3303 It controls using 3305. A actual back light ON/OFF wave turns into a wave with which the modulated light wave for said modulated light control and the blink wave for animation dotage improvement control were doubled, and the liquid crystal brightness wave by this becomes the shadow area of drawing 49 . Since the luminescence time amount of a brightness wave becomes long (the luminescence time amount of a brightness wave becoming short when it is conversely judged as an image with dark luminance distribution detection data) and serves as luminescence (light is not emitted to transient timing) to the stationary timing of a liquid crystal response waveform from this when it is judged as an image with bright luminance distribution detection data, a good display condition without animation dotage can be acquired.

[0161] In an example shown in drawing 50 at said drawing 49 , an example of the image judging by

luminance distribution detection data is shown. The case where the whole floor tone field shown in said drawing 41 as luminance distribution detection data in drawing 50 R> 0 is set to XGA (1024x768) as resolution of equal 8 division and input image data is shown. In this case, the number of pixels for one frame serves as a bottom type (several 6).

[0162]

[Equation 6] the one-frame total number of pixels $= 1024 \text{ dot} \times 768 \text{ line} = 786432 = C$ — in order to suppress circuit magnitude 0000 h here, it judges by using only the high order of detection data. In the case of drawing 50, 8 bits of high orders are used. 8 bits of high orders are "C0h" in hexadecimals, and they are set to "192" with a decimal number. Therefore, each field average point size at the time of dividing into eight uniformly becomes 24 points. In this example, as shown in drawing 50, it is judged as an image with the point size of each gradation field (128–159, 160–191, 192–223, 224–255 gradation) of e, f, g, and h respectively, bright when larger than 48, 40, or 32 or 24 points as image criteria, and all cases other than the above were judged to be dark images.

[0163] An example of a modulated light control state transition diagram according to the example of image criteria shown in drawing 51 at said drawing 50 is shown.

[0164] In this example, in drawing 51, the modulated light range shall be controlled in the range which made 85% of brightness the minimum brightness from the maximum brightness to the maximum brightness. ** frame transition is carried out according to the image criteria which showed during this period to said drawing 50. A minimum of 40 transition times (in the case of 60Hz per frame about 0.67 seconds) from the minimum brightness or the minimum brightness to [from the maximum brightness] the maximum brightness were required. Since a flicker will occur if it is the control which changes between the max – minimum brightness by one frame when a bright image and a dark image are inputted alternately with a ** frame, this is for inhibiting this. Therefore, it is in the middle of transition, and when image criteria are reversed, transition will go to hard flow at the event.

[0165] As mentioned above, according to said drawing 50 and the modulated light control algorithm explained by 51, control of a modulated light wave shown in said drawing 49 is performed.

[0166] Said back light modulated light control section shown in drawing 52 at said drawing 49 3323 and blink control section Another example is indicated to be the intensity control and the example of animation dotage improvement control by 3324.

[0167] A liquid crystal brightness wave final with an example shown in said drawing 49 is said back light modulated light control section. The modulated light wave by 3323, and said blink control section It had become what piled up the blink wave by 3324. On the other hand, at this example, it is said back light modulated light control section. Control of a modulated light wave by 3323 is not performed, but it always considers as the maximum brightness condition, and is said blink control section. 3324 performs modulated light control corresponding to brightness-distribution detection data together with blink control. Namely, said back light modulated light control section The control signal from 3323 is the inverter substrate shown in said drawing 48. From modulated light property drawing in 3103, it controls so that firm output pulse duty becomes 100%. Next, said blink control section As an example of an improvement of animation dotage, 3324 doubles collimation with the bottom screen part of a display screen, and it controls it so that a blink wave turns on in the second half of one frame. Furthermore corresponding to the condition of luminance distribution detection data, the pulse width of said blink wave is changed. the example of drawing 52 — image data — " — bright image -> — dark image -> — since it was inputted in order of bright image", to a bright image, pulse width of said blink wave in the following frame is enlarged, and it was made to make small pulse width of said blink wave in the following frame to the dark image. Furthermore, with an example shown in drawing 52, the trailing edge of a pulse is fixed and is made to make a change of blink pulse width duty in first transition. Therefore, the blink wave duty ratio at the time of setting to "a" time amount which an one-frame period takes, and setting to "b" time amount which turns on a blink wave in the second half of one frame serves as "b:a", and this ratio is changed corresponding to luminance distribution detection data. Moreover, according to this

example, it is said inverter substrate. Since only ON/OFF control of a back light is required as an interface of 3103, it can be said that it is a flexible control function.

[0168] Said back light modulated light control section shown in drawing 53 at said drawing 49 and drawing 52 3323 and blink control section Another example is indicated to be the intensity control and the example of animation dotage improvement control by 3324.

[0169] In the example of drawing 53, to an example shown in said drawing 52, the first transition of a pulse is fixed and is made to make a change of the blink pulse width duty over the blink wave controlled according to luminance distribution detection data in a trailing edge. That is, it sets to drawing 53 and is said blink control section. As an example of an improvement of animation dotage, 3324 doubles collimation with a display screen top screen part, and it controls it so that a blink wave turns on in the first half of one frame. Furthermore corresponding to the condition of luminance distribution detection data, the pulse width of said blink wave is changed. The first transition of a pulse is fixed and is made to make a change of blink pulse width duty in a trailing edge. Therefore, the blink wave duty ratio at the time of setting to "a" time amount which an one-frame period takes as well as the example shown in said drawing 52, and setting to "b" time amount which turns on a blink wave in the second half of one frame serves as "b:a", and this ratio is changed corresponding to luminance distribution detection data. Moreover, also in this example, since only ON/OFF control of a back light is required as an interface of said inverter substrate 5103, it can be said that it is a flexible control function.

[0170] Said back light modulated light control section shown in drawing 54 at said drawing 49, drawing 52, and drawing 53 323 and blink control section Another example is indicated to be the intensity control and the example of animation dotage improvement control by 3324.

[0171] This example has the both sides of an example which showed said drawing 52 and drawing 53. That is, it sets to drawing 54 and is said blink control section. As an example of an improvement of animation dotage, 3324 doubles collimation with the central screen part of a display screen, and it controls it so that a blink wave turns on in the medium of one frame. Furthermore corresponding to the condition of luminance distribution detection data, the pulse width of said blink wave is changed. It is made to change blink pulse width duty on the both sides of the first transition of a pulse, and a trailing edge. Therefore, the blink wave duty ratio at the time of setting to "a" time amount which an one-frame period takes as well as the example shown in said drawing 52 and drawing 53, and setting to "b" time amount which turns on a blink wave in the second half of one frame serves as "b:a", and this ratio is changed corresponding to luminance distribution detection data. Moreover, it also sets to this example and is said inverter substrate. Since only ON/OFF control of a back light is required as an interface of 3103, it can be said that it is a flexible control function.

[0172] Said back light modulated light control section shown in said drawing 49, drawing 52, drawing 53, and drawing 54 54 at drawing 55 3323 and blink control section Another example is indicated to be the intensity control and the example of animation dotage improvement control by 3324. In said each example, when an animation dotage improvement is perceived, a liquid crystal brightness wave will differ from a blink wave by modulated light control being added. For example, in an example shown in said drawing 49, the OFF period accompanying modulated light control will exist in the on-pulse of a blink wave, and the on-pulse of a blink wave set as the specific location in 1 screen will change with modulated light control in the example shown in said drawing 52 - drawing 54 for an animation dotage improvement.

[0173] An example shown in drawing 55 improves these, and controls the tube electric current of a back light as modulated light control. That is, like an example shown in said drawing 49 to the animation dotage improvement, collimation is doubled with the bottom screen part of a display screen, and it controls so that a blink wave turns on in the second half of one frame. That is, the blink wave duty ratio at the time of setting to "a" time amount which an one-frame period takes in drawing 55, and setting to "b" time amount which turns on a blink wave in the second half of one frame serves as "b:a", and this ratio is taken as immobilization. When brightness is judged to be a dark video signal to raising reverse by

increasing the amount of tube electric currents to a back light with degree frame about modulated light control according to luminance distribution detection data when it is judged as a bright video signal, brightness is lowered by decreasing the amount of tube electric currents to a back light with degree frame. If this control is followed, since the modulated light control by the amount of back light tube electric currents according to luminance distribution detection data can fix the blink wave for an animation dotage improvement in what kind of case, the animation dotage improvement effect always stabilized to the specific region of the display screen can be acquired.

[0174] According to the example of this invention, good animation display of the display quality which excelled [brightness / of a lamp / high] in homogeneity at the luminous efficiency list according to the passing speed of image data can be enabled.

[0175] Furthermore, according to the example of this invention, a dynamic range can be changed into real time according to the gradation property of image data, and good animation display of the display quality which excelled [brightness / high] in homogeneity at the luminous efficiency list can be enabled.

[0176]

[Effect of the Invention] While improving the brightness of a display image efficiently by controlling the luminescence event of the light source, or luminescence time amount according to the amount of motions or brightness of a display image according to this invention, the effectiveness of controlling generation of heat of the light source is done so.

[0177] Or according to this invention, the effectiveness of improving dotage by the animation is done so by controlling the luminescence event of the light source, or luminescence time amount according to the brightness of a display image, and the response characteristic of the liquid crystal section.

[0178] Or according to this invention, the effectiveness of improving contrast is done so by controlling an I/O gradation property according to the brightness of a display image.

[Translation done.]

*** NOTICES ***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.*** shows the word which can not be translated.

3.In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is the outline block diagram of the liquid crystal display carrying the liquid crystal display module of this invention.

[Drawing 2] It is drawing showing brightness waves, such as the light source of the liquid crystal display of this invention.

[Drawing 3] It is drawing showing the structure of the liquid crystal display using a side light mold light source unit.

[Drawing 4] It is drawing showing the structure of the liquid crystal display using a direct female mold light source unit.

[Drawing 5] It is drawing showing the brightness property over whenever [tubing internal temperature / of a cold cathode tube], and, supply current.

[Drawing 6] It is drawing showing the brightness response by the light source unit of this invention.

[Drawing 7] It is drawing showing aging of the display brightness of the liquid crystal display which used the cold cathode tube for the light source, and cold cathode tube temperature.

[Drawing 8] It is drawing showing an example of a control circuit which carries out flash burning of the light source by this invention.

[Drawing 9] It is drawing showing an example of setting out of the flash burning ratio of the light source by this invention.

[Drawing 10] It is drawing showing an example of setting out of the flash burning ratio of the light source by this invention.

[Drawing 11] It is drawing showing an example of setting out of the flash burning period of the light source by this invention.

[Drawing 12] It is drawing showing an example of setting out of the idle period in flash burning of the light source by this invention.

[Drawing 13] It is drawing showing an example of the side light mold light source unit by this invention.

[Drawing 14] It is drawing showing the structure of the liquid crystal display (horizontal electric-field mode liquid crystal display) using the side light mold light source unit by this invention.

[Drawing 15] It is drawing showing arrangement of the inverter equipment used for the liquid crystal display of drawing 13 .

[Drawing 16] It is drawing showing the burning actuation approach of the light source unit of the direct female mold which is the conventional technique.

[Drawing 17] It is drawing showing the configuration of the control circuit of the side light mold light source unit by this invention.

[Drawing 18] It is drawing showing an example of the switching control circuit 25 in drawing 17 .

[Drawing 19] It is the timing chart of the light source burning signal BL generated by the switching control circuit 25 of drawing 18 .

[Drawing 20] It is comparison drawing of the conventional hold mold luminescence and impulse mold luminescence of this invention.

[Drawing 21] It is drawing showing an example of the detection point of the data comparison in this invention.

[Drawing 22] It is drawing showing an example of the switching control circuit 25 in drawing 17 .

[Drawing 23] It is drawing showing the division method of the display screen for explaining the switching control circuit 25 of drawing 22 .

[Drawing 24] It is the light source burning signal BL timing chart generated in the drawing 22 switching control circuit 25.

[Drawing 25] It is drawing showing the configuration of the control circuit of the direct female mold light source unit by this invention.

[Drawing 26] It is drawing showing an example of the switching control circuit 25 in drawing 25 .

[Drawing 27] It is the timing chart of the light source burning signals BL1-BL4 generated by the switching control circuit 25 of drawing 26 .

[Drawing 28] It is drawing showing the switching control circuit 25 for realizing light source burning control according to the display brightness of the display image by this invention.

[Drawing 29] It is the timing chart of the light source burning signal BL generated by the switching control circuit 25 of drawing 28 .

[Drawing 30] It is drawing showing the configuration of the burning method directions circuit 60 by this invention.

[Drawing 31] It is the outline block diagram of a liquid crystal display module with another example of this invention.

[Drawing 32] It is the outline block diagram of the TCON substrate mounted in the liquid crystal display module tooth back by this invention.

[Drawing 33] It is the internal functional outline block diagram of LSI carried in the TCON substrate by this invention.

[Drawing 34] It is image data-conversion (low-battery differential → TTL and TTL → low-battery differential) I/O signal specification drawing by this invention.

[Drawing 35] It is a frame memory control-section actuation outline timing chart by this invention.

[Drawing 36] It is a driver interface timing chart by this invention.

[Drawing 37] It is a digital back light modulated light signal timing chart by this invention.

[Drawing 38] It is a brightness data generation control-section actuation conceptual diagram by this invention.

[Drawing 39] It is a luminance distribution detection control-section outline block diagram by this invention.

[Drawing 40] It is the state transition diagram showing actuation of the luminance distribution detecting element by this invention.

[Drawing 41] They are a luminance distribution detection result schematic diagram by the luminance distribution detection control section by this invention, and the brightness averaging operation expression from a detection result.

[Drawing 42] It is the state transition diagram showing the actuation to example with another drawing 4040 which is an example of the luminance distribution detecting element by this invention.

[Drawing 43] They are a luminance distribution detection result schematic diagram by the luminance distribution detection control section with an example other than an example shown in drawing 41 of this invention, and the brightness averaging operation expression from a detection result.

[Drawing 44] It is an example of the gradation control by the broken line point gradation control section by this invention.

[Drawing 45] It is a gradation control-section outline block diagram by the broken line point gradation control section by this invention.

[Drawing 46] It is an example of the gradation control by the broken line point gradation control section with an example other than an example shown in drawing 44 of this invention.

[Drawing 47] It is a gradation control-section outline block diagram by the broken line point gradation control section with an example other than an example shown in drawing 45 of this invention.

[Drawing 48] It is an example of modulated light property drawing in the inverter substrate by this invention.

[Drawing 49] It is an example of the intensity control and animation dotage improvement control by the back light modulated light control section by this invention, and the blink control section.

[Drawing 50] It is an example of the image judging by the luminance distribution detection data based on this invention.

[Drawing 51] It is an example of a modulated light control state transition diagram according to the example of image criteria by this invention.

[Drawing 52] It is an example of the intensity control and animation dotage improvement control by the back light modulated light control section with an example other than an example shown in drawing 49 of this invention, and the blink control section.

[Drawing 53] It is an example of the intensity control and animation dotage improvement control by the back light modulated light control section with an example other than an example shown in drawing 49 and drawing 52 of this invention, and the blink control section.

[Drawing 54] It is an example of the intensity control and animation dotage improvement control by the back light modulated light control section with an example other than an example shown in drawing 49, drawing 52, and drawing 53 of this invention, and the blink control section.

[Drawing 55] It is an example of the intensity control and animation dotage improvement control by the back light modulated light control section with an example other than an example shown in drawing 49, drawing 52, drawing 53, and drawing 54 of this invention, and the blink control section.

[Description of Notations]

1 [— An optical sheet group 5 / — Prism sheet,] — A deflecting plate, 2 — A liquid crystal layer, 3 — A substrate, 4 6 [— A reflective film, 10 / — Optical unit,] — A diffusion film, 7 — A reflector, 8 — A fluorescent lamp, 9 11 — A light guide plate, 20 — A direct-current-voltage-supply input terminal, 21 —

- Inverter circuit, 22 [— Switching control circuit,] — A transformer, 23 — A modulated light circuit, 24 — A switching element, 25 27 — A liquid crystal panel, 28 — A liquid crystal display module, 29 — Television input terminal, 30 — A video input terminal, 31 — S input terminal, 32 — Analog PC input terminal, 33 — A digital PC input terminal, 34 — An analog image processing control section, 35 — Digital image processing control section, 36 — A liquid crystal display, 50 — The data storage section, 51 — Line count section, 52 [— Mode judging section,] — A data comparator, 53 — A pulse control section, 54 — The pulse generation section, 55 56 — A display brightness detecting element, 57 — A display brightness information attaching part, 60 — Burning method directions circuit, 61 — The input means judging section, 62 — The burning selection section, 63 — Burning indication signal generation section, 3101 — A liquid crystal module (28 — the same as that of a liquid crystal display module), 3102 — Liquid crystal actuation control board (35 — the same as that of a digital image processing control section), 3103 — An inverter substrate (21 — the same as that of an inverter circuit), 3104 — The flat cable for the gates, 3105 — The flat cable for drains, 3106 — The cable for inverter control, 3107 — A lamp high-tension-side cable, 3108 — Lamp low-tension side cable, 3201 — A low-battery differential digital video-signal input connector area, 3202 — Image data-conversion (low-battery differential → TTL) LSI 1 and 3203 — FPGA logical data setting-out connector, the 3204 —FPGA logical data setting out ROM and the 3205 — liquid crystal panel control FPGA and LSI (25 — switching control circuit →) 60 — A part of burning method directions circuit is 3206. — Mode-of-operation setting out SW of FPGA (or LSI)3205, 3207 — A frame memory, 3208 — An oscillator, 3209 — The comparator for gradation armature-voltage control, 3210 — The connector for gate signals, 3211 — The connector for drain signals, 3212 — The connector for drain signals, 3213 — Image data-conversion (TTL→ low-battery differential) LSI 2 and 3214 — Low-battery differential digital video-signal output connector area, 3215 — A D/A conversion converter, 3216 — Inverter control connector area, 3217 — The power circuit section, 3301 — A low-battery differential digital video signal, 3302 — The digital video signal changed into the TTL format, 3303 — The timing-control section, 3304 — R, G, B image data, 3305 — The criteria timing signal inside LSI, 3306 — A brightness data generation control section, 3307 — Brightness data, 3308 — Luminance distribution detection control section, 3309 — Luminance distribution data, 3310 — A broken line point gradation control section, 3311 — Output gradation data, 3312 — A frame memory control section, 3313 — Frame memory interface signal, 3314 — Frame memory lead data, 3315 — Overdrive control section, 3316 — The output gradation data after overdrive amendment, 3317 — FRC control section, 3318 — A false gradation indicative data, 3319 — Driver interface control section, 3320 — A gate driver control signal, 3321 — Drain driver control signal, 3322 — A low-battery differential video signal, 3323 — Back light modulated light control section, 3324 — A blink control section, 3325 — Digital back light modulated light signal, 3326 — A back light ON/OFF signal, 3327 — Analog back light modulated light signal, 3328 — An inverter control signal, 3901 — The detection period setting-out section, 3902 — Input gradation number-of-partitions setting-out section, 3903 — An input image data gradation field detecting element, 3904 — The 1st gradation field counter, 3905 — The 2nd gradation field counter, 3906 — The n-th gradation field counter, 3907 — The 1st data hold latch, 3908 — The 2nd data hold latch, 3909 — The n-th data hold latch, a 3910—m time multiplication circuit, a 3911—2*m time multiplication circuit, A 3912—n*m time multiplication circuit, 3913 — An adder circuit, 3914 — n*m division circuit, 3915 — An average luminance data hold latch, 4501 — Latch circuits 1 and 4502 — 1to8 decoder circuit, 4503 — A high order gradation side broken line point setting-out register selector circuit, 4504 — Low order gradation side broken line point setting-out register selector circuit, 4505 [— Latch circuits 1 and 4702 / — 1to8 decoder circuit,] — A subtractor circuit, 4506 — A multiplication circuit, 4507 — An adder circuit, 4701 4703 — A high order gradation side broken line point setting-out register selector circuit, 4704 — Low order gradation side broken line point setting-out register selector circuit, 4705 [— A multiplication circuit, 4709 / — 2to1 selector circuit, 4710 / — Adder circuit] — 3to1 selector circuit, 4706 — 3to1 selector circuit, 4707 — A subtractor circuit, 4708

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2002-156950

(P2002-156950A)

(43)公開日 平成14年5月31日(2002.5.31)

(51)Int.Cl. ⁷	識別記号	F I	テーマコード(参考)
G 0 9 G 3/36		G 0 9 G 3/36	2 H 0 9 1
G 0 2 F 1/133	5 3 5	G 0 2 F 1/133	5 3 5 2 H 0 9 3
	1/13357	G 0 9 F 9/00	3 3 7 B 5 C 0 0 6
G 0 9 F 9/00	3 3 7	G 0 9 G 3/20	6 1 1 A 5 C 0 8 0
G 0 9 G 3/20	6 1 1		6 4 1 R 5 G 4 3 5

審査請求 未請求 請求項の数17 O L (全 53 頁) 最終頁に続く

(21)出願番号 特願2000-379779(P2000-379779)

(22)出願日 平成12年12月8日(2000.12.8)

(31)優先権主張番号 特願2000-278672(P2000-278672)

(32)優先日 平成12年9月8日(2000.9.8)

(33)優先権主張国 日本 (J P)

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(71)出願人 000233136

株式会社日立画像情報システム

神奈川県横浜市戸塚区吉田町292番地

(72)発明者 新田 博幸

神奈川県川崎市麻生区王禅寺1099番地 株

式会社日立製作所システム開発研究所内

(74)代理人 100075096

弁理士 作田 康夫

最終頁に続く

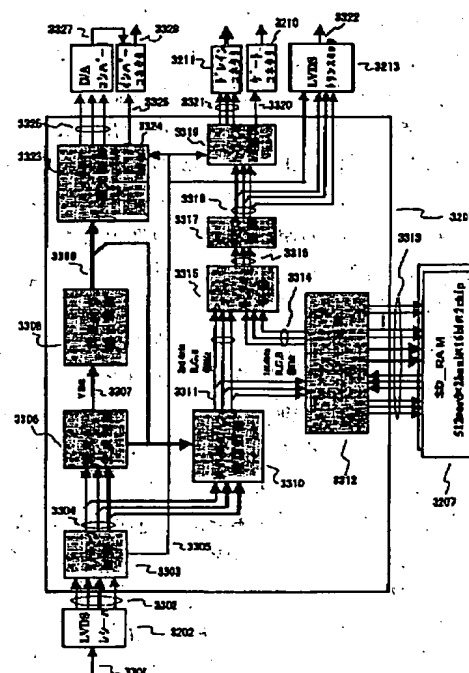
(54)【発明の名称】 液晶表示装置

(57)【要約】

【課題】本発明の課題は、表示画像の輝度を効率よく向上させると共に、光源の発熱を抑制することにある。

【解決手段】本発明は、複数の画素が配置されたパネルと、これら複数の画素に表示される画像を可視化する光源と、この光源を制御する制御回路及び、映像信号の階調特性制御回路を備え、上記光源の制御回路は第1の強度を有する電流を光源に供給する第1の期間とこの第1の強度と異なる第2の強度を有する電流を光源に供給する第2の期間とを含む周期を繰り返す機能を有し、該第1の期間と該第2の期間は表示情報に従い制御回路により制御されまた、上記階調特性制御回路は同じく表示情報に従い常に良好なコントラストを得るように制御される。

図33



(2)

【特許請求の範囲】

【請求項1】液晶パネルと、液晶パネルを照射する光源が備えられた液晶表示装置において、前記光源は第1の発光輝度を有する時間と第2の発光輝度を有する時間からなる周期を有し、該周期中の第1の発光輝度と第2の発光輝度の時間比率を外部から供給される表示データに基づいて変える制御回路を有する液晶表示装置。

【請求項2】請求項1記載の液晶表示装置において、前記第1の発光輝度を有する時間は第2の発光輝度を有する時間よりも長く、前記制御回路は、前記周期における前記第1の発光輝度の時間比率を、前記表示データが動画の場合には50%より小さく、前記表示データが静止画の場合には50%以上とする液晶表示装置。

【請求項3】請求項1に記載の液晶表示装置において、前記第2の発光輝度は、実質的に0である液晶表示装置。

【請求項4】請求項1記載の液晶表示装置において、前記制御回路は、前記表示データを少なくとも1フレーム分記憶するデータ格納部と、前記データ格納部に格納された表示データと入力される表示データとで対応する画素を比較するデータ比較部と、前記データ比較部による比較結果に応じて、前記周期における前記第1の発光輝度の時間比率を制御する信号を出力するパルス制御部とを有する液晶表示装置。

【請求項5】請求項4記載の液晶表示装置において、前記データ格納部は、前記表示パネルの全画素の一部を比較画素としてそのデータを格納し、前記データ比較部は、前記比較画素として格納された画素のデータと、これに対応する入力データの画素データとを比較する液晶表示装置。

【請求項6】請求項5記載の液晶表示装置において、前記比較画素は、その分布を前記液晶パネルの表示部中央近傍に集中させたものである液晶表示装置。

【請求項7】請求項1記載の液晶表示装置において、前記制御回路は、前記表示データの輝度情報に基づいて前記該周期中の第1の発光輝度と第2の発光輝度の時間比率を制御する液晶表示装置。

【請求項8】液晶パネルと、該液晶パネルを照射しかつ第1の発光輝度と第2の発光輝度からなる周期を有する光源と、前記第1の発光輝度と第2の発光輝度の開始時間を外部から供給される表示データに基づいて変える制御回路とを有する液晶表示装置。

【請求項9】請求項8記載の液晶表示装置において、前記制御回路は、前記表示データを少なくとも1フレーム分記憶するデータ格納部と、前記データ格納部に格納された表示データと入力される表示データとで対応する画素を比較するデータ比較部と、前記データ比較部によ

る比較結果に応じて、前記複数の光源に対応する表示領域のどの領域に動画表示が多いかを判定するモード判定部と、前記モード判定部の判定結果に基づき前記複数の光源のそれぞれに対して周期における前記第1の発光輝度及び第2の発光輝度の開始時間を制御する信号を出力するパルス制御部とを有する液晶表示装置。

【請求項10】請求項8記載の液晶表示装置において、前記制御回路は、前記複数の光源に対応するそれぞれの前記液晶パネルの領域のうち、前記表示データの最も変化する領域の表示データの書き込みが終了した直後に前記第2の発光輝度の期間が開始されるように前記第1の発光輝度の開始時間と期間を示す信号を出力する液晶表示装置。

【請求項11】請求項8に記載の液晶表示装置において、前記第2の発光輝度は、実質的に0である液晶表示装置。

【請求項12】液晶パネルと、該液晶パネルを照射する光源と、入力される映像データに基づいて、前記映像データの少なくとも1フレーム分の輝度分布データを検出する輝度分布検出制御回路と、前記輝度分布データに基づいて、前記少なくとも1つの特定階調位置の値を更新し、更新した各設定値間の階調特性は直線的に演算式で画素毎に求める階調制御回路を有することを特徴とする液晶表示装置。

【請求項13】請求項12に記載の液晶表示装置において、全階調領域に対するフレーム毎に更新する特定階調の数及び、設定階調間隔は任意である液晶表示装置。

【請求項14】液晶パネルと、該液晶パネルを照射する光源と、入力される映像データに基づいて、前記映像データの少なくとも1フレーム分の輝度分布データを検出する輝度分布検出制御回路と、前記輝度分布データに基づいて、前記光源の発光時期と発光時間との少なくとも1つを制御する光源制御回路とを有する液晶表示装置。

【請求項15】請求項14に記載の液晶表示装置において、

前記光源制御回路は、前記光源の発光を制御するためのブリンク波形のパルス幅デューティと位相の少なくとも1つを制御する液晶表示装置。

【請求項16】請求項14に記載の液晶表示装置において、前記光源制御回路は、前記光源の発光を制御するための調光波形のパルス幅デューティと位相の少なくとも1つを制御する液晶表示装置。

【請求項17】請求項14に記載の液晶表示装置において、

前記光源制御回路は、相対的に明るい映像データを表示

(3)

3

するための光源の発光時間が、相対的に暗い映像を表示するための光源の発行時間よりも長くなるように、前記光源の発光時間を制御する液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、液晶表示素子やエレクトロルミネセンス素子 (Electroluminescence Device) 等を用いた表示装置に係り、その表示画面の輝度を効率良く高め、該表示画面にて均一化させるために好適な光源を有する表示装置に関する。

【0002】

【従来の技術】液晶表示素子 (液晶表示パネルとも呼ばれる) やエレクトロルミネセンス素子 (用いる蛍光材料により有機系、無機系に別れる、以下、EL素子と呼ぶ)、電界放出素子 (Field Emission Device、以下、FE素子と呼ぶ) 等を用いた表示装置は、ブラウン管 (以下、CRT: Cathode Ray Tubeと呼ぶ) のように表示画面の裏側に電子線を2次的に走査するための空間を設けることなく画像表示を行う。従って、これらの表示装置は、CRTに比べて、薄く軽量であること、消費電力が低いこと等の特徴を持つ。これらの表示装置は、その外観上の特徴からフラット・パネル・ディスプレイ (Flat Panel Display) と呼ばれることがある。

【0003】液晶表示素子、EL素子、FE素子等を用いた表示装置は、CRTに対する上述の利点から、各種用途においてCRTを用いた表示装置に代わり広く普及しつつある。この背景には、液晶表示素子やEL素子等の画質向上といった技術革新もある。一方で、近年、マルチメディアやインターネットの普及により、動画表示への要求が強くなってきており、液晶表示素子を用いた表示装置においては、動画表示を実現するために液晶材料や駆動方法による改善がなされている。しかしながら、液晶表示装置に限らず、フラット・パネル・ディスプレイと呼ばれる表示装置において、従来のCRTと同等の画像を表示するための高輝度化も重要な課題となっている。

【0004】CRTと同等の動画表示を得るためには、電子銃から放射される電子線を各画素に走査し、夫々の画素の蛍光体を発光させるインパルス型発光が必須である。

【0005】これに対して、例えば液晶表示装置は蛍光灯による光源ユニットを用いたホールド型発光のため、完全な動画表示が困難とされてきた。

【0006】液晶表示装置に係る上記課題を解決する手法として、液晶セル (基板間に封入された液晶層) の液晶材料あるいは表示モードの改良と、光源に直下型光源ユニット (液晶表示素子の表示画面に対向させて複数の蛍光灯を配置する光源構造) を用いる方法が報告されている。図16は、動画表示向けに提案された直下型光源ユニットの点灯動作方法の一例を示した図であり、表示

4

画面 (破線枠) に対向させて管状ランプ8本を配置した直下型光源ユニットのレイアウトと、夫々のランプの各点灯開始時間のタイミングを輝度波形として示す。図16に示す輝度波形は、図の上側に凸となるとき輝度が高まることを表している。図16から明らかなように、夫々の蛍光灯の点灯開始時間は、上側に配置されたものから下に配置されたものへと順次ずらされている。この一連の点灯動作は、画像表示信号の走査周期に同期され、1フレームの画像表示期間 (表示画面の全画素に表示信号を送る期間) 毎に繰り返されていた。 (「液晶」誌, Vol. 3, No. 2 (1999), p99-p106参照)

一方、液晶表示装置に伝送される動画信号の場面に応じて光源の輝度を変調する技術がある。この技術は、動画信号を構成する画像毎に液晶表示装置に伝送される表示信号の最大輝度データ、最小輝度データ、並びに平均輝度データを読み出し、これらのデータに応じて光源に供給される電流 (以下、ランプ電流) を制御する。通常ランプ電流を基準電流 (例えば、4.5mA) とすると、全体的に明るい画像の場合にはランプ電流をある期間において基準電流より高く (例えば、8mA) 設定し、その後基準電流に戻す。逆に全体的に暗い画像の場合にはランプ電流を基準電流より低く (例えば、1.5mA) 設定する。 (「日経エレクトロニクス」誌, 1999.11.15, no. 757, 1999, p139-p146参照)

この設定により、前者 (全体的に明るい画像) の場合、基準電流より高い電流を光源に供給する分、光源の温度上昇も大きい。蛍光灯の場合、その温度上昇により蛍光灯内の水銀 (Hg) 蒸気圧が上昇し、当該蛍光灯内にて水銀原子 (水銀蒸気量) が増加する。一方、蛍光灯内に余剰の水銀原子が存在すると、水銀原子と電子との衝突により蛍光灯内で生じた紫外線が水銀原子に吸収される確率が高くなり、蛍光灯自体の輝度は低下する。この影響を避けるため、上記期間にてランプ電流を上記基準電流より大きく設定した後、蛍光灯内の水銀蒸気圧が変化する前にランプ電流を基準電流に戻す。このようにランプ電流を変化させることにより、蛍光灯の輝度をこれに基準電流を供給したときのそれより高くする。また、後者 (全体的に暗い画像) の場合、光源の輝度が高いと黒又はこれに近い色を表示する画素からのわずかな光の漏れを抑えることが必要となる。全体的に暗い画面では、画面内で最も光透過率を高く設定した画素においても透過させるべき光の絶対量は小さい。このため、ランプ電流を基準電流より低く設定し、光源の輝度を抑えて黒又はこれに近い色を表示する画素からの光の漏れを絞るとともに、光源における消費電力を低減させる。

【0007】この2つの技術の組合せから、動画全体でみた映像における輝度のダイナミックレンジ (最大輝度/最小輝度の比) は従来の2.8倍に、そのコントラスト比は400~500:1と従来の液晶表示装置の2倍以上に夫々広がる。

(4)

5

【0008】

【発明が解決しようとする課題】液晶表示装置において上述の直下型光源ユニットの点灯動作を順繰りに行う技術を実施する場合、例えば直下型光源ユニットに搭載する蛍光灯の本数を増やすと、1周期（1フレーム分に相当）の点灯動作期間中に占める各蛍光灯の発光時間が短くなってしまう。このため、直下型光源ユニット全体での輝度効率が低下した。

【0009】また、表示画像の輝度を上げるために各蛍光灯に印加する電力を増やすと蛍光灯の発熱により液晶セルが局所的に熱せられ均一性も低下した。

【0010】液晶表示装置における画像表示は、これに搭載される液晶表示素子の液晶セルに封止された液晶分子を当該画像情報（液晶セルに印加される電界）に対応する方向に配向させ、液晶セルの光透過率を所望の値に設定して行う。このため液晶セルにおける液晶分子が画像情報に応じた方向へ確実に配向させる上で、液晶セル内の粘度を適正な値に保つことが望ましく、該液晶セルに増粘剤又は減粘剤を液晶分子とともに封入することがある。しかし、液晶セルの温度が局所的に上昇すると、この部分において粘度が下がり、液晶分子の一部の向きがランダムになる（液晶層の等方相化）。

【0011】従って、この部分の液晶セルだけ、液晶分子に印加される電界に対応しない光透過率を示し、このため、横電界型の液晶表示装置での表示輝度を300cd/m²より高くすることは事実上不可能である。

【0012】また、上述の動画信号を構成する画像毎に光源の輝度を調整する技術を、液晶表示装置に実施した場合、全体的に明るい画像を表示するときの光源に供給されるランプ電流を上記基準電流より高い値から当該基準電流に下げるタイミングの設定が実用上困難である。上述のとおり、光源の輝度をこれに基準電流を供給したときの値より高めるには、一旦上記基準電流より大きく設定したランプ電流を蛍光灯内の水銀蒸気圧が変化する前に基準電流に戻さなければならないが、このようにランプ電流を切替えるタイミングは、例えば光源（蛍光灯）の温度変化の測定データと光源輝度との相関に基づき経験的に設定せざるを得ない。また、表示装置の使用条件、例えば、室温などの相違まで考慮すると、ランプ電流を切り替えるタイミングの設定は極めて困難である。更に、この技術では各々の画像の明るさに応じ、夫々の画像表示時刻の光源輝度を変化させるため、画像毎のコントラスト比は従来の液晶表示装置で達成し得る程度に留まる。これを言い換えれば、この技術を液晶表示装置に適用しても、静止画像のような一定期間（複数フレームの画像データが液晶表示装置に伝送される期間）にわたり画像の明るさがほとんど変動しない映像を表示する場合、そのコントラスト比を向上させることはできない。

【0013】本発明の目的は、表示画像の輝度を効率よ

6

く向上すると共に、光源の発熱を抑制した液晶表示装置及びその制御方法を提供することにある。

【0014】又は、本発明の目的は、動画でのボケを改善した液晶表示装置及びその制御方法を提供することにある。

【0015】又は、本発明の目的は、コントラストを向上した液晶表示装置及びその制御方法を提供することにある。

【0016】

【課題を解決するための手段】上記目的を達成するために、液晶パネルと、該液晶パネルに設けられこれを照射する光源が備えられた液晶表示装置において、光源は第1の発光輝度と第2の発光輝度からなる周期を有し、該周期中の第1の発光輝度と第2の発光輝度の時間比率を外部から供給される表示データに基づいて変えるようにした。ここで、第1の発光輝度は第2の発光輝度よりも高く、一例として前記周期における前記第1の発光輝度の時間比率を、前記表示データが動画の場合には60%より小さく、前記表示データが静止画の場合には60%以上とする。また、第2の発光輝度は、第1の発光輝度の残像、輝度が低い場合の再現性を向上させるため実質的に0とする。

【0017】また、制御回路構成の一例としては、表示データを少なくとも1フレーム分記憶するデータ格納部と、データ格納部に格納された表示データと入力される表示データとで対応する画素を比較するデータ比較部と、データ比較部による比較結果に応じて、周期における前記第1の発光輝度の時間比率を制御する信号を出力するパルス制御部とにより構成した。

【0018】データ比較部により比較される比較画素は、その分布を前記液晶パネルの表示部中央近傍に集中させたものであることを特徴とする液晶表示装置。

【0019】また、複数の光源に対応させるべく、制御回路は、各光源に対応させて表示パネルの領域を定義し、各領域毎に表示データに基づいて、前記第1の発光輝度と第2の発光輝度の開始時間を外部から供給される表示データに基づいて変えるように構成した。

【0020】制御回路構成の別の一例としては、R、G、B各映像データから輝度データを生成する輝度データ生成制御部と、生成した輝度データから1画面分の入力映像データに対する輝度分布状態を検出する輝度分布検出制御部と、輝度分布検出結果に従って階調特性を制御する折線ポイント階調制御部と、前記輝度分布検出結果に従ってバックライトの調光制御を行うバックライト調光制御部と、1画面の表示データに対しバックライトの発光タイミングを制御するプリング・バックライト制御部とにより構成構成した。

【0021】また、制御回路構成例としては、上記2つの例に示す構成の双方を兼ね備えた構成においても何ら問題はない。

50

(5)

7

【0022】

【発明の実施の形態】本発明は、複数の画素が配置されたパネルと、これら複数の画素に表示される画像を可視化する光源と、この光源を制御する制御回路を備え、その制御回路は、第1の期間には第1の強度を有する電流を光源に供給し、第2の期間には第2の強度を有する

(第1の強度とは異なる)電流を光源に供給し、この第1の期間と第2の期間とを周期的に繰り返し、かつその周期において上記光源から輻射される光の強度(その周期の間の光の輝度の積分値)は、同一期間における上記光源が定格電流で点灯させた場合の輝度の積分値より高くなるように制御する。なお、定格電流で点灯させたときの輝度の積分値は、点灯後約3.0分後の輝度が安定した状態のものを積分対象とした。

【0023】また、表示装置が液晶表示装置の場合、パネルは夫々が対向するように配置された一对の基板(少なくとも一方は光源からの光を透過させるに十分な光透過率を有する)と、この一对の基板間に封入された液晶層(液晶分子又はこれと減粘剤等の添加物を含む)を備え、一对の基板の少なくとも一方には、画素を構成する電極とこれに画像情報を伝送する信号線が設けられる。このように構成されたパネルは、液晶表示パネル(Liquid Crystal Display Panel)又は液晶表示素子(Liquid Crystal Display Element)と呼ばれる。光源は、パネルの少なくとも一方の面に蛍光灯、又はこの蛍光灯と光学的に結合された光学素子(例えば、導光板)を対向させて配置される。近年では、蛍光灯に代えて複数の発光素子をパネルに沿って配置した発光素子アレイを用いるものも提案されている。

【0024】本発明による表示装置において、光源に供給される第1の電流と上記第2の電流の大小関係は、特に限定されない。しかし、この表示装置を従来と同様、連続的に光源を点灯させて利用する場合をも考慮すると、第1の電流に対し第2の電流を小さく設定することが望ましい。

【0025】なお、液晶表示素子において、第1の電流値並びに第2の電流値、及び第1の期間並びに第2の期間における時間配分を、表示装置へ伝送される映像信号から表示すべき画像の輝度を算出し、それに合せて調整してもよい(観点1')。特に、輝度やコントラストを高くする必要のない画像データに対しては、第1及び第2の電流の特に大きい方の値を押さえ、消費電力を節約する。この場合、周期において上記光源から輻射される光の強度(その周期の間の光の輝度の積分値)は、同一期間における上記光源が定格電流で点灯させた場合の輝度の積分値より低くなくてもかまわない。

【0026】以下、本発明の具体的な実施形態をこれに関連する図面を参照して説明する。

【0027】以下の説明にて参照する図面で、同一機能を有するものは同一符号を付け、その繰り返しの説明は

8

省略する。

【0028】図1は本発明による液晶表示モジュールを搭載した液晶表示装置の概略構成図である。図1において、8は蛍光灯、20は直流電圧源入力端子、21はインバータ回路、23は調光回路、25はスイッチング制御回路、27は液晶パネル、28は液晶表示モジュール、29はテレビ入力端子、30はビデオ入力端子、31はS入力端子、32はアナログPC入力端子、33はデジタルPC入力端子、34はアナログ映像処理制御部、35はデジタル映像処理制御部、36は液晶表示装置を各々示す。

【0029】図1において液晶表示装置36は、映像入力としてテレビ入力端子29、ビデオ入力端子30、S入力端子31などからの主に動画及び、アナログPC入力端子32、デジタルPC入力端子33などからの主に静止画を可能とする。入力されたアナログ映像データはアナログ映像処理制御部34において、輝度-色信号分離処理、アナログ-デジタル変換処理などを施し、デジタル映像データとしてデジタル映像処理制御部35に出力する。デジタル映像処理制御部35ではインターレース-ノン・インターレース変換処理、拡大処理などを施して液晶表示モジュール28に出力する。液晶表示モジュール28では、入力されたデジタル映像データ(DATA)を液晶パネル27に入力すると共に、スイッチング制御回路25に入力する。スイッチング制御回路25では、この入力されたデジタル映像データ(DATA)の状態を検出し、検出信号を調光回路23に出力する。調光回路23はこの検出信号の状態に従って、良好な表示状態を得るための調光制御信号をインバータ回路21に出力することで蛍光灯8の光源制御を行うものである。

【0030】以下、各部の詳細について順次説明する。

【0031】図3及び図4は、各々、(a)液晶パネルの構造を概念的に描いた断面図と(b)液晶表示装置に据え付けられる光源ユニットの斜視図を示したものである。いずれの図においても、液晶パネルは各々の主面が対向するように配置された一对の基板3とこれらの間に挟持された液晶層(液晶分子、又はこれと減粘剤等との混合物が封入される)2からなる液晶表示素子と蛍光灯8が搭載された光源ユニット10を備える。図3(a)及び図4(a)においても、基板3における液晶層2とは反対側の主面に偏光板1が設けられる。また、一对の基板3のうち少なくとも一つは、液晶層2側の主面に複数の画素(図示せず)が2次元的に配置される。図3

(a)及び図4(a)のいずれかに示した液晶パネルにおいても、使用者は図の上側から基板3の主面を通して画像を見ることができる。

【0032】図3に示す液晶パネルは、その光源ユニット10における蛍光灯8の配置からサイドライト型(又はエッジライト型)と呼ばれる。この光源ユニット10は、上記液晶表示素子の下面に対向するように配置され

50

(6)

9

た四辺形の上面を有する導光板11と、この導光板の少なくとも一側面（四辺形の一辺）に沿って配置された管状の蛍光灯8と、この蛍光灯8から導光板の反対側へ輻射される光を導光板の側面に入射させる反射器7と、導光板内をその下面に向けて伝播していく光をその上面に向けて反射させ且つ液晶表示素子の下面に照射させる反射フィルム9とを備える。導光板11の上面と液晶表示素子の下面の間には、例えば一對の拡散フィルム6とこれに挟まれたプリズムシート5を含む光学シート群4が配置される。サイドライト型の液晶パネルでは、液晶表示素子の下面は蛍光灯8と対向せず、図3（b）に示す導光板11の上面に対向するように配置される。

【0033】これに対し、図4に示す液晶パネルは、光源ユニット10における複数の蛍光灯8が液晶表示素子の下面に対向するように（図4（a）に示すように液晶パネルの直下に）配置されることから直下型と呼ばれる。直下型の液晶パネルに用いられる光源ユニット10では、蛍光灯8から図の下側に輻射される光を反射させて図の上側（液晶表示素子の下面）に照射するように反射器7が配置され、複数の蛍光灯8とこれらの間隙とにおける光強度のバラツキを解消するための起伏が形成されている。光源ユニット10と液晶表示素子との間には、サイドライト型と同様に光学シート群4が配置されているが、サイドライト型の光学シート群4で光学ユニット10側に配置される拡散シート6は拡散板6aに置換えられている。この拡散板6aには、上述の複数の蛍光灯8とこれらの間隙とにおける光強度のバラツキを解消するための光学的なパターンが形成されている。

【0034】なお、サイドライト型の液晶パネルの詳細な解説は例えば特開平7-281185号公報に、直下型の液晶パネルの詳細な解説は例えば特開平5-257142号公報に夫々記載されている。

【0035】上述の液晶パネルでは、液晶層2への印加電界の増減により、その光透過率を設定して画像を表示する。例えば、液晶層2において、液晶分子をねじれ角が90°前後で配向させたTN型や垂直配向型のTFT（Thin Film Transistor）駆動の液晶表示装置（アクティブ・マトリクス型）や、ねじれ角が200から260°で配向させたSTN型の時分割駆動の液晶パネル（パッシブ・マトリクス型）では、液晶層2への印加電界の増加に従って、その光透過率は最大値（白画像）から最小値（黒画像）に変化する。

【0036】一方、液晶層2に印加する電界を基板面に沿った方向に印加する横電界型と呼ばれるTFT駆動の液晶パネルでは、液晶層2への印加電界の増加に従って、その光透過率は最小値（黒画像）から最大値（白画像）に変化する。

【0037】TN型や垂直配向型のTFT駆動の液晶パネルの場合、液晶層2の屈折率異方性 Δn とセルギャップ（液晶層2の厚み） d の積 $\Delta n d$ は0.2から0.6

10

μm の範囲がコントラスト比と明るさを両立させる上で望ましく、STN型液晶パネルの $\Delta n d$ は0.5から1.2 μm の範囲が、横電界型のTFT液晶パネルの $\Delta n d$ は0.2から0.5 μm の範囲が好ましい。

【0038】このように構成された液晶パネルにおける本発明の実施態様の概要を、上述の観点に沿って説明する。

【0039】図2は、観点1に基づく本発明を液晶表示装置に実施したときの同期信号（画像情報の伝送タイミング）、画像表示信号、光源の点灯信号、及び光源ユニットから輻射される光の輝度波形を示す図である。光源の点灯信号は、第1電流 i^I を Δt^I の時間（第1の期間）に光源に供給し、次いでこの第1電流より小さい第2電流 i^{II} を Δt^{II} の時間（第2の期間）に光源に供給し、この時間の和である $\Delta t^I + \Delta t^{II}$ の動作周期を繰り返す波形として示される。この例では、 Δt^I と Δt^{II} とを等しく設定した、すなわち50%のデューティで電流を光源に供給し、第2電流 i^{II} の値は略0mAに抑えることにする。従って、上記動作周期にて光源が消費する電力で一定の電流を光源に供給することを想定すると、その電流値は第1電流と第2電流の中間値 i^{CONST} として図示される。

【0040】そして、光源の輝度波形から i^{CONST} に相当する輝度は、第1電流に相当する輝度（所定時間の第1電流の供給により輝度が到達する値） I^I と第2電流に相当する輝度（所定時間の第2電流の供給により輝度が到達する値） I^{II} との中間値 I^{CONST} （破線）に相当すると予測される。しかし、動作周期の複数分の時間において i^{CONST} の電流を連続的に流すと光源の温度が次第に上昇するため、光源内部における光の損失が徐々に増加する。このため、光源の輝度は実際には I^{CONST} （破線）より低い $I^{CONST'}$ （実線）の値を示す。また、時間経過による光源の温度上昇により、 I^{CONST} （破線）と $I^{CONST'}$ （実線）との差は ΔI^1 から ΔI^2 に徐々に広がる。

【0041】これに対し、第1電流 i^I を光源に供給する時間 Δt^I を、第1電流 i^I による光源の温度上昇がある値に到達する所要時間より短く設定すると、第1電流 i^I に対応した輝度の光を光源内で損失することなく取り出すことができる。図5は、光源の一つとして用いられる冷陰極管に関し、（a）管内温度（管内における水銀蒸気圧でも等価できる）と輝度の関係、及び（b）冷陰極管に設けられた一對の電極に供給される電流と輝度の関係を示す。冷陰極管の輝度は、その管内の水銀蒸気圧、言い換えれば管内に存在する水銀ガスの量に依存し、この水銀ガス量がある値（この例では水銀蒸気圧にして4.7Pa）以下の場合、水銀ガス量の増加に応じて管内における温度も増加し、冷陰極管自体の輝度も上昇する。しかし、水銀ガス量がこのある値を越えると管内で生じた光が徐々に水銀ガスにより吸収され、その結

(7)

11

果、冷陰極管の輝度も減少する。このような傾向は、冷陰極管や水銀ガスに限らず、管球がその内部に励起材料を含む限りにおいて認められるものである。例えば、キセノンランプでも冷陰極管と同様な現象が生じる。

【0042】また、冷陰極管内の水銀蒸気圧は、冷陰極管内の温度にも等価でき、更に冷陰極管内の温度は冷陰極管に設けられた一対の電極間に供給する電流に応じて上昇する。従って、冷陰極管に電流を連続的に供給する場合、その電流値の上昇に応じて輝度の上昇は飽和し、ある値で飽和する。(図5(b)参照)。

【0043】しかしながら、図2の第1期間 Δt^I における光源の輝度波形が示すように、電流 i^I を冷陰極管に供給すると、その輝度は徐々に上昇する。このことから、所定の電流を冷陰極管に供給したときの管内温度の上昇は、電流 i^I の供給開始時刻に対してある遅延を伴って生じることは明らかである。さらに、液晶表示装置での画像データ信号の書き換え周期、例えば60Hzでの16.7ms(ms=ミリ秒)、120Hzでの8.4ms(これらの値は動画表示に好適)を考慮すると、上記光源の動作周期をこの周期以下に設定することが望ましいが、この動作周期に対応させて上記第1及び第2期間の時間配分及び上記第1及び第2電流を設定すると、上記温度上昇の影響を低減することができる。先に参照した各冷陰極管のカatalogから、冷陰極管の定格電流(その値の一例:6mA)で連続的に点灯した場合、冷陰極管の周囲温度に応じて次の知見が得られる。

【0044】(1)40℃の周囲温度では点灯開始から約150秒で輝度は飽和200秒経過後も輝度減少が認められない。

【0045】(2)60℃の周囲温度では点灯開始から約15秒で輝度は最大値を示し、その後輝度は緩やかに減少し、200秒経過後には最大値の90%に到る。

【0046】(3)80℃の周囲温度では点灯開始から約10秒で輝度は最大値を示し、その後の約10秒間で輝度は最大値の80%まで急激に減少し、以降、点灯開始から200秒経過後に掛けて輝度は緩やかに減少する。

【0047】これらの知見に基づき、本発明者等は冷陰極管の定格電流の2倍程度に第1電流を設定したとしても、その第1電流に対して小さく設定される第2電流の値及びその供給時間(第2の期間)を調整することにより冷陰極管の温度上昇を抑止できることを着想し、その効果を確認した。

【0048】一方、上記第2の期間では第1電流より小さい第2電流を光源に供給するため、光源の輝度が低下する。しかしながら、第2の期間における輝度低下は液晶表示素子を透過する光の輝度(以下、パネル輝度)で見ると、その影響は予想外に小さい。第2電流を0mAに設定したときの上記 $\Delta t^I + \Delta t^{II}$ 分の動作周期(デューティ:50%)におけるパネル輝度の積分値で比較す

12

ると、第2の期間に生じる光源の残光に関して次の知見が実験的に得られた。(図6参照)

(4)液晶表示素子の画素を白表示した(この画素に光透過率を最大とする映像信号を送った)とき、その画素を透過する光の減衰は予想以上に小さく、その表示輝度の積分値は、上記動作周期において同じ電力で光源を連続点灯させたときの値より大きくなった。

【0049】(5)液晶表示素子の画素を黒表示した(この画素に光透過率を最小とする映像信号を送った)とき、その画素を透過する光の減衰は十分に大きく、その表示輝度の積分値は、上記動作周期において同じ電力で光源を連続点灯させたときの値の半分程度に抑えられた。

【0050】液晶表示装置に限らず、表示装置に要求される最大輝度は、複数画素のうちの最も明るく(白く)表示される画素の輝度となる。その他の画素、特に最も暗く(黒く)表示される画素や、これに近い階調(暗い灰色)で表示される画素において、これらの表示輝度が上がると表示画面全体が白けた映像となり、液晶表示装置の使用者にはCRTに対して見劣りのするものと受け取られる。

【0051】しかし、本発明者等が実験的に得た上記(4)及び(5)の知見は、上述のように所定のデューティで光源に供給する電流を変調すれば、電流を連続的に供給してきた従来の手法に比べ、表示画面において最も明るく表示される画素の輝度を高め、逆に最も暗く表示される画素の輝度を抑えられることを証明した。さらに、知見(4)及び(5)は上記デューティにおける消費電力を等しくした場合、光源を連続点灯したときに比べて上記最大輝度が格段に向上することを証明した。

【0052】この現象の根拠は完全に解明されていないが、電流値を抑えた期間(上記第2の期間)における光源の残光が、光透過率を一定の高さ以上に設定した画素において、予想以上にその輝度を保持したことは実験結果から明らかである。以上の考察により、本発明は既に述べたその目的及び他の目的を達成することは明らかである。

【0053】なお、知見(4)及び(5)は、液晶表示装置のパネル輝度をEIAJ(日本電子機械工業会規格)のED-2522に規定される条件に準拠して測定し、可視光領域(380nm~780nm)における波長毎のスペクトル強度を視感度補正(人間の目が実際に感じる光の量に換算)して得られた結果から導いた。この測定は、液晶表示装置を暗室に置き、輝度計を液晶表示素子から50cm離し且つその表示領域に対して垂直に配置して実施する。このような測定を行うに好適な輝度計としては、例えばフォトリサーチ社製のPR704型があり、この装置により輝度を単位立体角あたりの光束の値を測定距離や測定面積に依存しない値として求めることができる。また、例えば上記 $\Delta t^I + \Delta t^{II}$ 分の

(8)

13

動作周期といった所望の時間における輝度の積分値、その時間における輝度の変動、及び液晶表示素子の表示画面内の輝度分布を夫々測定することができる。なお、前述のコントラスト比は一般的には、「表示画面全体を白表示したときの輝度／表示画面全体を黒表示したときの輝度」の比で求められる。この一般的な手法に代えて、表示画面（画像を形成する画素）の一部を白表示させ（その画素部にこれらの光透過率を最大にする映像信号を送り）、かつ表示画面（画像を形成する画素）の他の一部を黒表示させる（その画素部にこれらの光透過率を最小にする映像信号を送る）テストパターンを液晶表示素子に表示し、白表示部の輝度と黒表示部の輝度とを算出し（この時算出する各表示領域サイズは同数とする）、その輝度比としてコントラスト比を求めてもよい。

【0054】観点1に基づく本発明の液晶表示装置への適用に際し、上述のように液晶表示装置での画像データ信号の書き換え周期（60Hzで16.7ms、120Hzで8.4ms）に対し、上記光源の動作周期をこの周期以下に設定する場合、これに用いられる液晶材料（液晶層）の応答時間をデータ信号の書き換え周期（上記16.7ms又は8.4ms）以下に抑えるよう、その材料の調合を行うことが望ましい。しかし、液晶材料の応答時間がデータ信号の書き換え周期に比べて著しく遅い場合は、ゴースト現象（多重輪郭）が発生する。このためデータ信号の書き換え周期と上述した光源の動作周期とのタイミングをずらす方が好ましい。

【0055】従って、図2に示した第1期間 Δt^I と第2期間 Δt^{II} とからなる周期と表示画像信号の書き換え周期（図2における同期信号 V_{sync} の周期）との間に、所定の位相差を設定することにより、異ならせるとよい。

【0056】以上、本発明の実施の形態を説明したが、更なる詳細に関し、以下の実施例により説明を加える。

【0057】＜実施例1＞本実施例では、図3に示すサイドライト型液晶表示装置を夫々の厚みが0.7mmの一对のガラス基板3を用いて構成し、その一方の基板にはTFT駆動のための薄膜トランジスタを画素毎に形成した。この一对の基板3間に挟持される液晶層2は、誘電率異方性 Δn_e が正で、 Δn_d は0.41 μm とした。また、液晶層2に封入された液晶分子のツイスト角は90度としたが、より液晶の応答速度を速くするためには70度等の低ツイスト角化が望ましい。ツイスト角を抑える場合、これに適した Δn_d はさらに小さくなるため（例えば、0.35 μm ）、セルギャップを縮めることが必要である。

【0058】本実施例にて用いる光源ユニット10は、図3(b)の斜視図に示すような外径4mm ϕ の蛍光灯（冷陰極管）8を導光板11の長辺方向に各1本、計2本配置した構造を有する。ここでは図に示さないが、輝

14

度向上のための拡散シート、再帰偏光反射フィルムや、出射光の角度依存性を制御するレンズシートを配置してもよい。

【0059】本実施例では、上述の第1電流を10mA、第2電流を0mAとして、デューティ50%で蛍光灯8に供給した。蛍光灯8の表面温度は、図7(a)に示すように時間とともに上昇する。一方、輝度は、図7(a)に示すように時間とともに上昇し、その後一時的に減衰し、まもなく飽和した。この実施例では、デューティを60%に設定した上述の観点3の例に比べて輝度の減衰は低い。

【0060】このようにデューティを50%以下に設定すると、蛍光灯8の中央部の温度上昇が70℃以下に抑えられ、また液晶表示素子（液晶表示パネル）の表示領域（有効表示領域）の輝度の最大値と最小値の差がその平均値の20%以上となる。また、デューティを50%以下に抑えても輝度の最大値を200cd/m²以上とすることができ、輝度の最小値を2cd/m²以下に抑えることができる。

【0061】ところで、光源ユニットに用いられる蛍光灯のランプ直径は通常2.6mm程度であるが、ガラス肉厚を厚くした直径3mmタイプや、さらに内径を太くしガス、水銀含有量を増した直径4mm以上のタイプの使用も可能である。一般にランプ直径を大きくすると、表面積が大きくなるため放熱に有利である。さらに点灯電圧の低下や、ランプ寿命（輝度半減値）の延長といった作用もある。また、直径（外径）2.6mmの冷陰極管（蛍光灯）を用いた場合、その長さによらず管電流6mA以上印加すると発熱により、発光効率（輝度）が低下する。これに対し、本実施例では蛍光灯8の外径を大きくすることで、その発熱の影響を抑えた。このため、供給電流による蛍光灯内での放電効率も上がり、デューティを50%に抑えても十分な輝度を得ることができた。

【0062】本実施例において、図8に示した調光回路により、光源の点灯周期における上記第1期間（点灯期間）又は上記第2期間（休止期間）の比率の変化、光源のランプを点灯させる印加電力の変化を設定し、あるいはこれらの設定を併わせて行ってもよい。点灯周期における調光（図9の輝度波形信号に示すように点灯期間あるいは休止期間の比率の変化による調光）では、上記点灯周期を点灯期間あるいは休止期間のいずれか一方のみに設定することも可能である。従って図9に示すように前記光源の点灯周期において、ランプを全点灯することなく、常に休止期間を設けることで発光効率を改善することもできる。また図10のように高輝度を得るときのみ、ランプを点滅させてもよい。

【0063】尚、図9において、輝度高の範囲としては300cd/m²以上、輝度中の範囲としては、200～250cd/m²を含む200～299cd/m²、輝度低は100cd/m²を含む199cd/m²以下

15

と定義する。

【0064】<実施例2>次に、この実施例では、動画表示に適した光源の変調点灯に関して説明する。

【0065】液晶表示装置においてブラウン管と同等の動画表示特性を得るためには、光源を常時点灯から、点灯と休止期間をそれぞれ有する点滅点灯にすることで、CRTのようなインパルス型発光が可能である。この時、図9の夫々に示すようにデータ書き換え周期（ここではVsyncの周期）は一定に保ち、点滅の周期を変えることもできる。

【0066】このようにして、点滅点灯する光源ユニットを用いる液晶表示装置においてもCRTと同等のインパルス型発光が実現でき、動画表示が可能となる。従来の光源ユニットは、画像信号が明表示、暗表示によらず、蛍光灯が常に点灯（連続点灯）しているためエネルギー効率が悪かった。これに対し画像信号の情報量に合わせて、光源の照射量を制御することで、蛍光管の発光効率が向上し、消費電力の節約、ランプ温度の上昇抑制によるさらなる輝度向上を図ることが可能となる。すなわち、画像が暗い時には光源の照射量を減らし、画像が

明るい時には照射量を増加させ、これにより輝度と階調特性の関係、いわゆるトーンカーブ特性も背景の明るさや、画像信号に合わせて制御することが可能となる。このように画像信号の明暗の情報によって、上記第1期間（点灯期間）と上記第2期間（第2電流を0mAとする場合、休止期間）の時間比率を変えることで光源の照射光量を制御する。

【0067】また、画像信号の動きの情報量により点灯期間と休止期間の時間比率を変えることで、動きの速い場合は点灯時間を短くすることでより美しい動画表示が可能である。すなわち、映像信号の状態に合わせ、動きの遅い場合には液晶の応答速度の遅さは問題とならないため、入出力のフレーム周波数は一致させ、この出力フレーム周波数に対応させて前記光源の点灯期間と休止期間も出力フレーム周期で制御する（図11(a)）。次に、上記に対し映像信号の動きが速い場合には、液晶の応答速度を改善（高速化）するために、入力フレーム周波数に対し出力フレーム周波数を2倍速化し、ダミーデータを挿入する。これに対応させて前記光源の点灯期間と休止期間も出力フレーム周期で制御する（図11

(b)）。

【0068】さらに、上記に対し映像信号の動きが速い場合には、入力フレーム周波数に対し出力フレーム周波数を3倍速化し、より多くのダミーデータを挿入することで応答速度を改善する。これに対応させて前記光源の点灯期間と休止期間も出力フレーム周期で制御する。

(図11(c))

この時、前記光源の点灯期間と休止期間の比率によらず、各点灯周期間における該光源を発光させるためのランプに印加される電流実効値が概ね一定となるように制

(9)

16

御するとよい。また、前記電流実効値を変化させることにより光源の照射光量を変化させることもできる。また、上記休止期間の輝度を図12に示すように完全に0とするのではなく、ある一定の輝度とすることで、画面全体が高い輝度の場合であっても、十分な輝度を確保することができる。もちろん、休止期間の輝度を高める期間はある程度短くすることが望ましい。

【0069】さらに完全な動画表示を行うためには、光源ユニットをインパルス型発光するだけではなく、図16に示すように画像信号のデータ走査タイミングと光源の点滅のタイミングを同期させる必要がある。一般に画像信号のデータ走査タイミングとして、垂直あるいは水平同期信号、フレーム信号、走査ライン信号等があり、これらの走査周期と点滅周期を等しくし、走査タイミングを同期させる。このような場合は直下型の光源ユニットの利用が望ましく効果が大いだが、サイドライト型の光源ユニットにおいても上下分割により可能である。

【0070】上下分割したサイドライト型では、前記光源における点灯期間と休止期間からなる周期が表示画像信号の書き換え周期と等しく、かつ前記表示装置の信号走査線が n 本からなる時に、 $n/2$ 本目の信号走査の開始時間が該光源の点灯開始時間と同期させてもよい。すなわち画面の中央で画像信号と光源の点滅を同期させることで動画表示が可能となる。さらに前記光源における点灯期間と休止期間からなる周期と表示画像信号の書き換え周期とが等しく、かつ前記表示装置の信号走査線が n 本からなる時に、 $n=1$ 本目の信号周期の開始時間が該光源の点灯開始時間から一定時間遅延させてもよい。ここで、この遅延時間を $n/2$ 本目の信号走査の開始時間とした場合、前記方法と同じ結果となる。

【0071】また、前記光源の休止期間が点灯時間の $1/20$ 以上、休止期間中の輝度が点灯時間中の輝度の90%以下とすることが動画表示には有効である。

【0072】さらに美しい動画表示を得るには、対向配置された少なくとも一方が電極を有した一对の基板及び該基板間に挟持された液晶層からなる液晶パネルと、上記電極に表示画像信号に応じた電圧を印加するための制御手段と、液晶パネルを照射する光源が備えられた液晶表示装置であって、上記光源がランプとランプの出射光を反射する反射器と反射された光を液晶層に導く導光板からなり、該導光板の側面の少なくとも1辺の長さ方向にランプが配置され、該光源が点灯期間と休止期間からなる周期を有し、かつ該周期中の点灯期間と休止期間の時間比率と該光源を発光させるための電力値により、光源の照射光量を変化させることが必要である。この表示装置の光源ユニットはいわゆるサイドライト型と呼ばれ、使用するランプは厚み方向に1, 2, あるいは3本配置する。また導光板の4辺のどの位置にランプを配置するかは表示装置の輝度、液晶セルの透過率によって決まる。

(10)

17

【0073】透過率が高いTNタイプ液晶などでは、導光板の長辺に1本のランプを配置するが、より高輝度を得るには長辺2辺に各1本、あるいは短辺に各1本配置してもよい、さらにランプは線状の直線タイプでなく、屈曲点を有するL字タイプやコの字タイプのランプでもよい。透過率の低いIPSモードではランプを長辺2辺に各2ないし3本配置してもよい。

【0074】さらに対向配置された少なくとも一方が電極を有した一对の基板及び該基板間に挟持された液晶層からなる液晶パネルと、上記電極に表示画像信号に応じた電圧を印加するための制御手段と、液晶パネルを照射する光源が備えられた液晶表示装置であって、上記光源は液晶パネルの有効表示領域の直下に配置された複数のランプと各ランプの光を反射する複数の反射器とからなり、該光源が点灯期間と休止期間からなる周期を有し、かつ該周期中の点灯期間と休止期間の時間比率と該光源を発光させるための電力値により、光源の照射光量を変化させることも必要とする。この光源ユニットは直下型タイプであり、ランプ本数は長辺方向に4から12本程度、あるいは短辺方向に4から20本程度と輝度と画面サイズに応じて配置する。

【0075】光源ユニットにおいて、従来、ランプは液晶パネルの有効表示領域の外側に配置されてきた。これはランプの発熱により液晶セルが熱せられるのを防ぐためである。液晶は温度変化により屈折率の値が変化し、透過率が変化する性質を有する。そのため局所的に熱せられた場合、その部分透過率すなわち輝度や明るさが変化し、表示ムラとなる。しかし、本発明の光源ユニットは発熱が少ないためこのような表示ムラが起きにくく、光源におけるランプ配置を例えば直下型のように表示領域の内側にすることが可能であり、これにより表示装置の外形サイズ軽減も可能となる。

【0076】以上説明してきた光源ユニットにおいて使用するランプは、冷陰極蛍光灯、あるいは熱陰極蛍光灯、あるいはキセノンランプ、真空蛍光表示管が使用可能である。冷陰極蛍光灯は発熱が少ないことが特徴であるが、より放熱を効果的に行うためにはランプ表面積を大きくする必要があり、前記光源のランプ直径を3mm以上にするとよい。また熱比重を大きくするため、前記光源のランプのガラス厚が1mm以上とするとより放熱が効果的である。光源のランプは直径を太くすることも可能であり、ランプ中の含有ガスをキセノンに置換えることも可能である。

【0077】以上の説明に基づき、本発明による液晶モジュールの具体的な構成を以下に示す。

【0078】図13は、導光板11の長辺2辺に対して蛍光灯8を各1本配置した光源ユニットの例である。図13(a)はトランス1個でランプ1本を点灯するインバータ配置を示すが、これを図13(b)に示すようにトランス1個でランプ2本の点灯も可能である。この場

18

合、部品数削減によりコストの節約となる。ここでインバータとは、ランプを点灯するための回路を総称しており、直流電圧を交流電圧への変換回路、電流制御回路、周波数偏重回路、トランスによる昇圧回路等を含む。またトランスの他に圧電素子の使用も可能である。

【0079】図14は、液晶層2が $\Delta n d = 0.28 \mu m$ であり且つツイスト角0度で平行配向され、基板面に平行な電界が印加される横電界モードの液晶表示素子を備える液晶パネルの一例を示したものである。図14

(a)にその液晶表示装置の断面図を示す。また、これに搭載される光源ユニット10の斜視図を図14(b)に示す。光源ユニット10は、冷陰極管として直径4mm ϕ を長辺方向に2本 \times 2の計4本配置したサイドライト型の構造を有する。ここでインバータ配置は図15に示すようにトランス1個で2本の蛍光灯8を点灯する構成が望ましい。

【0080】＜実施例3＞この実施例では、動画表示に適した光源の点滅点灯の制御を動き量の検出に対応して行うシステムに関して説明する。

【0081】上記のように、液晶表示装置においてCRTと同等の動画表示特性を得るためには、光源を常時点灯から、点灯期間と休止期間をそれぞれ有する点滅点灯にすることで、CRTのようなインパルス型発光が可能である。この点滅制御について以下、説明する。

【0082】まず、液晶表示装置の表示領域に対して、全領域を同時に点滅点灯させる場合について考える。ここでは、表示領域の長辺2辺に対し各1本の蛍光灯8を配置したサイドライト型の光源を用いたシステムを例にして説明する。図17はサイドライト型の光源の制御回路の構成を示している。20は液晶表示装置本体またはこれが搭載されるテレビジョン装置等から直流電源電圧を供給する入力端子であり、23は光源に印加すべき電圧に応じた直流電圧に変換する調光回路であり、21は交流電圧に変換するインバータ回路であり、25は上記第1の期間（点灯期間）と上記第2の期間（第2電流を0mAとした時、休止期間）の時間比率を制御するスイッチング制御回路である。

【0083】上記のように、画像信号の動きの情報量により第1の点灯輝度（点灯期間）と第2の点灯輝度（本例では休止期間）の時間比率を変えることで、より美しい動画表示が可能となる。つまり、図11のように動きの速い場合は点灯時間を短く、動きの少ない場合は点灯時間を長くしたり、また表示領域全面にわたり動く情報量（画素数）が多い場合は点灯時間を短く、動く情報量が少ない場合は点灯時間を長くしたりすることで、より美しい動画表示が可能となる。この時、前記光源の点灯期間と休止期間の比率に応じて、各点灯周期間における該光源を発光させるためのランプに印加される電流実効値を変化させることにより、光源の照射光量を変化させ、動画表示輝度レベルを安定することができる。例え

(11)

19

ば、動く画素数が表示データによる全表示領域画面を構成する画素数に占める割合に応じて、第1の点灯輝度と第2の点灯輝度の周期に占める第1の点灯輝度の期間を変化させる。例えば、動く画素数が表示データによる全画面を構成する画素数に占める割合が3フレームに渡って10%以上であれば表示データは動画であると判断し、第1の点灯輝度の割合を50%より小さくし、上記以外の場合には静止画と判断し、第1の点灯輝度の割合を50%以上とする。

【0084】スイッチング制御回路25の一例を図18に示し説明する。図18はスイッチング制御回路25の構成を示しており、図中の50は表示情報(Data)を1フレーム分格納し、次の1フレームで読み出しを行うデータ格納部(この場合、フレームメモリである)であり、52は現フレームの表示データ(Data)とデータ格納部50から読み出した前フレームの表示データ(Data')を対応する画素毎に比較するデータ比較部である。53はデータ比較部52の出力を1表示領域分(1フレーム分)毎に取り込み光源点灯信号BLの第1期間(点灯期間)の開始時間ps及び第1期間の時間pw(ps及びpwの単位はHsyncの1周期である水平期間とする)を生成するパルス制御部であり、51は垂直同期信号Vsyncにより初期化し水平同期信号Hsyncをカウントするラインカウンタ部であり、54はラインカウンタ部51の出力するラインカウンタ値とパルス制御部53の出力するps及びpwとにより光源点灯信号BLを生成するパルス生成部である。ここで、データ比較部52では、現フレームの表示データ(Data)とデータ格納部50から読み出した前フレームの表示データ(Data')を表示1画素(Dotclkの1クロックに同期している)毎に比較しているが、この結果、両者が異なっている場合は、動画であると判断し、その表示1画素に対して動画判定信号を出力する。

【0085】パルス制御部53では、データ比較部52の該動画判定信号を表示領域の1画面分を加算し、その加算結果を段階的に切り分けることにより、該表示領域の動画像の動き情報量を判別し、第1期間の開始時間ps及び第1期間の時間pwを設定する。隣接フレーム間のデータ比較において、実際に映像データを表示している全領域に対する一定割合以上(50%以上)のデータが不一致の場合には動く情報量は多いと定義し、一定割合以下の場合には動く情報量は少ないと定義する。更に、データの一致/不一致の定義は、各画素の比較において、一定の階調データ以上(例えば全256階調の場合128階調以上)の場合に不一致と判断し、一定の階調データ以下の場合には一致と判断するようにする。以上のように構成するスイッチング制御回路25により生成される光源点灯信号BLのタイミング図を図19に示す。図19(a)はデータ比較部52による比較の結果、ほとんど変化が無いと判断した場合(静止画像に近

20

い表示、後述するように1フレーム前の画素と入力データの対応画素を比較し、不一致分が10%以下)の光源点灯信号BLであり、同図(b)は動画像の少ない場合(1フレーム前の画素と入力データの対応画素を比較し、不一致分が10%以上50%未満)((a)と比較した時、(b)の方が動き情報量が多い)のBLであり、同図(c)は動画像が多い場合(1フレーム前の画素と入力データの対応画素を比較し、不一致分が50%以上)のBLである。

【0086】液晶の応答速度は遅く、一般的には1フレーム周期以上を要する。従って、図20に示すように従来のホールド型による光源の常時点灯では、目的とする到達段階値に至るまで遷移階調が表示ボケとなって現れる。これを改善するために、前記光源のパルス幅及び、位相による点灯タイミングを到達すべき階調データに達したタイミングに合わせることで、遷移階調の表示を抑止することを可能とし、ボケの少ない良好な動画表示を可能とする。

【0087】また、前記データ格納部50を複数フレーム分備えることで、隣接前後のフレームデータの比較に止まらず、複数フレーム期間に対する動画検出が可能となる。これにより動きの傾向を把握することができ、より忠実な動画判定を可能とする。

【0088】以上説明したスイッチング制御回路25では、データ格納部50としてフレームメモリを設け、任意フレーム分の表示データを格納することにより、任意フレーム分の表示データについてデータ比較を行い、該比較結果に応じて光源点灯信号BLを生成した。しかし、液晶表示装置の表示領域拡大(ここでは、表示解像度を意味する)に伴い、データ格納部50のメモリ容量が増大する。これによりスイッチング制御回路25は、液晶表示領域が小さい場合には1チップの制御回路(LSI)で実現できていたが、液晶表示領域が拡大するにつれてデータ格納部50を外付けする2チップ以上の制御回路構成となり、制御回路のコスト面だけでなく基板部品実装の面からも問題となる。そこで、データ格納部50を、上記のような表示領域全ての表示データを1フレーム分格納する方法ではなく、表示領域内において予めデータ比較画素(検出ポイント)を決定しておき、この画素の表示データのみを格納するレジスタ構成にしても良い。但し、比較を行う画素の総数は、制御回路の規模の制約から決定することになるが、フレームメモリを用いた場合とレジスタ構成とした場合とではほぼ同じ結果となるように決定する必要がある。ここで、データ比較を行うため画素(検出ポイント)の1例を図21に示す。図21(a)は検出ポイントを表示画面の表示領域に対して一様に設定した場合を示し、図21(b)は検出ポイントを画面中央に集中して設定した場合を示す。一様に分布させる図21(a)の場合、実際に表示データを表示している全領域に対し、一定の割合となるようなポイ

(12)

21

ント数（例えば一定の割合を10%とした場合、実際に表示領域が水平1024画素、垂直768画素の全786432画素であれば、その10%の78643画素となる）を実際の表示領域に対し均等に分布させる。一方中央分布の図21（b）では、一定の割合のポイント数（78643画素）を実際に表示領域中央部を周辺部より多く分布させることをいう。

【0089】近年のパーソナルコンピュータはウィンドウシステムを採用しているOS（Operating System）が主流となっており、画面上に複数のウィンドウを表示することができる。そして、現在使用中のウィンドウは画面中央に表示する場合が多いと考えられることから、図21（b）の検出ポイントの設定は有効となる。

【0090】さらに完全な動画表示を行うためには、光源ユニットをインパルス型発光するだけではなく、画像信号のデータ走査タイミングと光源の点滅のタイミングを同期させると良い。上記実施例では、画面の中央で画像信号のデータ走査タイミングと光源の点滅を同期させていたが、これに限らず、表示領域全体の画像情報に応じて、点灯開始時間を決定しても良い。これを実現するためのスイッチング制御回路25の一例を図22に示し説明する。

【0091】表示領域を複数の領域に分割し（例えば図23に示すように4つの領域に分割）、どの領域に動画表示が多いかを判定するモード判定部55を配置した以外、図18で説明した回路と同様である。データ比較部52では、現フレームの表示データ（Data）とデータ格納部50から読み出した前フレームの表示データ（Data'）を表示1画素（Dotckの1クロックに同期している）毎に比較しているが、この結果、両者が異なっている場合は、動画であると判断し、その表示1画素に対して動画判定信号を出力する。モード判定部55は、図23に示すように表示画面を4つの領域に分け、各領域毎の動画判定信号を加算していき、この結果から最も動画判定信号が多い領域を指示するモード信号を出力する。次にパルス制御部53では、該モード信号に従い、第1期間の開始時間 p_s 及び第1期間の時間 p_w を設定する。以上のように構成するスイッチング制御回路25により生成される光源点灯信号BLのタイミング図の一例を図24に示す。図27（a）は図34に示す分割した表示領域の最上部Y1が他の3領域と比較して最も動画表示が多いと判断したモードY1の時の光源点灯信号BLを示している。つまり、この領域Y1の表示データの書き込みが終了した直後（表示装置の信号走査線が n 本からなる時に、 $n/4$ 本目の信号走査の開始時間）、第2の期間（休止期間）になるように、第1期間の開始時間 p_s 及び第1期間の時間 p_w を設定している。

【0092】以下同様に、図27（b）は第2の表示領域Y2がモードの場合、図27（c）は第3の表示領域Y3がモードの場合、図27（d）は第4の表示領域Y

22

4がモードの場合を示している。

【0093】次に、液晶表示装置の表示領域に対して、複数領域に分割して各々領域を個別に点滅点灯させる場合について考える。ここでは、直下型の光源を用いたシステムが容易に実現可能なことから、これを例にして説明する。図25は直下型の光源の制御回路の構成を示している。蛍光灯8は4本とし、これを制御するインバータ21は各々の蛍光灯8に対して計4ヶ用意されている。20は直流電源電圧を供給する入力端子であり、23は光源に印加すべき電圧に応じた直流電圧に変換する調光回路であり、25は上記第1の期間（点灯期間）と上記第2の期間（第2電流を0mAとした時、休止期間）の時間比率を制御するスイッチング制御回路である。このスイッチング制御回路25は図26に示す構成となっている。

【0094】直下型の光源を4本の蛍光灯8で構成したため、表示領域を図23に示した時と同様に4つの領域に分割しており、各蛍光灯8の点滅点灯の制御を行うための光源点灯信号BL1～BL4を生成し出力する。データ比較部52では、現フレームの表示データ（Data）とデータ格納部50から読み出した前フレームの表示データ（Data'）を表示1画素（Dotckの1クロックに同期している）毎に比較しているが、この結果、両者が異なっている場合は、動画であると判断し、その表示1画素に対して動画判定信号を出力する。モード判定部55は、図23に示すように表示画面を4つの領域に分け、各領域毎の動画判定信号を加算していき、この結果から動画判定信号が多い領域を指示するモード信号を出力する。このモード信号は単に動画判定信号が最も多い領域を一つ選び出して指示するだけでなく、表示によっては2つ以上を指示しても良い。また、2つ以上を指示する場合、この2つの領域は隣接領域、分散領域のいずれでも問題なく、前記モード判定部55より出力する各領域毎の動画判定信号加算結果の大小関係より容易に制御することが可能である。

【0095】次にパルス制御部53では、該モード信号に従い、各表示領域に対する光源点灯信号における第1期間の開始時間（ $p_{s1} \sim p_{s4}$ ）及び第1期間の時間（ $p_{w1} \sim p_{w4}$ ）を設定する。次にパルス生成部54はラインカウンタ部51の出力するラインカウンタ値とパルス制御部53の出力する $p_{s1} \sim p_{s4}$ 及び $p_{w1} \sim p_{w4}$ とにより光源点灯信号BL1～BL4を生成する。以上のように構成するスイッチング制御回路25により生成される光源点灯信号BL1～BL4のタイミング図の一例を図27に示す。図27（a）は動画表示が少ない時（静止画像の場合も当然含まれる）や動画像がある程度あってもその総数の差が領域毎では検出できない（モード無し）場合のBL1～BL4を示す。モードが無い場合、各々の領域毎に最適な設定を行う。つまり、領域Y1においてはこの領域Y1の表示データの書

(13)

23

き込みが終了した直後（表示装置の信号走査線が n 本からなる時に、 $n/4$ 本目の信号走査の開始時間）に第2の期間になるように、第1期間の開始時間 $ps1$ 及び第1期間の時間 $pw1$ を設定し、光源点灯信号 $BL1$ を生成する。以下同様に、領域 $Y2$ においてはこの領域 $Y2$ の表示データの書き込みが終了した直後（表示装置の信号走査線が n 本からなる時に、 $2n/4$ 本目の信号走査の開始時間）に第2の期間になるように、 $ps2$ 及び $pw2$ を設定し $BL2$ を生成し、領域 $Y3$ においてはこの領域 $Y3$ の表示データの書き込みが終了した直後（表示装置の信号走査線が n 本からなる時に、 $3n/4$ 本目の信号走査の開始時間）に第2の期間になるように、 $ps3$ 及び $pw3$ を設定し $BL3$ を生成し、領域 $Y4$ においてはこの領域 $Y4$ の表示データの書き込みが終了した直後（表示装置の信号走査線が n 本からなる時に、 n 本目の信号走査の終了直後）に第2の期間になるように、 $ps4$ 及び $pw4$ を設定し $BL4$ を生成する。図27

(b)は動画判定信号が領域 $Y1$ で最も多い場合（モード $Y1$ ）の $BL1 \sim BL4$ を示す。領域 $Y1$ の動画表示の最適化を図るため、これ以外の領域 $Y2 \sim Y4$ も領域 $Y1$ に同期させて光源の点灯制御を行う。つまり、領域 $Y1$ の表示データの書き込みが終了した直後（表示装置の信号走査線が n 本からなる時に、 $n/4$ 本目の信号走査の開始時間）に第2の期間になるように、第1期間の開始時間 $ps1 \sim ps4$ 及び第1期間の時間 $pw1 \sim pw4$ を同じ値に設定し、光源点灯信号 $BL1 \sim BL4$ を生成している。また図27、(c)は動画判定信号が領域 $Y1$ と領域 $Y2$ で多い場合（モード $Y1$ 、 $Y2$ ）の $BL1 \sim BL4$ を示す。領域 $Y1$ 及び $Y2$ の動画表示の最適化を図るため、この領域に対しては各々の最適設定を行い、これ以外の領域 $Y3$ 、 $Y4$ も領域 $Y1$ 、 $Y2$ に同期させて（ここでは、 $Y1$ と $Y2$ の最適設定の平均値を取る）、光源の点灯制御を行う。つまり、領域 $Y1$ においては領域 $Y1$ の表示データの書き込みが終了した直後

（表示装置の信号走査線が n 本からなる時に、 $n/4$ 本目の信号走査の開始時間）に第2の期間になるように、 $ps1$ 及び $pw1$ を設定し、光源点灯信号 $BL1$ を生成し、領域 $Y2$ においてはこの領域 $Y2$ の表示データの書き込みが終了した直後（表示装置の信号走査線が n 本からなる時に、 $2n/4$ 本目の信号走査の開始時間）に第2の期間になるように、 $ps2$ 及び $pw2$ を設定し $BL2$ を生成し、領域 $Y3$ および領域 $Y4$ は領域 $Y2$ の中間行表示データの書き込みが終了した直後（表示装置の信号走査線が n 本からなる時に、 $5n/8$ 本目の信号走査の開始時間）に第2の期間になるように、 $ps3$ 、 $ps4$ 及び $pw3$ 、 $pw4$ を設定し $BL3$ 、 $BL4$ を生成する。さらに図27、(d)は動画判定信号が領域 $Y1$ と領域 $Y3$ で多い場合（モード $Y1$ 、 $Y3$ ）の $BL1 \sim BL4$ を示す。領域 $Y1$ 及び $Y3$ の動画表示の最適化を図るため、この領域に対しては各々の最適設定を行い、これ

24

以外の領域 $Y2$ は領域 $Y1$ に同期させ、また領域 $Y4$ は領域 $Y3$ に同期させ、光源の点灯制御を行う。つまり、領域 $Y1$ 及び $Y2$ においては領域 $Y1$ の表示データの書き込みが終了した直後（表示装置の信号走査線が n 本からなる時に、 $n/4$ 本目の信号走査の開始時間）に第2の期間になるように、 $ps1$ 、 $ps2$ 及び $pw1$ 、 $pw2$ を設定し、光源点灯信号 $BL1$ 、 $BL2$ を生成し、領域 $Y3$ 、領域 $Y4$ においては領域 $Y3$ の表示データの書き込みが終了した直後（表示装置の信号走査線が n 本からなる時に、 $3n/4$ 本目の信号走査の開始時間）に第2の期間になるように、 $ps3$ 、 $ps4$ 及び $pw3$ 、 $pw4$ を設定し $BL3$ 、 $BL4$ を生成する。

【0096】尚、図27に動画表示のモード判定結果に応じた光源点灯信号を示したが、これに限らず動画表示が最適になるように設定しても何ら問題はない。またここではモード判定でのみ制御する方法を述べたが、先の図19でも述べたように動画像の総数に応じて各々の領域で第1期間の開始時間（ $ps1 \sim ps4$ ）及び第1期間の時間（ $pw1 \sim pw4$ ）を設定しても何ら問題はない。

【0097】次に表示画像の表示輝度に応じた光源点灯制御について述べる。

【0098】従来の光源ユニットは、画像信号が明表示、暗表示によらず、蛍光灯が常に点灯しているためエネルギー効率が悪かった。これに対し画像信号の情報量（輝度情報など）に合わせて、光源の照射量を制御することで、蛍光管の発光効率が向上し、消費電力の節約、ランプ温度の上昇抑制によるさらなる輝度向上が図れる。すなわち画像が暗い時には光源の照射量を減らし、画像が明るい時には照射量を増加させる。このように画像信号の明暗の情報によって、上記第1期間（点灯期間）と上記第2期間（第2電流を 0mA とする場合、休止期間）の時間比率を変えることで光源の照射光量を制御できる。図28はこの点灯制御を行うためのスイッチング制御回路25を示した図である。同図において、56は入力する表示データから輝度情報を1フレーム分蓄積していき、表示領域の全面にわたる表示輝度（平均輝度）のレベルを検出する表示輝度検出部である。また57は表示輝度検出部56の結果を一定の期間保持するフレームラッチ部である。53は、57の出力である表示輝度検出結果に従い、各表示領域に対する光源点灯信号における第1期間の開始時間 ps 及び第1期間の時間 pw を設定するパルス制御部であり、54はラインカウンタ部51の出力するラインカウント値とパルス制御部53の出力する ps 及び pw とにより光源点灯信号 BL を生成する。以上のように構成するスイッチング制御回路25により生成される光源点灯信号 BL のタイミング図を図29に示す。

【0099】図29、(a)は表示輝度検出部56による結果、画面の平均輝度が高い（明るい）とした場合の光

(14)

25

源点灯信号BLであり、同図(b)は画面の平均輝度が中間とした場合のBLであり、同図(c)は平均輝度が低い(暗い)場合のBLである。尚、表示輝度が高い表示データと低い表示データが高速に切り替わった場合、これに同期して光源の照射光量も高速に切り替わると、この切り替わりが表示のちらつき(フリッカ)として可視されるため、問題となる。そこで、本制御回路では表示輝度情報保持部57を設けることで、光源の照射光量の高速切り替わりを緩和させている。

【0100】また、液晶表示装置に表示する画像により、あるいはその利用者の都合により、本発明による光源の点滅点灯ではなく、通常の連続点灯で利用する場合がある。このため、上記スイッチング制御回路には外部から点灯メニュー選択信号を入力するセクションを設けることが望ましい。この一例を図30に示す。図30は点灯方式指示回路60の構成を示す図であり、61は表示画像信号に入力手段を判別する入力手段判別部であり、62は利用者が上記した光源の点滅点灯を使用するか(メニュー選択)を決定する点灯選択部であり、63は61及び62の出力結果により点滅点灯を可能にする点灯指示信号を出力する点灯指示信号生成部である。現在、液晶表示装置を搭載したディスプレイ装置として、液晶モニターや液晶テレビがあり、これら装置の表示画像信号の入力手段として、パーソナルコンピュータ用途のアナログRGB入力、ビデオモニター用途のコンポジット入力やS映像端子入力、DVDプレーヤー用途の色差入力、テレビ用途のアンテナ入力などがある。このため、入力手段判別部61は、入力手段が何であるかをそれらの入力手段とディスプレイ装置との接続状態により判別する。点灯指示信号生成部63は、入力手段判別部61の結果、入力手段が例えばパーソナルコンピュータ用途のアナログRGB入力であったとすると、動画像が少ないと判断し光源の点滅点灯を行わないと指示する。一方、ビデオモニター用途やテレビ用途と判定した場合には、動画像が殆どであると判断し光源の点滅点灯を行うと指示する。尚、これらは自動設定されたとした場合、利用者はメニュー選択により、光源の点滅点灯を自由に選択できるものとする。

【0101】<実施例4>この実施例では、動画表示に適した階調制御及び、光源の点滅点灯の制御を入力映像データの階調特性検出に対応して行うシステムに関して説明する。なお、本実施例は発明者が、実際にその効果を確認するために8灯直下型バックライト搭載TF Tモジュールを用いて試作した表示システムを一構成例として述べたものである。

【0102】図31は本発明による液晶表示モジュールの概略構成図である。

【0103】図31において、3101は液晶モジュール、3102は液晶駆動制御基板(以下、TCON基板と称す)、3103はインバータ基板、3104はゲート用フラット

26

ケーブル(以下、ゲートFPCと称す)、3105はドレイン用フラットケーブル(以下、ドレインFPCと称す)、3106はインバータ制御用ケーブル(以下、インバータケーブルと称す)、3107はランプ高圧側ケーブル、3108はランプ低圧側ケーブルを各々示す。

【0104】図31に示すように、TCON基板3102、インバータ基板3107は液晶モジュール3101の背面に実装する。まず、システム側より映像信号、電源をTCON基板3102に供給する。TCON基板3102は映像処理、タイミング処理などを行いゲートFPC3104及び、ドレインFPC3105を介して液晶モジュール3101に映像信号及び、タイミング信号を出力する。同時に、インバータケーブル3106を介してインバータ基板3103を制御し、ランプ高圧側ケーブル3107より供給する管電流量によりランプを点灯し、インバータ基板への戻り電流はランプ低圧側ケーブル3108を介する。なお、本例ではランプは液晶モジュール背面に均等配置する直下型液晶モジュールについて示している。

【0105】図32は本発明による液晶表示モジュール背面に実装するTCON基板の概略構成図である。

【0106】図32において、3201は低電圧差動デジタル映像信号入力コネクタ部(以下、映像信号入力コネクタ部と称す)、3202は映像データ変換(低電圧差動→TTL)LSI1、3203はFPGA論理データ設定コネクタ、3204はFPGA論理データ設定ROM、3205は液晶パネル制御FPGAもしくはLSI、3206はFPGA(もしくはLSI)3205の動作モード設定SW、3207はフレームメモリ、3208は発振器、3209は階調電圧制御用コンパレータ、3210はゲート信号用コネクタ、3211はドレイン信号用コネクタ、3212はドレイン信号用コネクタ、3213は映像データ変換(TTL→低電圧差動)LSI2、3214は低電圧差動デジタル映像信号出力コネクタ部(以下、映像信号出力コネクタ部と称す)、3215はD/A変換コンバータ、3216はインバータ制御コネクタ部、3217は電源回路部を各々示す。

【0107】まず、システムからの低電圧差動デジタル映像信号を映像信号入力コネクタ部3201に入力する。入力された映像信号を、映像データ変換(低電圧差動→TTL)LSI13202によりTTL形式の映像信号に変換する。変換後の映像信号はFPGAもしくはLSI3205に入力する。ここでFPGA搭載時には、予めFPGA論理データ設定コネクタ3203を介してFPGA論理データ設定ROM3204に設定しておいた論理情報を、起動と同時に前記FPGA3205に読み込む。LSI搭載時にはLSI3205には予め論理回路が内蔵されているため、前記FPGA論理データ設定コネクタ3203及び、FPGA論理データ設定ROM3204は不要となる(以下、本実施例ではLSIを例に説明する)。前記LSI3205の有する各種機能は動作モード設定SW3206の設定により制御する。前記LSI3205は外部にフレ

(15)

27

ームメモリ 3207の接続を可能とする。このフレームメモリ 3207を用いることで入出力非同期な映像処理を可能とする。この場合、出力側（液晶表示側）映像処理には発振器 3208による独自クロックを利用することも可能である。前記LSI 3205からは2系統の映像データ出力形式を有する。第1の系統は液晶パネル 3101に出力し、内蔵するドライバーICを直接駆動するものである。この場合、前記LSI 3205からの映像出力は、ドレイン信号用コネクタ3211を介して液晶パネル 3101に出力する。同時に前記LSI 3205はゲート信号をゲート信号用コネクタ 3210を介して液晶パネル 3101に出力する。この際、前記ドレイン信号用コネクタ 3211を介して出力される映像出力に対応する階調データと表示輝度の関係であるV-B特性は、階調電圧制御用コンパレータ 3209と、これに付随する抵抗値により決まる。また、液晶を交流駆動するための基準電圧となるコモン電圧は、コモン電圧調整VR 3212により調整する。第2の系統は、前記LSI 3205より出力する映像データを、映像データ変換（TTL→低電圧差動）LSI 2 3213によって変換し、映像信号出力コネクタ部 3214を介して出力するものである。2つの映像信号形式において、第2の系統を搭載せず、第1の系統のみで表示可能なことは明白である。また、前記LSI 3205はD/Aコンバータ 3215を制御し、D/Aコンバータ 3215の出力をインバータ制御コネクタ部 3216を介して前記インバータ基板 3103に与え、ランプの明るさ制御を行う。電源回路 3217は本TCON基板 102内部で必要な電源電圧の生成を行い、一例として+5Vの電圧を入力とし、DC-DCコンバータにより、-4V、+2.5V、+3.3V、+5V、+15V、+20Vの電源電圧を各々生成するものである。

【0108】図33は本発明によるTCON基板に搭載するLSIの内部機能概略構成図である。

【0109】図33において、3301は低電圧差動デジタル映像信号、3302は前記映像データ変換（低電圧差動→TTL）LSI 1 3202によりTTL形式に変換したデジタル映像信号、3303は前記デジタル映像信号を前記LSI 3205内部の基準タイミング変換するタイミング制御部、304は前記タイミング制御部 3303より出力されるR、G、B映像データ、3305は同じく前記タイミング制御部 3303より出力されるLSI内部の基準タイミング信号、3306はR、G、B映像データより輝度データを生成する輝度データ生成制御部、3307は前記輝度データ生成制御部 3306より出力される輝度データ、3308は前記輝度データ 3307を入力して1画面中の輝度分布状態を検出する輝度分布検出制御部、3309は前記輝度分布検出制御部 3308より出力される輝度分布データ、3310は前記R、G、B映像データ 3304、輝度分布データ 3309を入力として出力階調特性制御を行う折線ポイント階調制御部、3311は前記折線ポイント階調制御部 3310より出力

28

される出力階調データ、3312は前記フレームメモリ 3207を制御するフレームメモリ制御部、3313は前記フレームメモリ制御部 3312により制御されるフレームメモリ・インターフェース信号、3314は前記フレームメモリ 3207から読み出したフレームメモリ・リードデータ、3315は前記出力階調データ 3311及び、フレームメモリ・リードデータ 3314の比較結果に従って前記出力階調データ 3311の補正値を制御するオーバードライブ制御部、3316は前記オーバードライブ制御 3315より出力される補正後の出力階調データ、3317は前記補正後の出力階調データ 3316より擬似的に階調数を増加させるFRC制御部、3318は前記FRC制御部 3317より出力される擬似階調表示データ、3319は液晶モジュール 3101内のドライバーICを直接駆動するためのドライバー・インターフェース制御部、3320は前記ドライバー・インターフェース制御部 3319より出力されるゲートドライバー制御信号、3321は同じく前記ドライバー・インターフェース制御部 3319より出力されるドレインドライバー制御信号、3322は前記映像データ変換（TTL→低電圧差動）LSI 2 3213より出力される低電圧差動映像信号、3323は前記輝度分布データ 3309を基準にバックライトの明るさを制御するバックライト調光制御部、3324は同じく前記輝度分布データ 3309及び、前記LSI内部の基準タイミング信号 3305を基準にバックライトの点灯、非点灯期間を制御するブリンク制御部、3325は前記バックライト調光制御部 3323より出力されるデジタル・バックライト調光信号、3326は前記ブリンク制御部 3324より出力されるバックライトON/OFF信号、3327は前記D/Aコンバータ 3215より出力されるアナログ・バックライト調光信号、328は前記インバータ制御コネクタ部 3216を介して前記インバータ基板に出力されるインバータ制御信号を各々示す。

【0110】まず、低電圧差動デジタル映像信号 3301をTTL形式に変換したデジタル映像信号 3302はタイミング制御部 3303に入力され、遅延調整されたR、G、B映像データ 304及び、LSI 3205内部の基準となる基準タイミング信号 3305を出力する。出力された前記R、G、B映像データ 3304は輝度データ生成制御部 3306及び、折線ポイント階調制御部 3310に入力する。輝度データ生成制御部 3306では入力された前記R、G、B映像データ 3304より輝度データ 3307を生成出力する。この輝度データは次段の輝度分布検出制御部 3308に入力され、ここでは1フレーム分の輝度データを累積した輝度分布データ 3309を出力する。輝度分布データ 3309は前記折線ポイント階調制御部 3310及び、バックライト調光制御部 3323に出力する。バックライト調光制御部 3323では、この輝度分布情報よりフレーム毎の映像データの特徴を判断し、良好な表示を得るためのデジタル・バックライト調光信号 325を出力する。この調光信号 3325はD/Aコンバータ 3215に入力され

(16)

29

アナログ・バックライト調光信号327に変換され、インバータ制御コネクタ部 3216に出力される。一方、バックライトのON/OFF制御は前記基準タイミング信号 3305をブリンク制御部 3324が取り込んで、1フレーム期間中の点灯期間及び、非点灯期間を制御して、バックライトON/OFF信号 3326として前記インバータ制御コネクタ部 3216に出力する。前記インバータ制御コネクタ部 3216からは前記アナログ・バックライト調光信号 3327及び、バックライトON/OFF信号 3326を独立に前記インバータ制御基板 3103へ出力する。一方、映像データ処理は、前記R、G、B映像データ 3304及び、輝度分布データ 3309を前記折線ポイント階調制御部 3310に入力する。折線ポイント階調制御部 3310では前記輝度分布データ 3309よりバックライト制御同様、フレーム毎の映像データの特徴を判断し、良好な表示を得るための階調特性（V-B特性）設定をフレーム毎に行う。階調制御された出力階調データ 3311は、オーバードライブ制御部 3315に入力されると共に、フレームメモリ制御部 3312を介して前記フレームメモリ 3207にフレームメモリ・インターフェース信号 3313として書き込まれる。前記フレームメモリ 3207に保持された階調データは、同じくフレームメモリ制御部 3312により読み出され、フレームメモリ・リードデータ 3314として前記オーバードライブ制御部 3315に入力する。ここで前記出力階調データ 3311は、前記フレームメモリ・リ

30

*リードデータ 3314に対し1フレーム後の階調データとなる。前記オーバードライブ制御部 3315では、これら隣接するフレーム間の階調データの差分を検出し、この差分から映像データの動き量を判断する。この動き量から応答速度や、輝度に最適な映像データ補正値を毎フレーム求め、前記出力階調データ 3311に対し補正を行う。これにより出力された補正後の出力階調データ 3316はFRC制御部 3317に入力される。FRC制御部では、階調数の少ない液晶パネルにおいて擬似的に多階調表示を行うための擬似階調表示データ 3318を生成する。擬似階調表示データ 3318は、前記基準タイミング信号 3305と共にドライバー・インターフェース制御部 3319に入力され、ゲートドライバー制御信号 3320及び、ドレインドライバー制御信号 3321に変換後、前記ゲート信号用コネクタ 3210及び、ドレイン信号用コネクタ 3211を介して前記液晶パネル 3101に出力される。また、前記擬似階調表示データ 3318は第2の系統として直接LSI 3205より出力され、前記映像データ変換（TTL→低電圧差動）LSI 3213を介して低電圧差動映像信号 3322として出力される。ここで、前記図3 1に示す構成で表示可能な液晶モジュールを実現する場合には、前記第2の系統は不要である。

【0111】

【表1】

表1

SW NO.	機 能	設定条件
SW1	1 調光制御ON/OFF設定	1=ON, 0=OFF
	2 オーバードライブON/OFF設定	1=ON, 0=OFF
	3 FRC ON/OFF設定	1=ON, 0=OFF
	4 ブリンクON/OFF	0=ON, 1=OFF
SW2	1 ブリンク・デューティ設定	0=50%, 1=60%
	2 ブリンク位相[0]設定	ブリンク位相[2:0]=0° ~ 360° 遅延設定 均等割付(1ステップ=45° 遅延)
	3 ブリンク位相[1]設定	
	4 ブリンク位相[2]設定	
SW3	1 オーバードライブ特性設定[0]	4um品 Super TFTパネル 特性設定[3:0]=[0, 1, 1, 0]
	2 オーバードライブ特性設定[1]	
	3 オーバードライブ特性設定[2]	
	4 オーバードライブ特性設定[3]	

【0112】表1は前記動作モード設定SW 3206による前記図3 3に示すLSI 3205に搭載する各種機能設定一覧の一例を示す。本例では前記バックライト制御部 3323、オーバードライブ制御部 3315、FRC制御部 3317、ブリンク制御部 3324各機能の有効/無効設定、前期ブリンク制御部 3324有効時の1フレーム内点灯期間の比率設定、同じく点灯期間の1フレーム内に

おける位相設定及び、前記オーバードライブ制御部 3315の液晶パネル毎に合わせた最適オーバードライブ特性設定について示したものである。このように前記LSI 3205に搭載した各種機能は、各々独立に設定可能としたものである。

【0113】

【表2】

表2

TTL映像信号		LVDS映像信号	
信号名	機能	信号名	機能
R[7:0]	赤色8bit映像信号	Y0+/Y0-	低電圧差動チャンネル0
G[7:0]	緑色8bit映像信号	Y1+/Y1-	低電圧差動チャンネル1
B[7:0]	青色8bit映像信号	Y2+/Y2-	低電圧差動チャンネル2
DTMG	映像有効信号	Y3+/Y3-	低電圧差動チャンネル3
VSNC	垂直同期信号	CLK+/CLK-	低電圧差動チャンネルCLK
HSNC	水平同期信号		

【0114】表2に前記映像データ変換（低電圧差動→TTL）LSI 1 3202及び、映像データ変換（TTL→低電圧差動）LSI 2 3213の入出力信号仕様を示す。映像データ変換（低電圧差動→TTL）LSI 1 2 02では入力がLVDS映像信号、出力がTTL映像信号となり、映像データ変換（TTL→低電圧差動）LSI 2 3213ではその逆となる。TTL映像信号はR、G、B各8ビット、有効表示期間信号、垂直同期信号、水平同期信号で構成する。LVDS映像信号は5対の低電圧差動信号で構成する。

【0115】図34に前記表2に示した信号仕様に対するタイミング図を示す。

【0116】図34において、クロックは単独で一对の低電圧差動信号(Y3+/Y3-)を構成し、その動作周波数は入力クロック(CLKIN)と同じである。その他4対の低電圧差動信号(Y0+/Y0-~Y3+/Y3-)は前記入力クロック(CLKIN)周波数を7通倍で駆動し、TTL映像信号はR、G、B各8ビット、有効表示期間信号、垂直同期信号及び、水平同期信号を転送する。なお、前記映像データ変換（低電圧差動→TTL）LSI 1 3202としては、TI製”SN75LVDS84”、Thine製”THC63LVDF84”などが使用可能であり、映像データ変換（TTL→低電圧差動）LSI 2 3213としては同じく、TI製”SN75LVDS83”、Thine製”THC63LVDF83”などが使用可能である。

【0117】図35に前記フレームメモリ 3207に対する前記フレームメモリ制御部 3312の動作概略タイミング図を示す。フレームメモリとしては液晶パネルの解像度をXGAサイズとした場合、16Mビット品のSDRAMを用いることが可能である。16Mビット品のSDRAMの構成は、512k×16bit×2バンクである。従ってデータバス幅は16bitであるため、R、G、B各8bitの24bit構成とした場合、書き込み、読出し用に各々2個、合計4個のメモリを用いる。R、G、Bを5-6-5bitの16bit構成とした場合、書き込み、読出し用に各々1個、合計2個のメモリを用いる。映像データ1水平期間をスタート部、

内部、エンド部に分けコマンド制御を行う。アクセスはフルページのバーストモードを用い、コマンド設定後はクロックに同期して、画素毎の書き込み、読出し制御を連続で行う。水平スタート部はモード設定を行うMR S、ロウアドレス・ラッチ及びバンク・セレクトを行うACTV、リードもしくはライトを設定する・READ/WRITの順にコマンドを生成する。水平内部はロウアドレス・ラッチ及びバンク・セレクトを行うACTV、リードもしくはライトを設定する・READ/WRIT、アドレスで選択されるバンクのプリチャージ処理を行うPREの順にコマンドを生成する。水平エンド部はライトもしくはリードのフルページ・バースト処理を停止するWBST/RBST、全てのバンクのプリチャージ処理を行うPALL、自動的にリフレッシュ動作を行うREFの順にコマンドを生成する。以上のコマンド生成により1水平期間の処理を行い、垂直方向については、表示有効期間信号が有効な期間同じ処理を繰返すことで1フレーム分の映像データ処理を行う。

【0118】

【表3】

表3

信号名称	機能概要
CL1	データ(1ライン分)ラッチ出力信号
CL2	データ取り込みクロック
STH	データ取り込みスタート信号
M	交流化信号
FLM	シフトデータ取り込み信号
CL3	データシフトクロック

【0119】表3に前記ゲートドライバ制御信号 3320、ドレインドライバ制御信号 3321の機能一覧を示す。ゲートドライバ制御信号 3320としてシフトデータ取り込み信号(FLM)及び、データシフトクロック(CL3)、ドレインドライバ制御信号3321として、データ(1ライン分)ラッチ及び出力信号(CL1)、データ取り込みクロック(CL2)、データ取り込みスタート信号(STH)及び、交流化信号(M)を各々有する。

(18)

33

【0120】

* * 【表4】

表4

項目	記号	設定値	単位	備考
データデレイ	tDATA	5	TPIC	
STHデレイ	tSTH	5	TPIC	
トレン出力タイミング	tGL1	1040	TPIC	
CL1パルス幅	tCL1W	80	TPIC	
Mセットアップ	tM	8	TPIC	
FLMデレイ	tF	4	TPIC	
ゲート遅延	tGD	949,857,767,663	TPID	1.4us,2.8us,4.2us,5.8us

【0121】表4及び、図3.6に前記表3に示したドライバー・インターフェース・タイミング設定仕様の一例を示す。各インターフェース信号は、LSI 3205内部の基準信号であるドットクロック(CK)、水平スタートパルス(HCLK)及び、水平表示有効期間信号(HDTMG)より生成する。

【0122】

【表5】

表5

信号名称	機能概要
DACLK	D/Aコンバータ制御クロック
DACSN	D/Aコンバータ制御チップセレクト信号
DADATA	D/Aコンバータ入力デジタルデータ

【0123】表5に前記デジタル・バックライト調光信号 3325の機能一覧を示す。デジタル・バックライト調光信号 3325はD/Aコンバータ制御クロック(DACLK)、D/Aコンバータ制御チップセレクト信号(DACSN)及び、D/Aコンバータ入力デジタルデータ(DADATA)を有する。この機能に合致したD/Aコンバータとして例えば、AD5300（アナログ・デバイス製）などが適用可能である。

【0124】

【表6】

表6

信号名称	機能概要	設定値
D[15]-D[14]	D'ont care	all"0"
D[13]-D[12]	Mode set	all"0"
D[11]-D[04]	Set data	フレーム毎更新
D[03]-D[00]	D'ont care	all"0"

【0125】表6及び、図3.7に前記AD5300（アナログ・デバイス製）に適合したデジタル・バックライト調光信号タイミング仕様の一例を示す。D/Aコンバータ入力デジタルデータ(DADATA)は直列に転送し、先頭2ビット(D[15]-D[14])は不定、続く2ビット(D[13]-D[12])はモード設定、続く8ビット(D[11]-D[04])はデータ、残る4ビット(D[03]-D[00])は不定を意味する。ここで、(D[13]-D[12])のモード設定はノーマル動作の設定である“a-110”、8ビット(D[11]-D[04])のデータは前記図3.3において、輝度分布データ 3309に従ったバックライト調光制御部3323からのデジタル・バックライト調光信号 325である。

【0126】以上、図3.1から図3.7及び、表1から表6に示すように、本発明による液晶表示装置の制御回路は、機能の主を成すLSI、フレームメモリ、低電圧差動転送LSI、D/Aコンバータにより構成する。

【0127】以下、前記LSI 205に搭載した本発明の主目的である入力映像データに合わせた階調制御及び、バックライト制御機能について詳細に説明する。

【0128】図3.8は前記輝度データ生成制御部 3306の動作概念図を示す。

【0129】図3.8において、R、G、B映像データから輝度データ(Y)を生成する場合の各色の割合は下式(数1)である。

【0130】

【数1】輝度データ(Y) = 0.299 × R (赤) + 0.587 × G (緑) + 0.144 × B (青)

これをハードウェアで正確に処理することは回路規模の増大、処理速度低下などにより困難である。また、ここで生成された輝度データは、それ自身が表示データとなるものではなく、表示データの特性を得るためのものであることを考慮し、ハードウェアで実現可能なように近似処理を行う。画素単位での処理が必要なため、シフトと加算処理によりこれを実現することにした。図3.8では、R、G、Bが各々8ビットのデジタル映像データであるとし、R色は各々2ビットと5ビット右方向にシフト(右方向に1ビットシフトすることで2での除算となり、nビットシフトすることで、2のn乗の除算とな

(19)

35

る) し、G色は各々1ビットと4ビット右方向にシフトし、B色は3ビットシフトし、各シフトデータを全て足し合わせることで上式(数1)に対する下記近似処理を可能とする。

【0131】

【数2】輝度データ(Y) = $0.281 \times R$ (赤) + $0.563 \times G$ (緑) + $0.125 \times B$ (青)

図39は前記輝度分布検出制御部308の概略構成図を示す。図39において、3901は1回の検出期間を設定する検出期間設定部、3902は入力全階調領域の分割数を設定する入力階調分割数設定部、3903は入力映像データが前記入力階調分割数設定部3902で設定した各分割領域のいずれに該当するかを検出する入力映像データ階調領域検出部、3904は階調の最も低い領域のデータをカウントする第1階調領域カウンタ、3905は同じく2番目に低い領域のデータをカウントする第2階調領域カウンタ、3906は同じく最も高い領域のデータをカウントする第n階調領域カウンタ、3907は1回の検出期間において階調の最も低い領域のデータ総数を保持する第1データホールドラッチ、3908は同じく2番目の領域のデータ総数を保持する第2データホールドラッチ、3909は同じく最も高い領域のデータ総数を保持する第nデータホールドラッチ、3910は前記第1階調領域カウンタ3904のカウント値をm倍するm倍乗算回路、3911は同じく前記第2階調領域カウンタ3905のカウント値を2*m倍する2*m倍乗算回路、3912は同じく前記第n階調領域カウンタ3906のカウント値をn*m倍するn*m倍乗算回路、3913は前記各乗算回路の出力データを加算する加算回路、3914は前記加算回路3913の出力をn*mで除算するn*m除算回路、3915は前記除算回路3914の出力を平均輝度値として保持する平均輝度データ・ホールドラッチを各々示す。

【0132】まず、検出期間設定部3901に1回の検出期間を設定する。本設定部の出力は各検出機能部の最終段データ・ホールドラッチ用のラッチクロックとなる。また、入力階調分割数設定部3902に入力全領域に対する分割数を設定する。ここでは一例として入力全領域を256階調(8ビット)、分割数を8分割に設定するものとする。本設定部からの出力は入力映像データ階調領域検出部3903に inputs。ここでは入力映像データの階調値が、前記入力階調分割数設定部3902からの分割領域のいずれに該当するかを判断し、その領域に対応する領域カウンタ用クロックを出力する。ここで、各領域の階調範囲は入力全階調領域が256階調、分割数が8であることより32階調毎の領域となる。従って、入力映像信号の特性検出精度を向上するためには、分割数を大きくし、各分割領域の階調数を少なくすればいいが、精度を向上することは回路の増大にもなるので、用途によって精度を変更できるようにした。前記入力映像データ階調領域検出部3903からのクロックにより第1階調領域

36

カウンタ3904、第2階調領域カウンタ3905及び、第n階調領域カウンタ3906で各階調領域毎のデータ数をカウントし、前記検出期間設定部3901による設定期間の間、第1データ・ホールドラッチ3907、第2データ・ホールドラッチ3908及び、第nデータ・ホールドラッチ3909で輝度分布データとして保持することで輝度分布の検出を行う。輝度平均値の検出は、前記第1階調領域カウンタ3904、第2階調領域カウンタ3905及び、第n階調領域カウンタ3906の各出力を各々、m倍乗算回路3910、2*m倍乗算回路3911、n*m倍乗算回路3912で乗算し、各出力を加算回路3913で加算、その出力をn*m除算回路3914で除算し、その出力を前記検出期間設定部3901による設定期間の間、平均輝度データ・ホールドラッチ3915で平均輝度データとして保持することで平均輝度の検出を行う。ここでmは各分割領域内の階調数を意味し、本例では32となる。従って、各乗算回路3910-3912及び、加算回路3913を16ビット構成とすれば、除算回路3914は $n \times m = 8 \times 32 = 256$ での除算となり、これは右方向8ビットのシフト処理(上位8ビットを選択)という簡易論理で実現できる。

【0133】図40に前記図39に示す輝度分布検出制御部概略構成図中の輝度分布検出部の動作を示す状態遷移図で示す。図40では前記図39での説明の一例として用いた入力全領域を256階調(8ビット)、分割数を8分割に設定及び、入力映像データの解像度としてXGA(1024ドット×768ライン)とした場合について示す。

【0134】図40において、検出期間設定部901は垂直同期信号(inVsync)及び、表示有効期間信号(inDtmg)より構成され、有効な表示データは表示有効期間信号(inDtmg)が有効時のもと、輝度分布結果は1フレーム毎に更新するため垂直同期信号(inVsync)のタイミングで更新する。各領域の輝度データ数を累積するカウンタ(elemCntr)は分割領域が8分割であるため8個用意し(elemCntr00~elemCntr07)、8ビット階調データの上位3ビットをデコードした結果に対応したカウンタの値を加算する。累積した1フレーム分の輝度分布結果は、垂直同期信号(inVsync)のタイミングで更新する(hist00~hist07)。ここで各カウンタの規模は同一階調データが1フレーム分存在することを想定したものにする必要がある。すなわち本例ではXGA解像度であるため $1024 \times 768 = 786432$ 画素、すなわち20ビットのカウンタが必要となる。

【0135】図41に前記図39、図40による輝度分布検出制御部による輝度分布検出結果概略図及び、検出結果からの輝度平均値算出演算式を示す。

【0136】図41に示すように、輝度分布状態により映像データのフレーム毎濃淡状態また、輝度平均値によりフレーム毎の画面明るさを抽出することができる。

【0137】図42に前記図40に示した入力全領域を

(20)

37

256階調(8ビット)、分割数を8分割に設定した状態遷移図の別な一例として、入力全領域を256階調(8ビット)、分割数を20分割に設定し、下位側及び、上位側各8分割領域の階調領域は8階調毎の分割、中間階調の4分割領域は32階調毎の分割に設定した際の状態遷移図を示す。

【0138】図42において、各領域の輝度データ数を累積するカウンタ(elemCntr)は分割領域が20分割であるため20個用意し(elemCntr00~elemCntr19)、下位側及び、上位側各8分割領域の階調領域は、8ビット階調データの上位5ビットをデコードした結果に対応したカウンタの値を加算する(elemCntr00~elemCntr07、elemCntr12~elemCntr19)。中間階調の4分割領域は、8ビット階調データの上位3ビットをデコードした結果に対応したカウンタの値を加算する(elemCntr08~elemCntr11)。その他の制御については、前記図40に示した8分割領域の場合と同様に、累積した1フレーム分の輝度分布結果は、垂直同期信号(inVsync)のタイミングで更新する(hist00~hist19)。また、各カウンタの規模は前記同様、同一階調データが1フレーム分存在することを想定したものにする必要がある。すなわち本例ではXGA解像度であるため $1024 \times 768 = 786432$ 画素、すなわち20ビットのカウンタが必要となる。

【0139】図43に前記図42による階調分割制御を行った場合の輝度分布検出結果概略図及び、検出結果からの輝度平均値算出演算式を示す。

【0140】図43に示すように、前記図41に示した8分割した場合に比べ、輝度分布状態において下位及び、上位階調部分の分布状態をより詳細に検出することができる。また、輝度平均値については前記図41に示した8分割した場合同様フレーム毎の画面明るさを抽出することができる。

【0141】図44に前記図40及び図42に示した階調領域を8分割化した際の輝度分布検出結果を用いた前記折線ポイント階調制御部3310による階調制御の一例を示す。

【0142】図44において、折線ポイント方式による階調制御では、9箇所の折れ線ポイントをフレーム毎に設定し、隣接ポイント間は直線化した演算式に従って、ドットクロック毎に入力される入力階調データを出力階調データに変換することでリアルタイムに実現する。ここで隣接ポイント間の直線化演算式は均等な8分割領域の場合、下記数3の演算式を用いることができる。

【0143】

【数3】出力階調データ = $(rkinji(n) - rkinji(n-1)) \times M / 32$

$rkinji(n)$: 上位側折線ポイント設定値

$rkinji(n-1)$: 下位側折線ポイント設定値

M : 入力階調データ下位5ビット

従って、前記図41に示す輝度分布データを反映させて

38

高画質化する例として、各領域の輝度分布累積数に対応して、折線ポイントを設定する。従って、1フレーム内の輝度分布数平均値 m (本例の場合、1フレーム分の画素数を分割領域数8で除算した値)に対し、検出した各領域の分布数が多い場合にはその階調領域の分布は平均値以上であると判断し、上位側折線ポイントをリニア特性時(図中○のポイント)に比べ大きくする。これにより、その階調領域のダイナミックレンジが大きくなり良好な画質を得ることができる。逆に平均値 m に対し、検出した各領域の分布数が少ない場合にはその階調領域の分布は平均値以下であると判断し、上位側折線ポイントをリニア特性時(図中○のポイント)に比べ小さくする。これによりその階調領域のダイナミックレンジは小さくなるが、これにより前記平均値 m を上回った階調領域のダイナミックレンジを大きくできるため、画面全体としては分布の大勢を占める領域のコントラストを向上し、良好な画質を得ることができる。

【0144】図45に前記図44に示した階調領域を8分割化した際の輝度分布検出結果を用いた前記折線ポイント階調制御部3310による階調制御部概略構成図を示す。

【0145】4501は入力映像データのラッチ回路1、4502はラッチ回路1 4501の出力映像データの上位3ビットによる1 to 8デコード回路、1503は上位階調側折線ポイント設定レジスタ・セレクト回路、4504は下位階調側折線ポイント設定レジスタ・セレクト回路、4505は前記上位階調側折線ポイント設定レジスタ・セレクト回路 4503選択値から、下位階調側折線ポイント設定レジスタ・セレクト回路 4504選択値を減算する減算回路、4506は前記減算回路 4505の出力結果と前記ラッチ回路1 4501の出力をラッチ回路2~5 4508~4511を用いて遅延した値を乗算する乗算回路、4507は前記乗算回路 4506の出力結果と、前記下位階調側折線ポイント設定レジスタ・セレクト回路 4504の出力をラッチ回路6、7 4512、4513を用いて遅延した値を加算する加算回路を各々示す。

【0146】図45に示す制御回路は前記図44に示す各折線ポイント間の直線式を実現するものであり、前記上位階調側折線ポイント設定レジスタ・セレクト回路 4503及び、下位階調側折線ポイント設定レジスタ・セレクト回路 4504には、輝度分布状態に対応した折線ポイント設定値($rkinji00 \sim rkinji08$)を毎フレーム更新しながら設定する。従って、画素毎の映像データ($ridata[7:0]$)が入力されると、隣接する2つの折線ポイント設定値を選択し、選択した2つの階調間を演算して映像データ($rodata[7:0]$)を出力する。入力映像データ($ridata[7:0]$)が与えられてから、出力映像データ($rodata[7:0]$)を得るまでの遅延は8クロックである。従って本制御によれば、フレーム毎の映像データの特徴に合わせて最適は階調制御を行うことを可能としている。

(21)

39

【0147】図46に前記図43に示した階調領域を20分割した際の輝度分布検出結果を用いた前記折線ポイント階調制御部3310による階調制御の一例を示す。

【0148】図46において、折線ポイント方式による階調制御では、20箇所の折れ線ポイントをフレーム毎に設定し、隣接ポイント間は直線化した演算式に従って、ドットクロック毎に入力される入力階調データを入力階調データに変換することでリアルタイムに実現する。ここで隣接ポイント間の直線化演算式は均等な下位及び、上位階調部分である8階調毎分割領域(hist00-hist08, hist12-hist19)の場合と、中間階調部分である32階調毎分割領域(hist08-hist11)の場合で異なり、各々下記数4、数5の演算式を用いることができる。

【0149】

【数4】出力階調データ = $(rkinji(n) - rkinji(n-1)) \times M / 8$

$rkinji(n)$: 上位側折線ポイント設定値

$rkinji(n-1)$: 下位側折線ポイント設定値

M : 入力階調データ下位3ビット

【0150】

【数5】出力階調データ = $(rkinji(n) - rkinji(n-1)) \times M / 32$

$rkinji(n)$: 上位側折線ポイント設定値

$rkinji(n-1)$: 下位側折線ポイント設定値

M : 入力階調データ下位5ビット

従って、前記図43に示す輝度分布データを反映させて高画質化する例として、2段階の制御を施すことで実現することができる。第1段階は8階調毎に分割した下位及び、上位階調領域に対し、各々外側の領域(下位階調であればhist00、上位階調であればhist19)、よりフレーム毎の使用頻度を確認し、潰せる階調領域を求める。すなわち、予め設定しておいた階調累積数の閾値と各階調領域の外側より累積値を比較し、閾値を越えた領域までの階調を潰すようにする。図46では下位階調領域はhist04が閾値nを越えているため、これ以前の階調は分布頻度が少ないと判断し、下位から5個の折線ポイント($rkinji00$ - $rkinji04$)を“0階調”に設定する。同様に、上位階調領域はhist17が閾値nを越えているため、これ以前の階調は分布頻度が少ないと判断し、上位から4個の折線ポイント($rkinji17$ - $rkinji20$)を“255階調”に設定する。この第1段階の階調制御により階調両端の累積数の少ない部分を潰す代わりに、残りの階調領域のダイナミックレンジを拡大することが可能である。また、潰す階調領域の判断基準として本例では各階調領域独立に閾値nとの比較を行ったが、両端の階調領域からの累積と閾値nとの比較というように、階調を潰すアルゴリズムはソフトウェア処理との組合せにより多種多様に対応可能である。第2段階は、第1段階で全階調領域のダイナミックレンジを拡大したのに加え、前記図44で述べた分布領域毎に輝度分布平均値mとの比較を行

40

い、比較結果が大きい場合にはその階調領域のダイナミックレンジがさらに拡大するよう上位側の折線ポイント設定値をリニア特性時の値(図中○のポイント)より大きな値、また、比較結果が小さい場合にはその階調領域のダイナミックレンジが縮小するようリニア特性時の値より小さな値を設定するようにする。図46はこれを中間階調領域である32階調分割領域($rkinji09$ - $rkinji12$)に適用した一例である。図46では第1段階によるダイナミックレンジの拡大制御領域をヒストグラム伸長制御領域、第2段階によるダイナミックレンジの拡大制御領域をイコライズ制御領域として示してある。

【0151】また、題段階によるダイナミックレンジの拡大適用範囲は、中間階調領域である32階調分割領域($rkinji09$ - $rkinji12$)に限らず、下位、上位階調領域である8階調分割領域に適用しても良い(図46では($rkinji04$ - $rkinji17$))。

【0152】以上、前記図46に示した階調制御方式では、前記図44に示した階調制御方式をカバーした上で更にダイナミックレンジを拡張した良好な表示を得ることができる。

【0153】図47は前記図46に示した階調領域を20分割した際の輝度分布検出結果を用いた前記折線ポイント階調制御部3310による階調制御部概略構成図を示す。

【0154】4701は入力映像データのラッチ回路1、4702はラッチ回路1 4701の出力映像データの内上位3ビットによる1to8デコーダ回路、4703は下位階調、中間階調、上位階調の各分割領域に対する上位階調側折線ポイント設定レジスタ・セレクト回路、4704は下位階調、中間階調、上位階調の各分割領域に対する下位階調側折線ポイント設定レジスタ・セレクト回路、4705は前記3つの領域に分かれた下位階調、中間階調、上位階調の各分割領域に対する上位階調側折線ポイント設定レジスタ・セレクト回路 1703出力のうち1つを選択する3to1セレクト回路、4706は同じく前記3つの領域に分かれた下位階調、中間階調、上位階調の各分割領域に対する下位階調側折線ポイント設定レジスタ・セレクト回路 4704出力のうち1つを選択する3to1セレクト回路、4707は前記上位階調側3to1セレクト回路 4705選択値から、下位階調側3to1セレクト回路 4706選択値を減算する減算回路、4708は前記減算回路 4707の出力結果と前記ラッチ回路1 4701の出力をラッチ回路2~6 4711~4714を用いて遅延した値を乗算する下位、上位階調と中間階調の2系統に分かれた乗算回路、4709は前記2系統の乗算回路4708の出力結果のいずれかを選択する2to1セレクト回路、4710は前記2to1セレクト回路 4709の出力と、前記下位階調側3to1セレクト回路 4706の出力をラッチ回路7~9 4716~4718を用いて遅延した値を加算する加算回路を各々示す。

【0155】図47に示す制御回路は前記図45に示す

(22)

41

制御回路同様、前記図46に示す各折線ポイント間の直線式を実現するものであり、前記上位階調側折線ポイント設定レジスタ・セクタ回路4703及び、下位階調側折線ポイント設定レジスタ・セクタ回路4704には、輝度分布状態に対応した折線ポイント設定値(rkinji00～rkinji20)を毎フレーム更新しながら設定する。従って、画素毎の映像データ(ridata[7:0])が入力されると、隣接する2つの折線ポイント設定値を選択し、選択した2つの階調間を演算して映像データ(rodata[7:0])を出力する。入力映像データ(ridata[7:0])が与えられてから、出力映像データ(rodata[7:0])を得るまでの遅延は10クロックである。従って本制御においても、フレーム毎の映像データの特徴に合わせて最適は階調制御を行うことを可能としている。

【0156】次に、前記図33に示したデジタル・バックライト調光信号3325及び、バックライトON/OFF信号3326制御による輝度制御及び、動画ぼけ改善制御について説明する。

【0157】図48は前記インパータ基板103における調光特性図の一例である。入力として電圧を0V～3.3Vまで可変し、これに対応して出力パルスのデューティ比が変化するものである。すなわち入力電圧が低い程パルス幅デューティ比は大きくなり、逆に入力電圧が高い程パルス幅デューティ比は小さくなる。このデューティ比はバックライトのON/OFFに対応しているため、電圧レベルが低い程明るく、逆に電圧レベルが高い程暗くなる。従って、前記バックライト調光制御部3323からのデジタル・バックライト調光信号3325を前記表5、6及び図37に示した形式で制御し、前記D/Aコンバータ3215に与えることで、D/Aコンバータ3215から出力されるアナログ・バックライト調光信号3327により、前記図48に示したインパータ基板の特性で調光制御を行う。

【0158】図49に前記バックライト調光制御部3323及び、ブリンク制御部3324による輝度制御及び、動画ぼけ改善制御の一例を示す。本例では調光制御と、ブリンク制御を独立した制御信号で行う場合について示したものである。

【0159】図49では、連続する各フレーム映像データは前記輝度分布検出制御部3308からの輝度分布データが、明るい映像→明るい映像→暗い映像の順に転送される場合である。

【0160】一般に液晶表示装置で動画を表示する場合、明るい映像であれば1フレームを越える応答速度に伴う動画ぼけ現象は、暗い映像の場合に比べ気にならなくなる。逆に明るい映像に対し動画ぼけを考慮してブリンク・パルス幅を小さくすることで、暗い映像となることが主観的には気になるものである。従って、明るい映像に対しては前記アナログ・バックライト調光信号3327の電圧レベルを低くして、バックライトに対する調光

42

波形のパルス幅デューティ比を大きくする。逆に暗い映像に対しては、前記アナログ・バックライト調光信号3327の電圧レベルを高くして、バックライトに対する調光波形のパルス幅デューティ比を小さくする。また、本制御は輝度分布データを検出した次のフレームに対し反映させる。図49では輝度分布検出データと、調光波形の関係がこれを示す。さらに、応答速度に1フレーム以上の時間を要することによる動画ぼけ現象を改善するためにブリンク制御を行う。図49では、表示画面の下画面部分に照準を合わせ、1フレームの後半にブリンク波形がONするように制御する。すなわち、図49において1フレーム期間に要する時間を“a”とし、1フレームの後半にブリンク波形をONする時間を“b”とした際のブリンク波形デューティ比は“b:a”となり、この比は固定とする。本制御には前記図33のブリンク制御部3324において、タイミング制御部3303からの垂直基準タイミング信号3305を用いて制御する。実際のバックライトON/OFF波形は、前記調光制御のための調光波形と、動画ぼけ改善制御のためのブリンク波形を合わせた波形となり、これによる液晶輝度波形は図49の斜線部分になる。これより、輝度分布検出データが明るい映像と判断した場合には、輝度波形の発光時間は長くなり（逆に、輝度分布検出データが暗い映像と判断した場合には、輝度波形の発光時間は短くなり）かつ、液晶応答波形の定常タイミングでの発光（過渡タイミングでは発光せず）となるため、動画ぼけのない良好な表示状態を得ることができる。

【0161】図50に前記図49に示す一例において、輝度分布検出データによる映像判定の一例を示す。図50において輝度分布検出データとしては、前記図41に示した全階調領域を均等8分割、入力映像データの解像度としてXGA(1024×768)とした場合を示す。この場合、1フレーム分の画素数は下式(数6)となる。

【0162】

【数6】1フレーム総画素数=1024ドット×768ライン=786432=C0000h

ここで回路規模を抑えるために、検出データの上位のみを用いて判定を行う。図50の場合、上位8ビットを用いる。上位8ビットは16進数で“C0h”であり、10進数では“192”となる。従って、均等に8分割した際の各領域平均ポイント数は24ポイントとなる。本例では図50に示すように映像判定条件として、e、f、g、hの各階調領域(128-159、160-191、192-223、224-255階調)のポイント数がそれぞれ、48、40、32、24ポイントのいずれかより大きい場合に明るい映像と判断し、上記以外の場合を全て暗い映像と判断するようにした。

【0163】図51に前記図50に示した映像判定条件例に従った、調光制御状態遷移図の一例を示す。

【0164】図51において調光範囲は本例の場合、最

(23)

43

大輝度から最大輝度に対して85%の輝度を最小輝度とした範囲で制御するものとする。この間を前記図50に示した映像判定条件に従って毎フレーム遷移する。最大輝度から最小輝度もしくは、最小輝度から最大輝度までの遷移時間は最小40フレーム(1フレーム60Hzの場合、約0.67秒)要するようにした。これは、明るい映像と暗い映像が毎フレーム交互に入力されるような場合、1フレームで最大～最小輝度間を遷移するような制御とするとフリッカーが発生するため、これを抑止するためである。従って、遷移途中で映像判定条件が反転した場合、その時点で遷移は逆方向に向かうことになる。

【0165】以上、前記図50、51で説明した調光制御アルゴリズムに従って、前記図49に示した調光波形の制御を行う。

【0166】図52に前記図49に示した前記バックライト調光制御部3323及び、ブリンク制御部3324による輝度制御及び、動画ぼけ改善制御例とは別の一例を示す。

【0167】前記図49に示す一例では、最終的な液晶輝度波形は前記バックライト調光制御部3323による調光波形と、前記ブリンク制御部3324によるブリンク波形を重ね合わせたものとなっていた。これに対し本例では、前記バックライト調光制御部3323による調光波形の制御は行わず、常時最大輝度状態としておき、前記ブリンク制御部3324によって、輝度-分布検出データに対応した調光制御をブリンク制御と合わせて行うものである。すなわち、前記バックライト調光制御部3323からの制御信号は、前記図48に示したインバータ基板3103における調光特性図より、常時出力パルスデューティが100%となるように制御する。次に前記ブリンク制御部3324は動画ぼけの改善例として、表示画面の下画面部分に照準を合わせ、1フレームの後半にブリンク波形がONするように制御する。さらに輝度分布検出データの状態に対応して、前記ブリンク波形のパルス幅を変更する。図52の例では映像データが、“明るい映像→暗い映像→明るい映像”の順に入力されるため、明るい映像に対しては次のフレームで前記ブリンク波形のパルス幅を大きくし、暗い映像に対しては次のフレームで前記ブリンク波形のパルス幅を小さくするようにした。更に図52に示した一例ではブリンクパルス幅デューティの変更を、パルスの後縁は固定し、前縁で行うようにしたものである。従って、1フレーム期間に要する時間を“a”とし、1フレームの後半にブリンク波形をONする時間を“b”とした際のブリンク波形デューティ比は“b:a”となり、この比は輝度分布検出データに対応して変動する。また、本例によれば、前記インバータ基板3103のインターフェースとしてバックライトのON/OFF制御のみで済むため、汎用性のある制御機能であるといえる。

44

【0168】図53に前記図49、図52に示した前記バックライト調光制御部3323及び、ブリンク制御部3324による輝度制御及び、動画ぼけ改善制御例とは別の一例を示す。

【0169】図53の例では、前記図52に示した一例に対し、輝度分布検出データに従って制御するブリンク波形に対するブリンクパルス幅デューティの変更を、パルスの前縁は固定し、後縁で行うようにしたものである。すなわち図53において、前記ブリンク制御部3324は動画ぼけの改善例として、表示画面の上画面部分に照準を合わせ、1フレームの前半にブリンク波形がONするように制御する。さらに輝度分布検出データの状態に対応して、前記ブリンク波形のパルス幅を変更する。ブリンクパルス幅デューティの変更を、パルスの前縁は固定し、後縁で行うようにしたものである。従って前記図52に示した例同様、1フレーム期間に要する時間を“a”とし、1フレームの後半にブリンク波形をONする時間を“b”とした際のブリンク波形デューティ比は“b:a”となり、この比は輝度分布検出データに対応して変動する。また、本例においても、前記インバータ基板5103のインターフェースとしてバックライトのON/OFF制御のみで済むため、汎用性のある制御機能であるといえる。

【0170】図54に前記図49、図52、図53に示した前記バックライト調光制御部3323及び、ブリンク制御部3324による輝度制御及び、動画ぼけ改善制御例とは別の一例を示す。

【0171】本例は、前記図52、図53に示した一例の双方を兼ね備えたものである。すなわち、図54において、前記ブリンク制御部3324は動画ぼけの改善例として、表示画面の中央画面部分に照準を合わせ、1フレームの中間にブリンク波形がONするように制御する。さらに輝度分布検出データの状態に対応して、前記ブリンク波形のパルス幅を変更する。ブリンクパルス幅デューティの変更を、パルスの前縁及び、後縁の双方で行うようにしたものである。従って前記図52、図53に示した例同様、1フレーム期間に要する時間を“a”とし、1フレームの後半にブリンク波形をONする時間を“b”とした際のブリンク波形デューティ比は“b:a”となり、この比は輝度分布検出データに対応して変動する。また、本例においても、前記インバータ基板3103のインターフェースとしてバックライトのON/OFF制御のみで済むため、汎用性のある制御機能であるといえる。

【0172】図55に前記図49、図52、図53、図54に示した前記バックライト調光制御部3323及び、ブリンク制御部3324による輝度制御及び、動画ぼけ改善制御例とは別の一例を示す。前記各実施例では動画ぼけ改善に着眼した際に、液晶輝度波形は調光制御が加わることでブリンク波形と異なることになる。例えば、前

(24)

45

記図49に示した一例では、ブリンク波形のONパルスの中で調光制御に伴うOFF期間が存在することになり、前記図52～図54に示した例では、動画ぼけ改善のために1画面中の特定位置に設定したブリンク波形のONパルスが調光制御に伴い変更することになる。

【0173】図55に示す一例は、これらを改善したものであり、調光制御としてバックライトの管電流を制御するものである。すなわち、動画ぼけ改善に対しては前記図49に示した一例同様、表示画面の下画面部分に照準を合わせ、1フレームの後半にブリンク波形がONするように制御する。すなわち、図55において1フレーム期間に要する時間を“a”とし、1フレームの後半にブリンク波形をONする時間を“b”とした際のブリンク波形デューティ比は“b:a”となり、この比は固定とする。調光制御に関しては、輝度分布検出データに従って、明るい映像信号と判断した際には次フレームでバックライトに対する管電流量を増大することで輝度を上げ逆に、暗い映像信号と判断した際には次フレームでバックライトに対する管電流量を減少することで輝度を下げる。本制御に従えば、輝度分布検出データに従ったバックライト管電流量による調光制御が如何なる場合においても、動画ぼけ改善のためのブリンク波形は固定化できるため、表示画面の特定領域に対し常時安定した動画ぼけ改善効果を得ることができる。

【0174】本発明の実施例によれば、画像データの移動速度に応じてランプの高輝度で発光効率並びに均一性の優れた表示品質の良好な動画表示を可能とすることができる。

【0175】更に本発明の実施例によれば、画像データの階調特性に応じてリアルタイムにダイナミックレンジを変更することができ、高輝度で発光効率並びに均一性の優れた表示品質の良好な動画表示を可能とすることができる。

【0176】

【発明の効果】本発明によれば、表示画像の動き量又は輝度に応じて光源の発光時点又は発光時間を制御することにより、表示画像の輝度を効率よく向上すると共に、光源の発熱を抑制するという効果を奏する。

【0177】又は、本発明によれば、表示画像の輝度と液晶部の応答特性に応じて光源の発光時点又は発光時間を制御することにより、動画でのボケを改善するという効果を奏する。

【0178】又は、本発明によれば、表示画像の輝度に応じて入出力階調特性を制御することにより、コントラストを向上するという効果を奏する。

【図面の簡単な説明】

【図1】本発明の液晶表示モジュールを搭載した液晶表示装置の概略構成図である。

【図2】本発明の液晶表示装置の光源等の輝度波形を示す図である。

46

【図3】サイドライト型光源ユニットを用いた液晶表示装置の構造を示す図である。

【図4】直下型光源ユニットを用いた液晶表示装置の構造を示す図である。

【図5】冷陰極管の管内温度及び供給電流に対する輝度特性を示す図である。

【図6】本発明の光源ユニットによる輝度応答を示す図である。

【図7】光源に冷陰極管を用いた液晶表示装置の表示輝度及び冷陰極管温度の経時変化を示す図である。

【図8】本発明による光源の点滅点灯を実施する制御回路の一例を示す図である。

【図9】本発明による光源の点滅点灯比率の設定の一例を示す図である。

【図10】本発明による光源の点滅点灯比率の設定の一例を示す図である。

【図11】本発明による光源の点滅点灯周期の設定の一例を示す図である。

【図12】本発明による光源の点滅点灯における休止期間の設定の一例を示す図である。

【図13】本発明によるサイドライト型光源ユニットの一例を示す図である。

【図14】本発明によるサイドライト型光源ユニットを用いた液晶表示装置（横電界モード液晶表示装置）の構造を示す図である。

【図15】図13の液晶表示装置に用いるインバータ装置の配置を示す図である。

【図16】従来技術である直下型の光源ユニットの点灯動作方法を示す図である。

【図17】本発明によるサイドライト型光源ユニットの制御回路の構成を示す図である。

【図18】図17内のスイッチング制御回路25の一例を示す図である。

【図19】図18のスイッチング制御回路25により生成される光源点灯信号BLのタイミング図である。

【図20】従来のホールド型発光と本発明のインパルス型発光の比較図である。

【図21】本発明におけるデータ比較の検出ポイントの一例を示す図である。

【図22】図17内のスイッチング制御回路25の一例を示す図である。

【図23】図22のスイッチング制御回路25を説明するための表示画面の分割方式を示す図である。

【図24】図22スイッチング制御回路25で生成される光源点灯信号BLタイミング図である。

【図25】本発明による直下型光源ユニットの制御回路の構成を示す図である。

【図26】図25内のスイッチング制御回路25の一例を示す図である。

【図27】図26のスイッチング制御回路25により生

(25)

47

成される光源点灯信号BL1～BL4のタイミング図である

【図28】本発明による表示画像の表示輝度に応じた光源点灯制御を実現するためのスイッチング制御回路25を示す図である。

【図29】図28のスイッチング制御回路25により生成される光源点灯信号BLのタイミング図である。

【図30】本発明による点灯方式指示回路60の構成を示す図である。

【図31】本発明の別な一例による液晶表示モジュールの概略構成図である。

【図32】本発明による液晶表示モジュール背面に実装するTCON基板の概略構成図である。

【図33】本発明によるTCON基板に搭載するLSIの内部機能概略構成図である。

【図34】本発明による映像データ変換（低電圧差動→TTL及び、TTL→低電圧差動）入出力信号仕様図である。

【図35】本発明によるフレームメモリ制御部動作概略タイミング図である。

【図36】本発明によるドライバー・インターフェース・タイミング図である。

【図37】本発明によるデジタル・バックライト調光信号タイミング図である。

【図38】本発明による輝度データ生成制御部動作概念図である。

【図39】本発明による輝度分布検出制御部概略構成図である。

【図40】本発明による輝度分布検出部の動作を示す状態遷移図である。

【図41】本発明による輝度分布検出制御部による輝度分布検出結果概略図及び、検出結果からの輝度平均値算出演算式である。

【図42】本発明による輝度分布検出部の一例である図40とは別の一例に対する動作を示す状態遷移図である。

【図43】本発明の図41に示す一例とは別の一例による輝度分布検出制御部による輝度分布検出結果概略図及び、検出結果からの輝度平均値算出演算式である。

【図44】本発明による折線ポイント階調制御部による階調制御の一例である。

【図45】本発明による折線ポイント階調制御部による階調制御部概略構成図である。

【図46】本発明の図44に示す一例とは別の一例による折線ポイント階調制御部による階調制御の一例である。

【図47】本発明の図45に示す一例とは別の一例による折線ポイント階調制御部による階調制御部概略構成図である。

【図48】本発明によるインバータ基板における調光特

48

性図の一例である。

【図49】本発明によるバックライト調光制御部及び、ブリンク制御部による輝度制御及び、動画ぼけ改善制御の一例である。

【図50】本発明による輝度分布検出データによる映像判定の一例である。

【図51】本発明による映像判定条件例に従った、調光制御状態遷移図の一例である。

【図52】本発明の図49に示す一例とは別の一例によるバックライト調光制御部及び、ブリンク制御部による輝度制御及び、動画ぼけ改善制御の一例である。

【図53】本発明の図49及び、図52に示す一例とは別の一例によるバックライト調光制御部及び、ブリンク制御部による輝度制御及び、動画ぼけ改善制御の一例である。

【図54】本発明の図49、図52及び、図53に示す一例とは別の一例によるバックライト調光制御部及び、ブリンク制御部による輝度制御及び、動画ぼけ改善制御の一例である。

【図55】本発明の図49、図52、図53及び、図54に示す一例とは別の一例によるバックライト調光制御部及び、ブリンク制御部による輝度制御及び、動画ぼけ改善制御の一例である。

【符号の説明】

1…偏向板、2…液晶層、3…基板、4…光学シート群、5…プリズムシート、6…拡散フィルム、7…反射器、8…蛍光灯、9…反射フィルム、10…光学ユニット、11…導光板、20…直流電圧源入力端子、21…インバータ回路、22…変圧器、23…調光回路、24…スイッチング素子、25…スイッチング制御回路、27…液晶パネル、28…液晶表示モジュール、29…テレビ入力端子、30…ビデオ入力端子、31…S入力端子、32…アナログPC入力端子、33…デジタルPC入力端子、34…アナログ映像処理制御部、35…デジタル映像処理制御部、36…液晶表示装置、50…データ格納部、51…ラインカウンタ部、52…データ比較部、53…パルス制御部、54…パルス生成部、55…モード判定部、56…表示輝度検出部、57…表示輝度情報保持部、60…点灯方式指示回路、61…入力手段判定部、62…点灯選択部、63…点灯指示信号生成部、3101…液晶モジュール（28…液晶表示モジュールと同一）、3102…液晶駆動制御基板（35…デジタル映像処理制御部と同一）、3103…インバータ基板（21…インバータ回路と同一）、3104…ゲート用フラットケーブル、3105…ドレイン用フラットケーブル、3106…インバータ制御用ケーブル、3107…ランプ高圧側ケーブル、3108…ランプ低圧側ケーブル、3201…低電圧差動デジタル映像信号入力コネクタ部、3202…映像データ変換（低電圧差動→TTL）LSI1、3203…FPGA論理データ設定

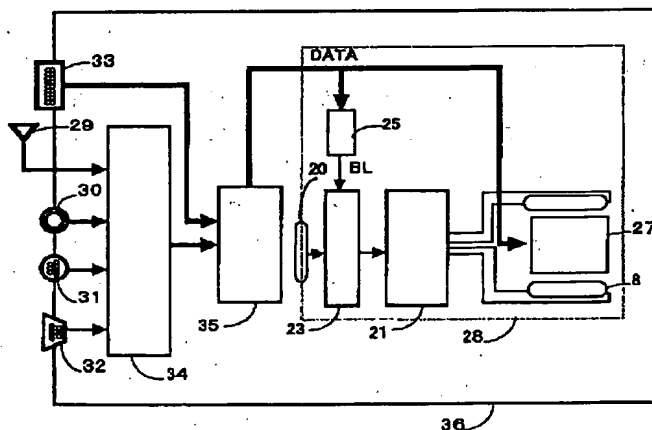
(26)

49

コネクタ、3204…FPGA論理データ設定ROM、3205…液晶パネル制御FPGAもしくはLSI（25…スイッチング制御回路、60…点灯方式指示回路は一部分）、3206…FPGA（もしくはLSI）3205の動作モード設定SW、3207…フレームメモリ、3208…発振器、3209…階調電圧制御用コンパレータ、3210…ゲート信号用コネクタ、3211…ドレイン信号用コネクタ、3212…ドレイン信号用コネクタ、3213…映像データ変換（TTL→低電圧差動）LSI2、3214…低電圧差動デジタル映像信号出力コネクタ部、3215…D/A変換コンバータ、3216…インバータ制御コネクタ部、3217…電源回路部、3301…低電圧差動デジタル映像信号、3302…TTL形式に変換したデジタル映像信号、3303…タイミング制御部、3304…R、G、B映像データ、3305…LSI内部の基準タイミング信号、3306…輝度データ生成制御部、3307…輝度データ、3308…輝度分布検出制御部、3309…輝度分布データ、3310…折線ポイント階調制御部、3311…出力階調データ、3312…フレームメモリ制御部、3313…フレームメモリ・インターフェース信号、3314…フレームメモリ・リードデータ、3315…オーバードライブ制御部、3316…オーバードライブ補正後の出力階調データ、3317…FRC制御部、3318…擬似階調表示データ、3319…ドライバー・インターフェース制御部、3320…ゲートドライバー制御信号、3321…ドレインドライバー制御信号、3322

【図1】

図1

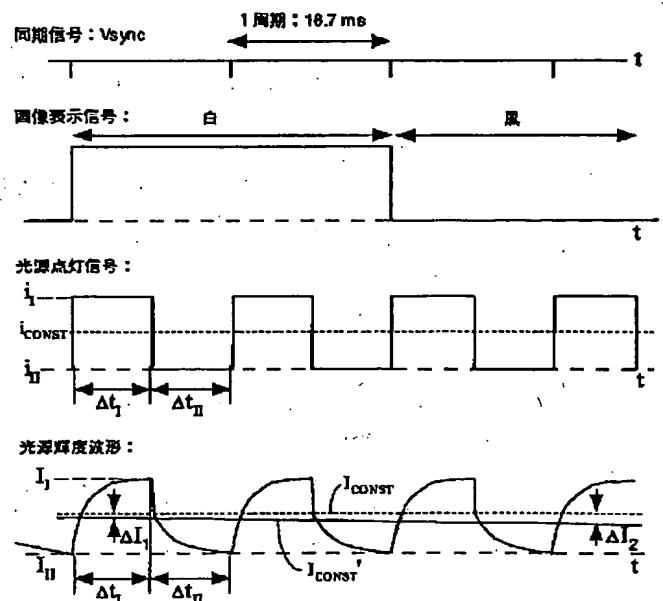


50

…低電圧差動映像信号、3323…バックライト調光制御部、3324…プリンク制御部、3325…デジタル・バックライト調光信号、3326…バックライトON/OFF信号、3327…アナログ・バックライト調光信号、3328…インバータ制御信号、3901…検出期間設定部、3902…入力階調分割数設定部、3903…入力映像データ階調領域検出部、3904…第1階調領域カウンタ、3905…第2階調領域カウンタ、3906…第n階調領域カウンタ、3907…第1データホールドラッチ、3908…第2データホールドラッチ、3909…第nデータホールドラッチ、3910…m倍乗算回路、3911…2×m倍乗算回路、3912…n×m倍乗算回路、3913…加算回路、3914…n×m除算回路、3915…平均輝度データ・ホールドラッチ、4501…ラッチ回路1、4502…1 to 8デコード回路、4503…上位階調側折線ポイント設定レジスタ・セクタ回路、4504…下位階調側折線ポイント設定レジスタ・セクタ回路、4505…減算回路、4506…乗算回路、4507…加算回路、4701…ラッチ回路1、4702…1 to 8デコード回路、4703…上位階調側折線ポイント設定レジスタ・セクタ回路、4704…下位階調側折線ポイント設定レジスタ・セクタ回路、4705…3 to 1セクタ回路、4706…3 to 1セクタ回路、4707…減算回路、4708…乗算回路、4709…2 to 1セクタ回路、4710…加算回路

【図2】

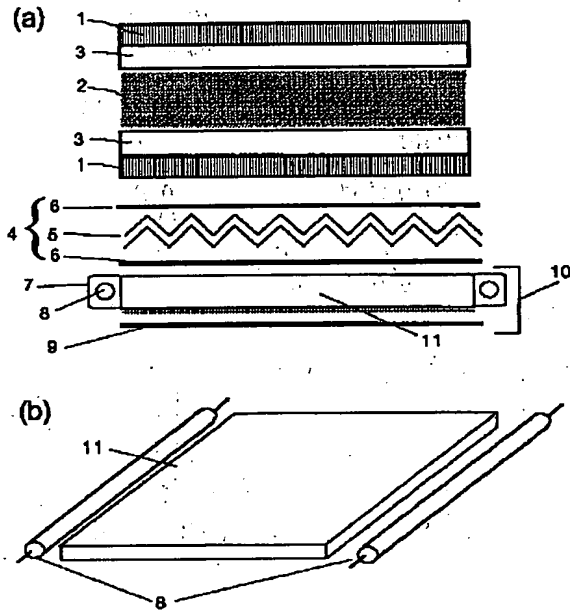
図2



(27)

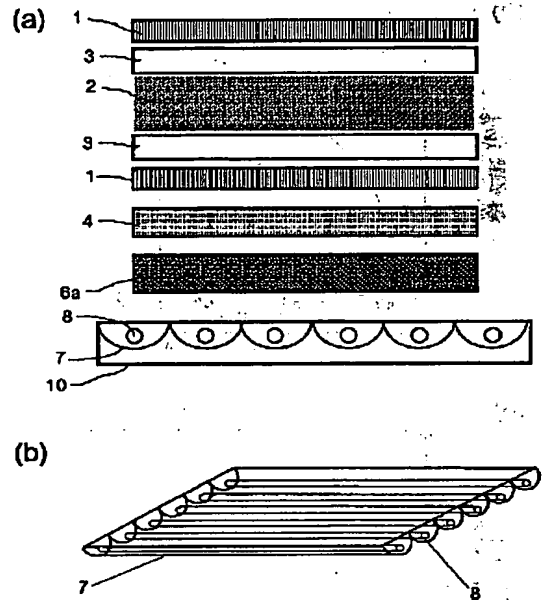
【図3】

図3



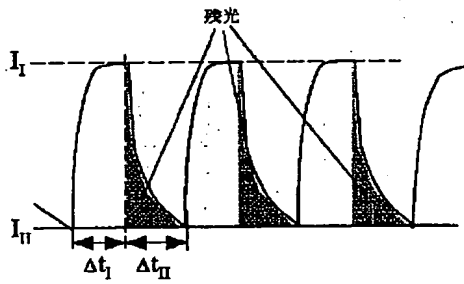
【図4】

図4



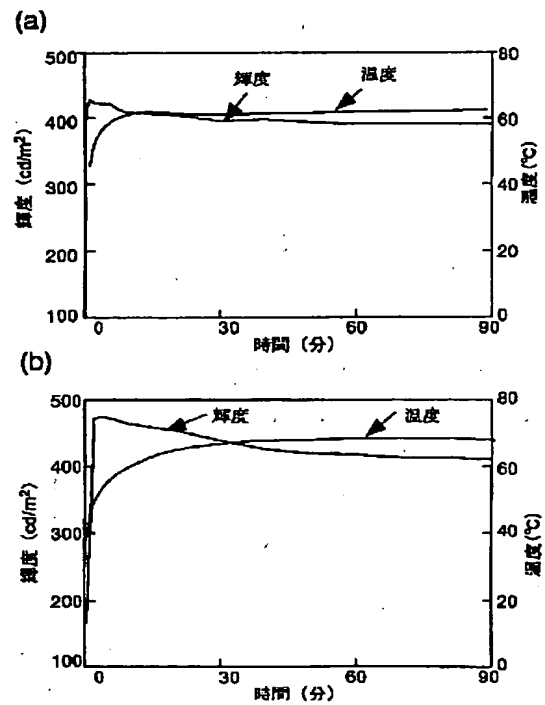
【図6】

図6



【図7】

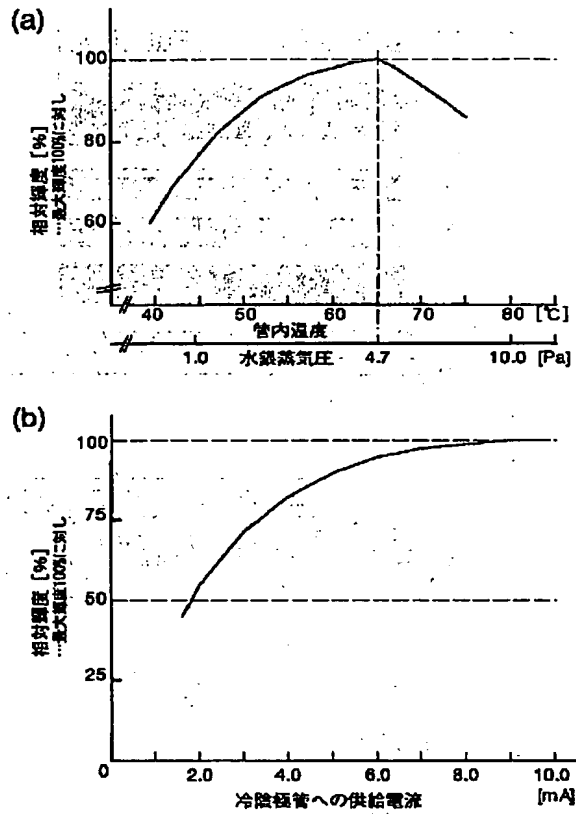
図7



(28)

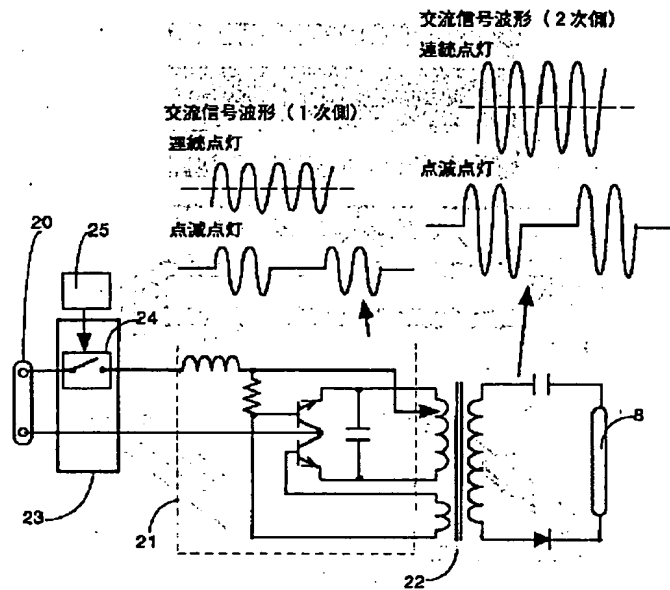
【図5】

図5



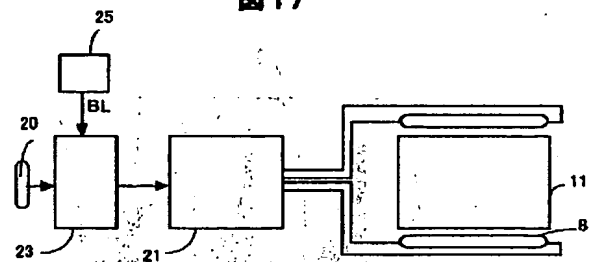
【図8】

図8



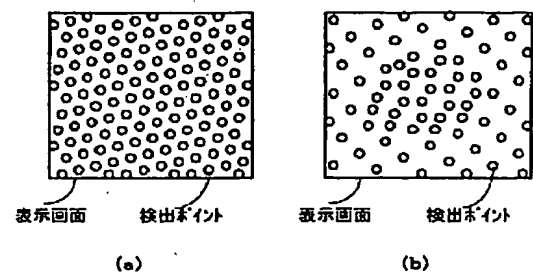
【図17】

図17



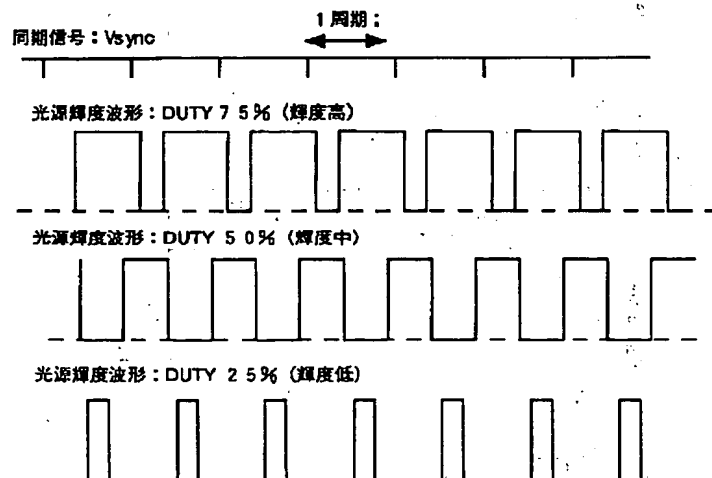
【図21】

図21



【図9】

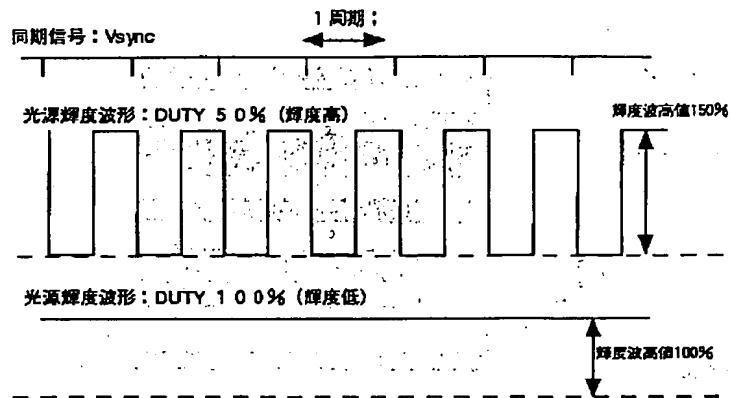
図9



(29)

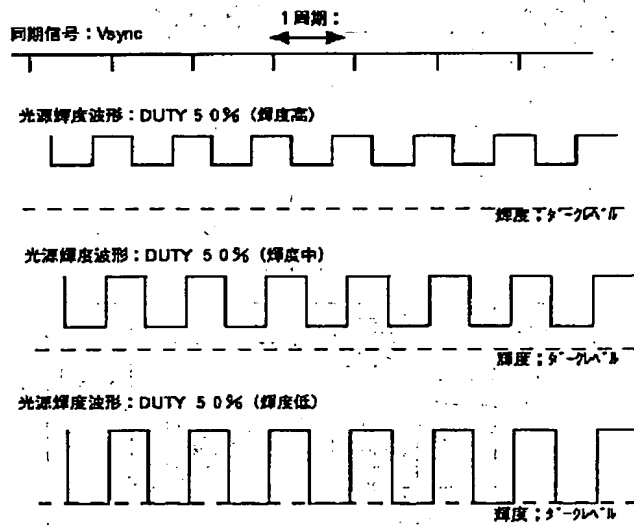
【図10】

図10



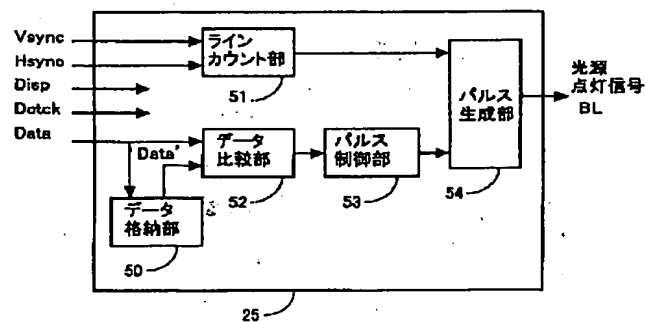
【図12】

図12



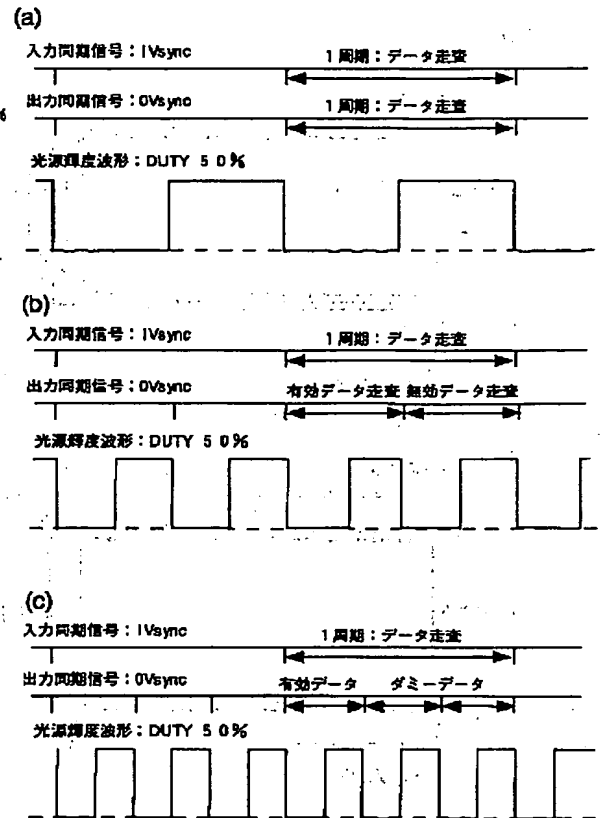
【図18】

図18



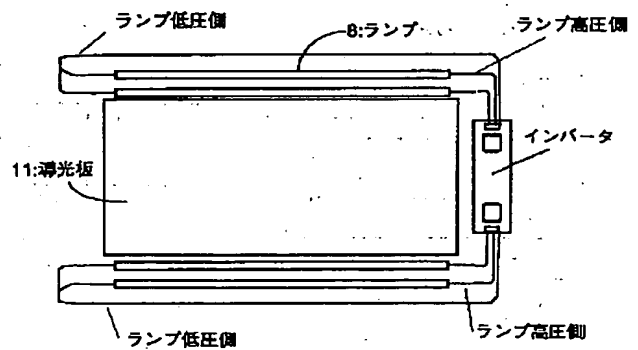
【図11】

図11



【図15】

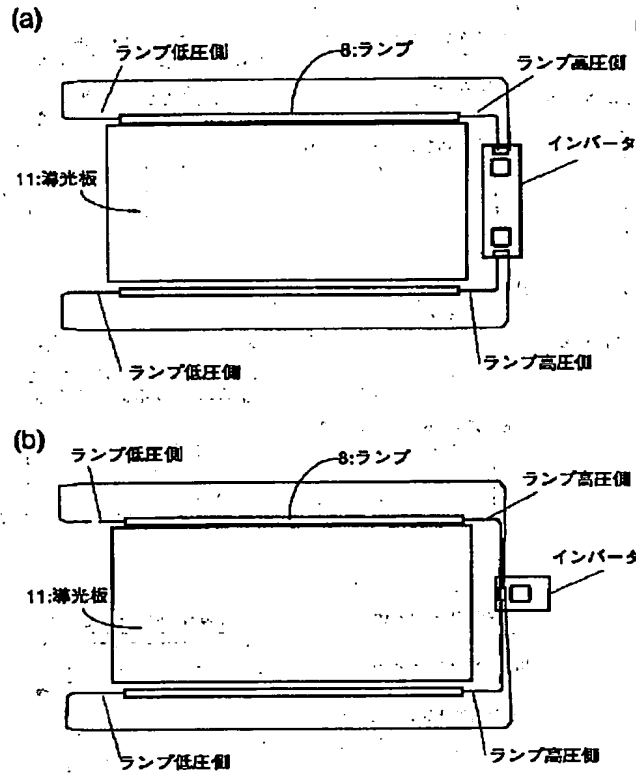
図15



(30)

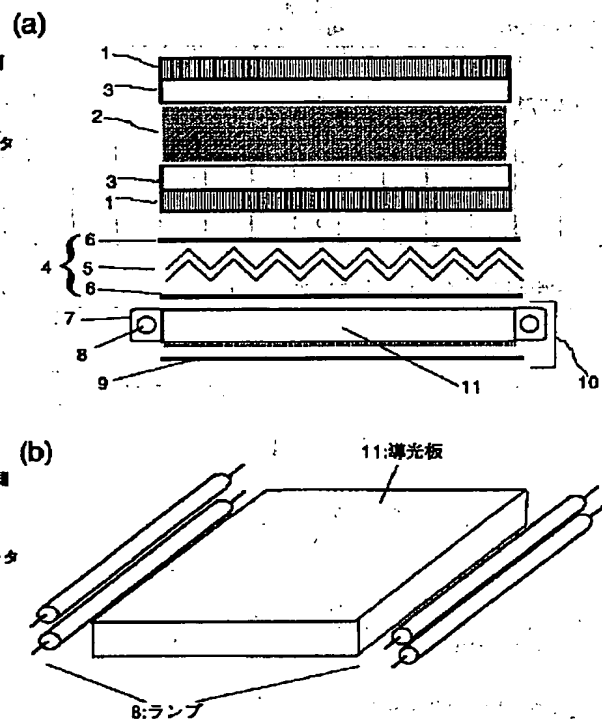
【図13】

図13



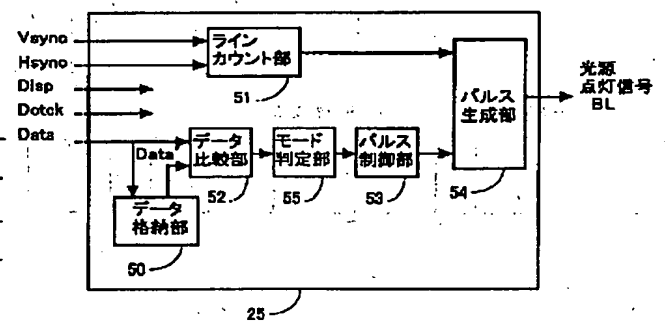
【図14】

図14



【図22】

図22



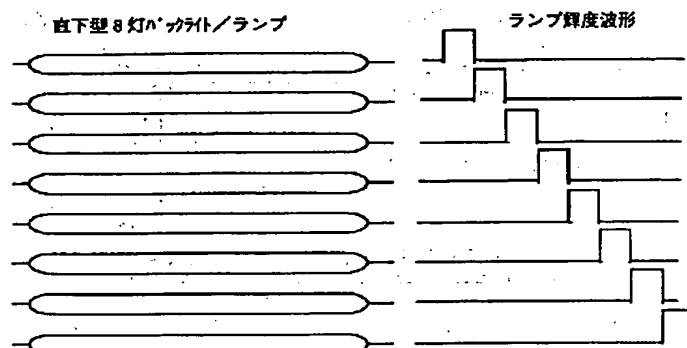
【図23】

図23

	領域Y1
	領域Y2
	領域Y3
	領域Y4

【図16】

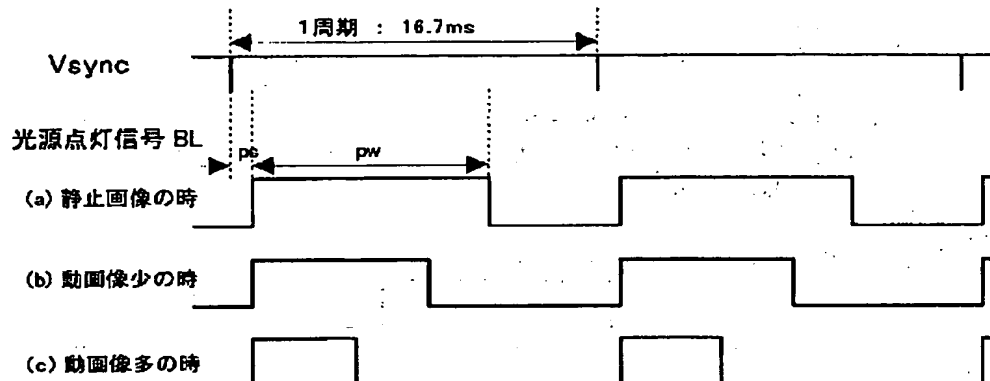
図16



(31)

【図19】

図19



【図20】

図20

(a) 従来のホールド型発光

同期信号: Vsync

光源波形 (ホールド型)

液晶応答波形

遅延時間表示→ボケ表示有り

(b) 本発明のインパルス型発光

同期信号: Vsync

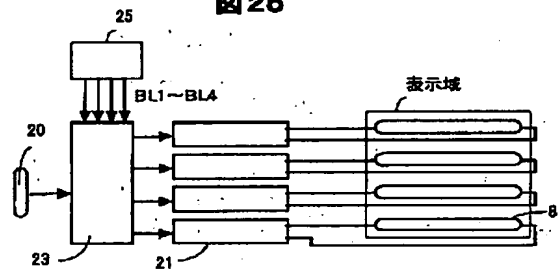
光源波形 (インパルス型)

液晶応答波形

遅延時間表示→ボケ表示無し

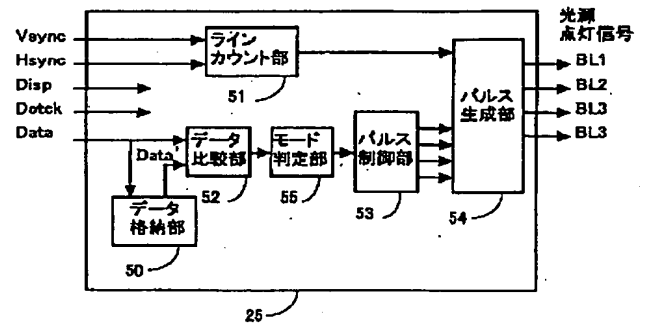
【図25】

図25



【図26】

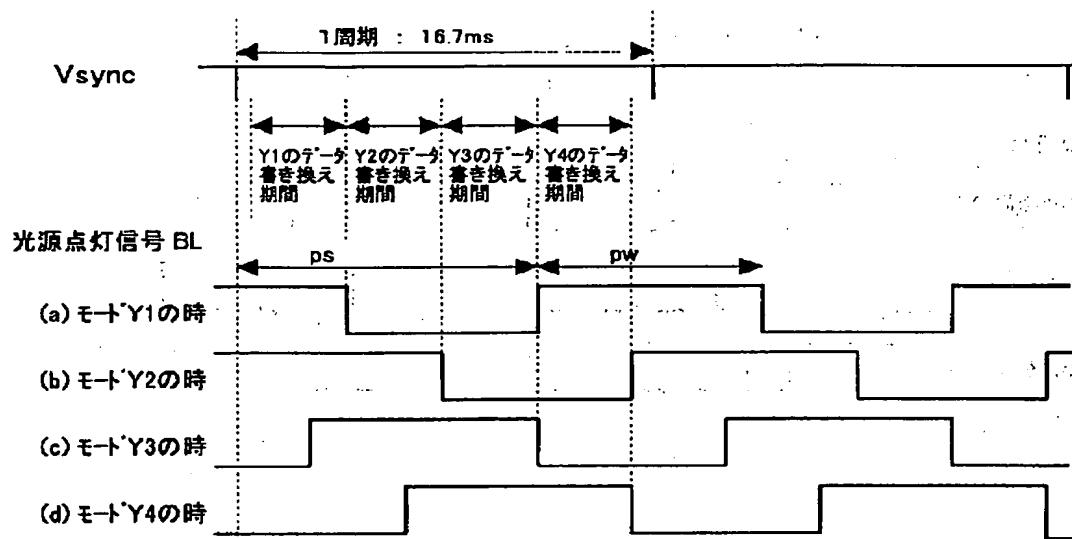
図26



(32)

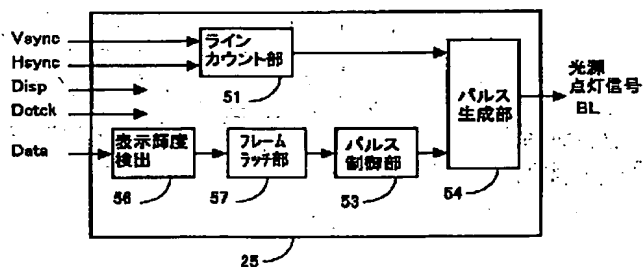
【図24】

図24



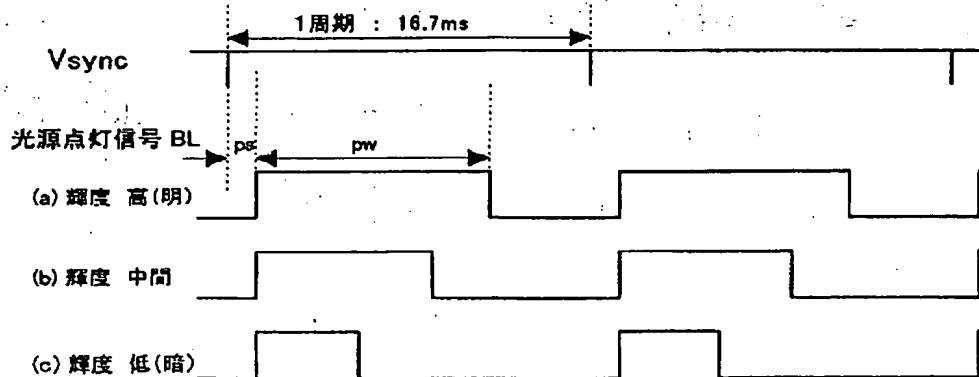
【図28】

図28



【図29】

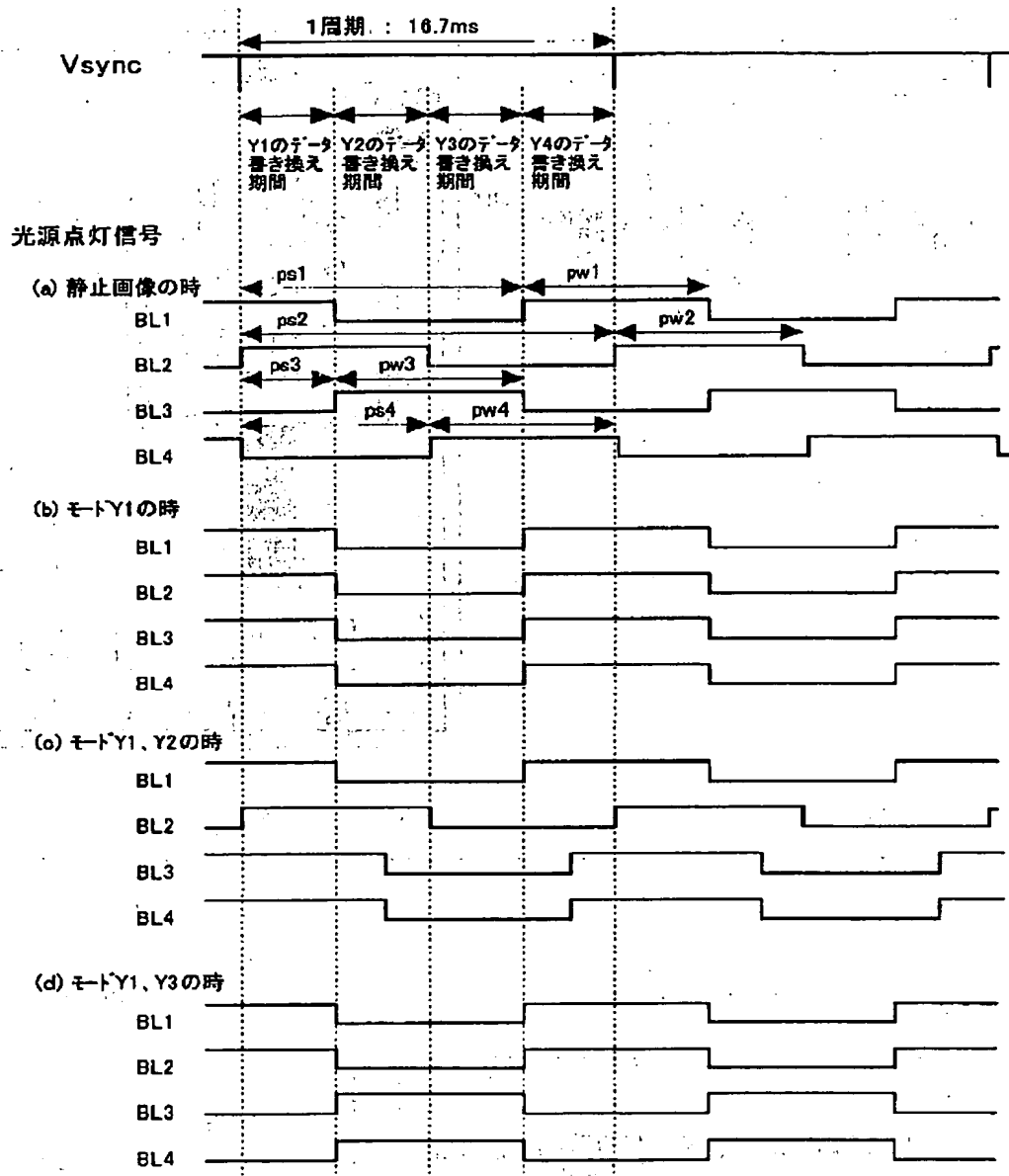
図29



(33)

【図27】

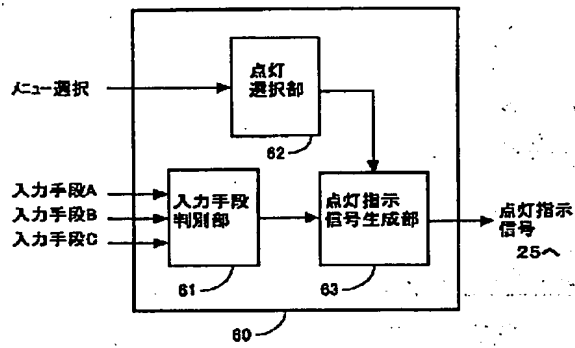
図27



(34)

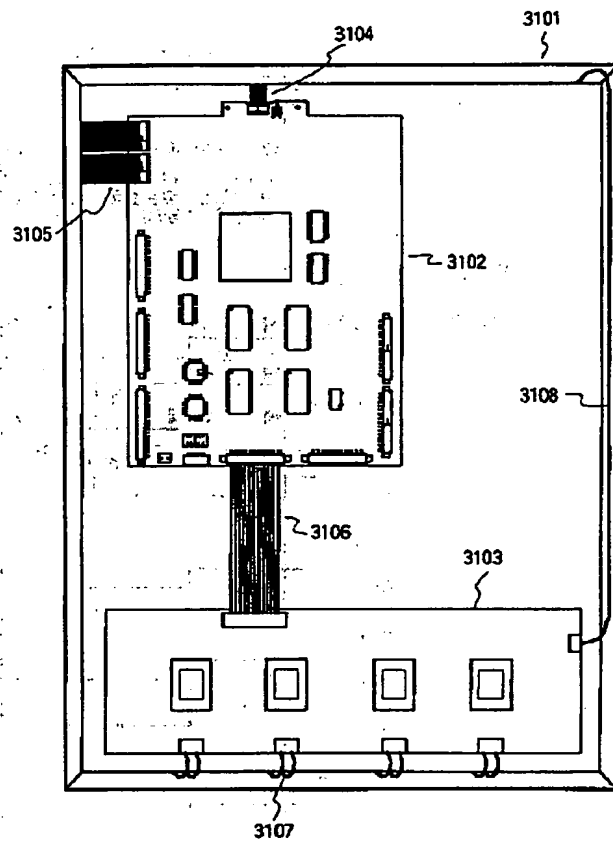
【図30】

図30



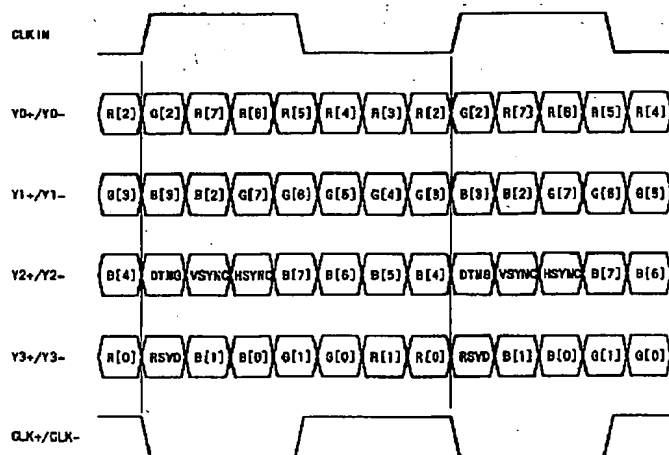
【図31】

図31



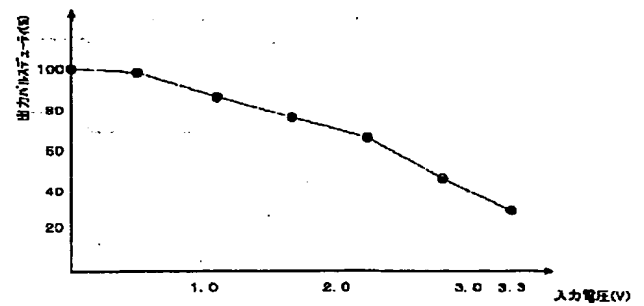
【図34】

図34



【図48】

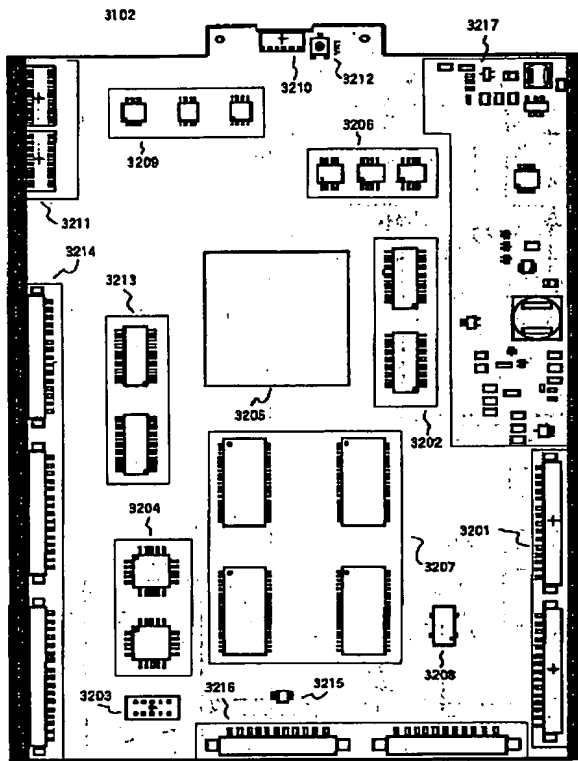
図48



(35)

【図32】

図32



【図37】

図37

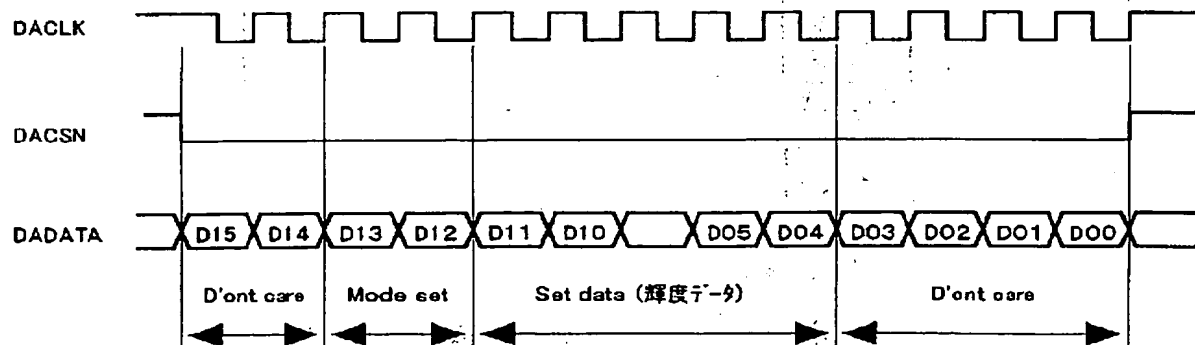
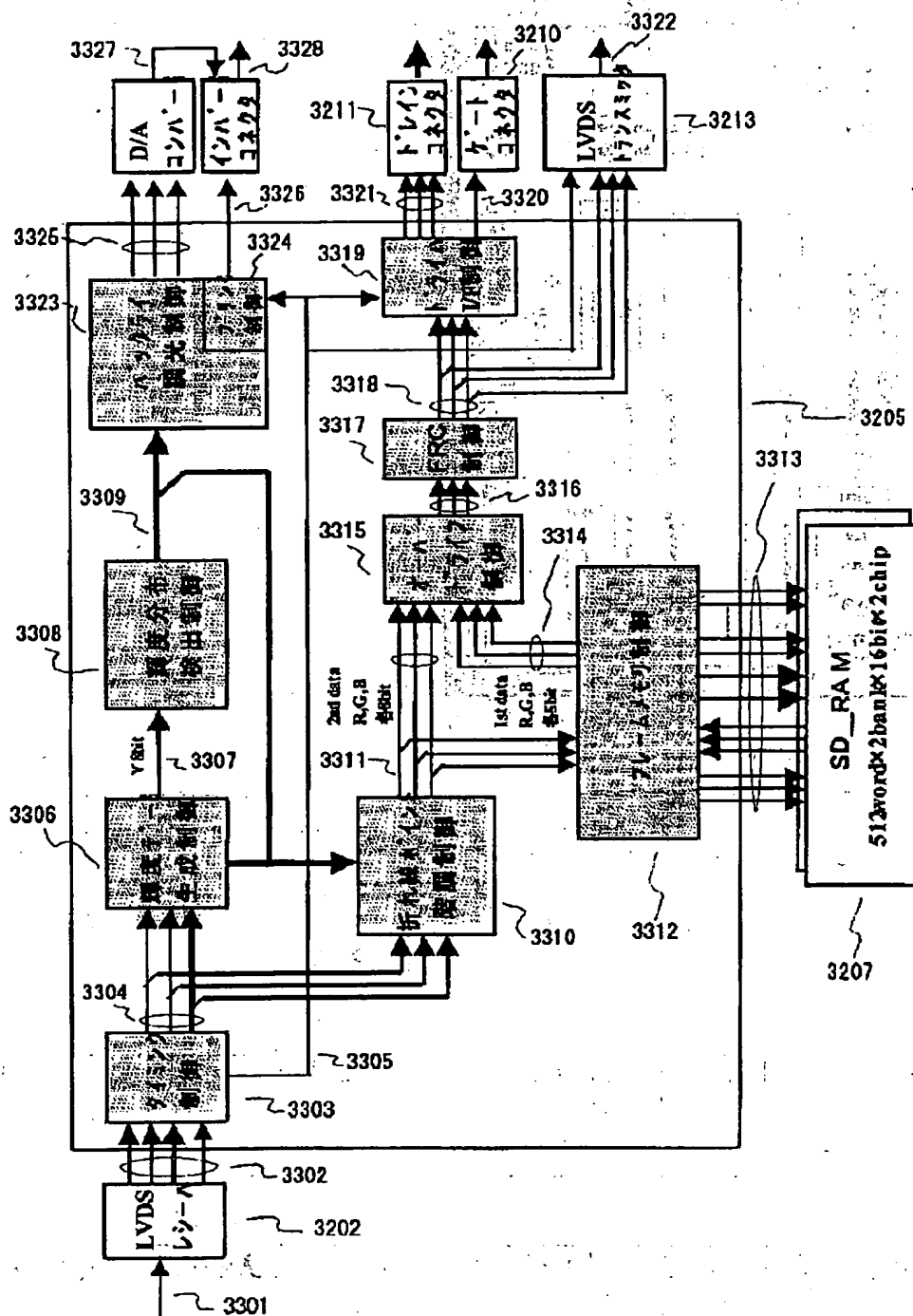


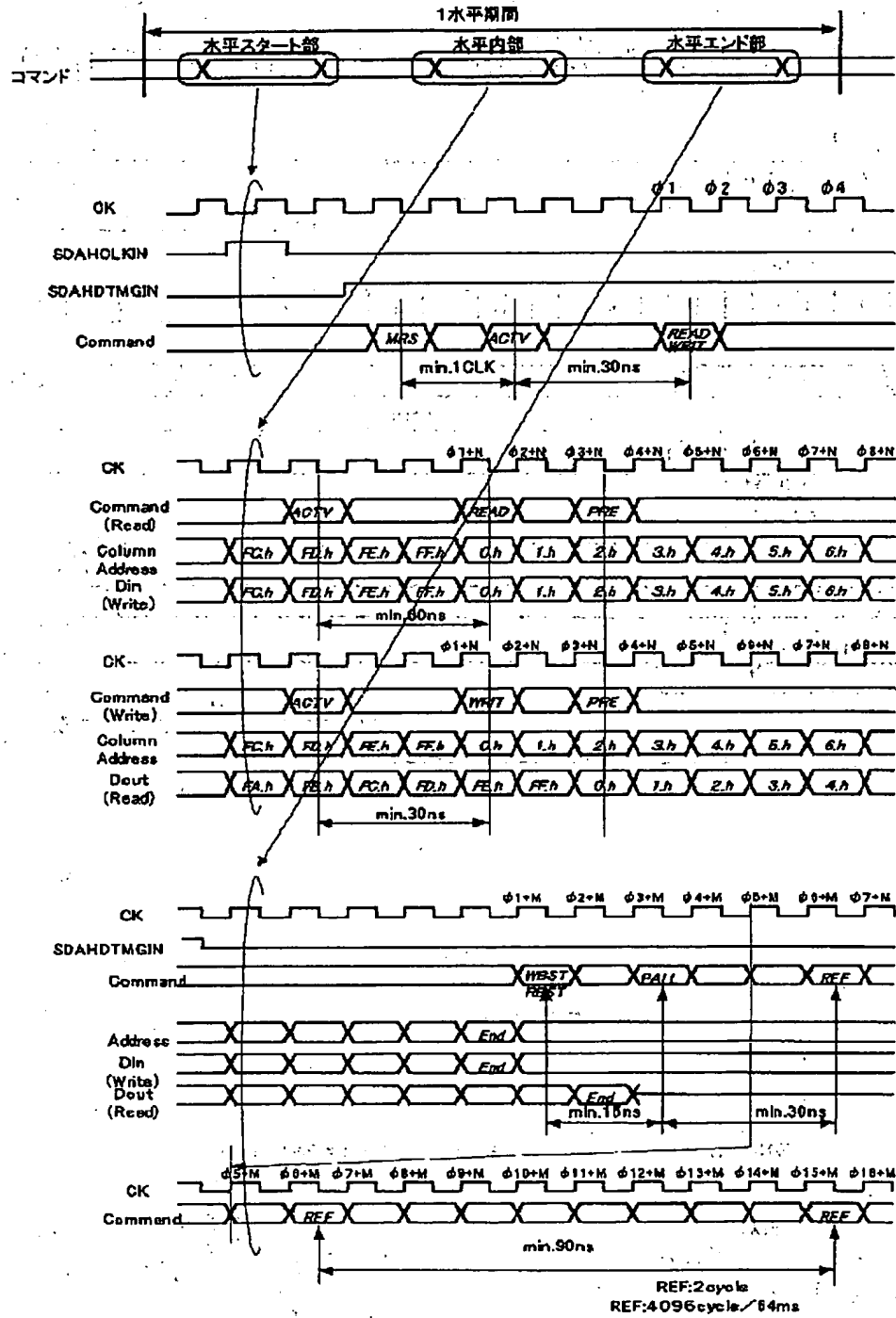
图 3 3



(37)

【図35】

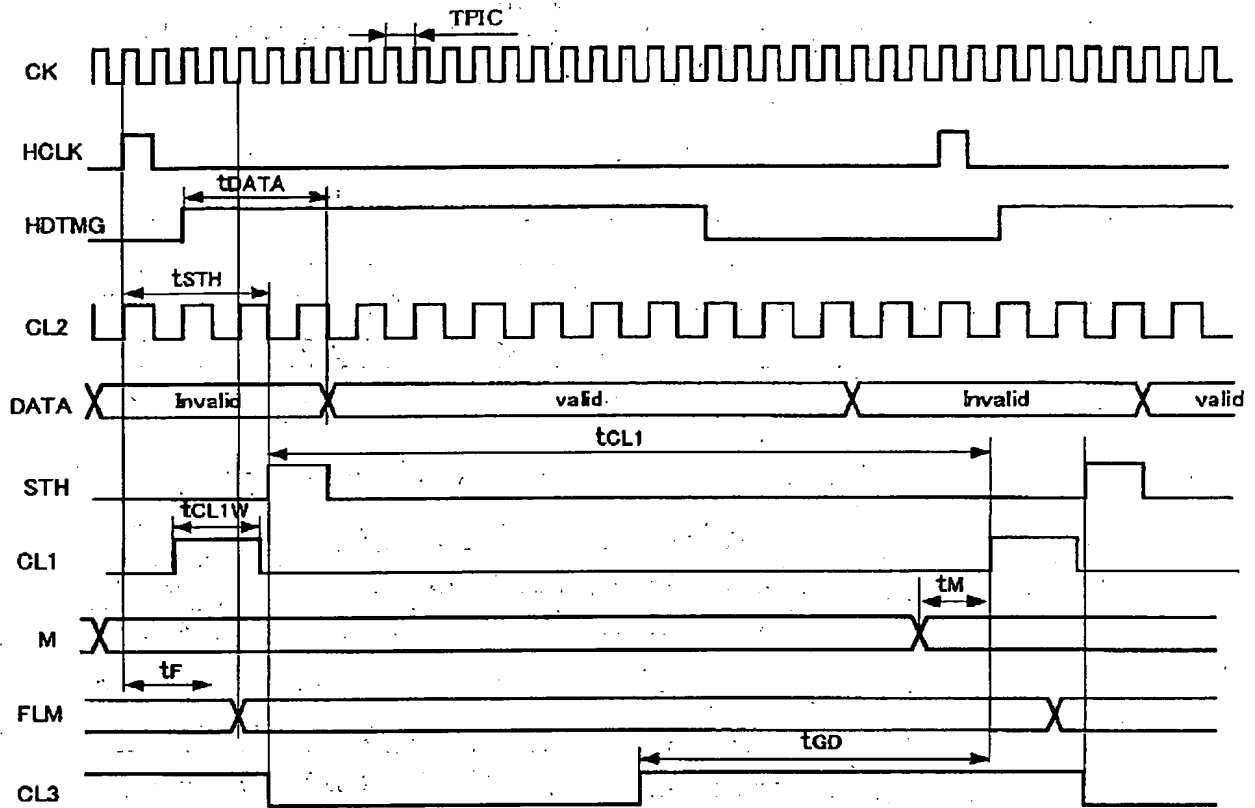
図35



(38)

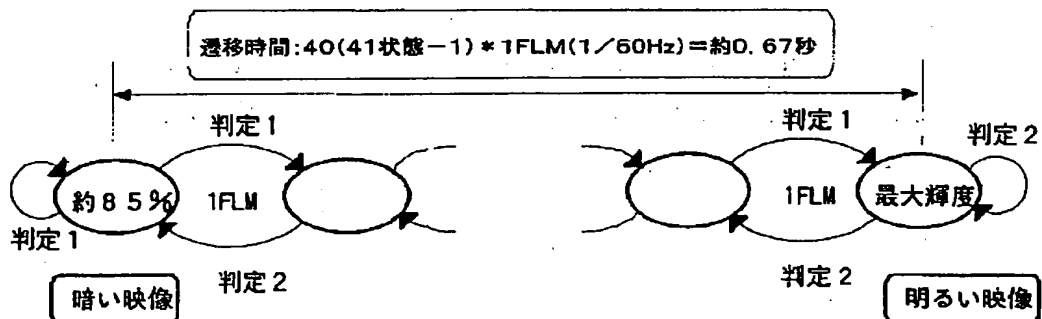
【図36】

図 3.6



【図51】

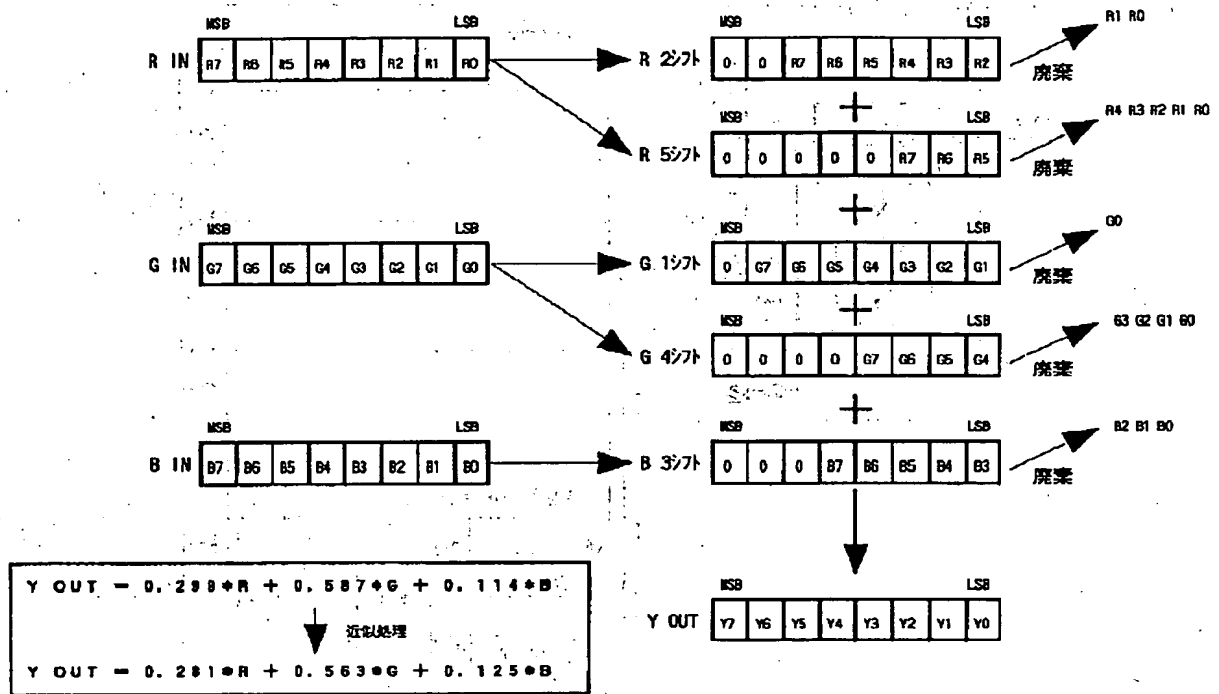
図 5.1



(39)

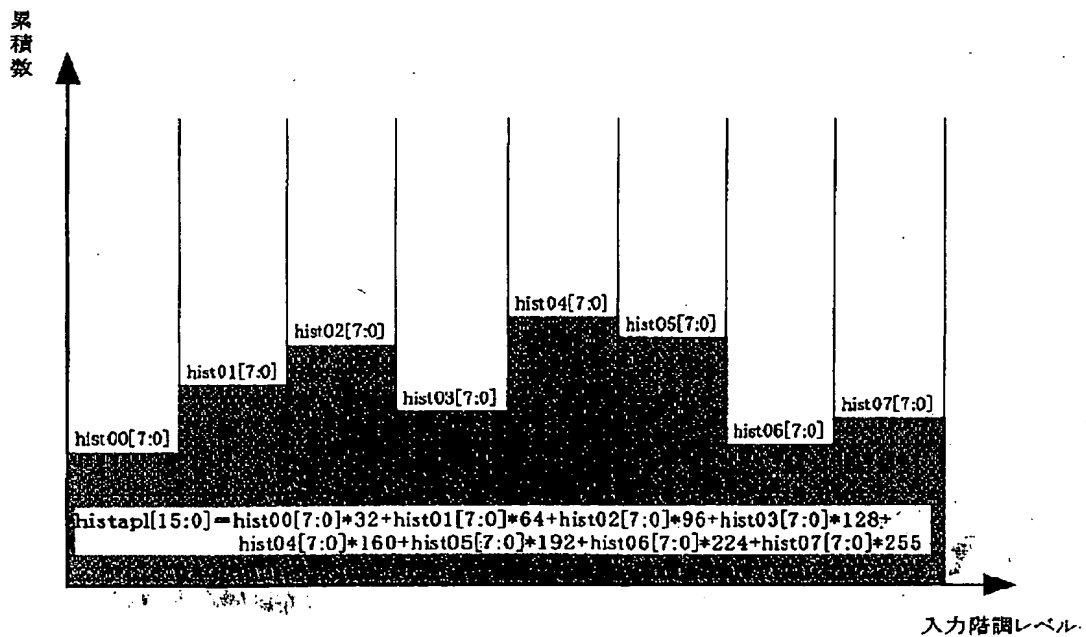
【図38】

図 3 8



【図41】

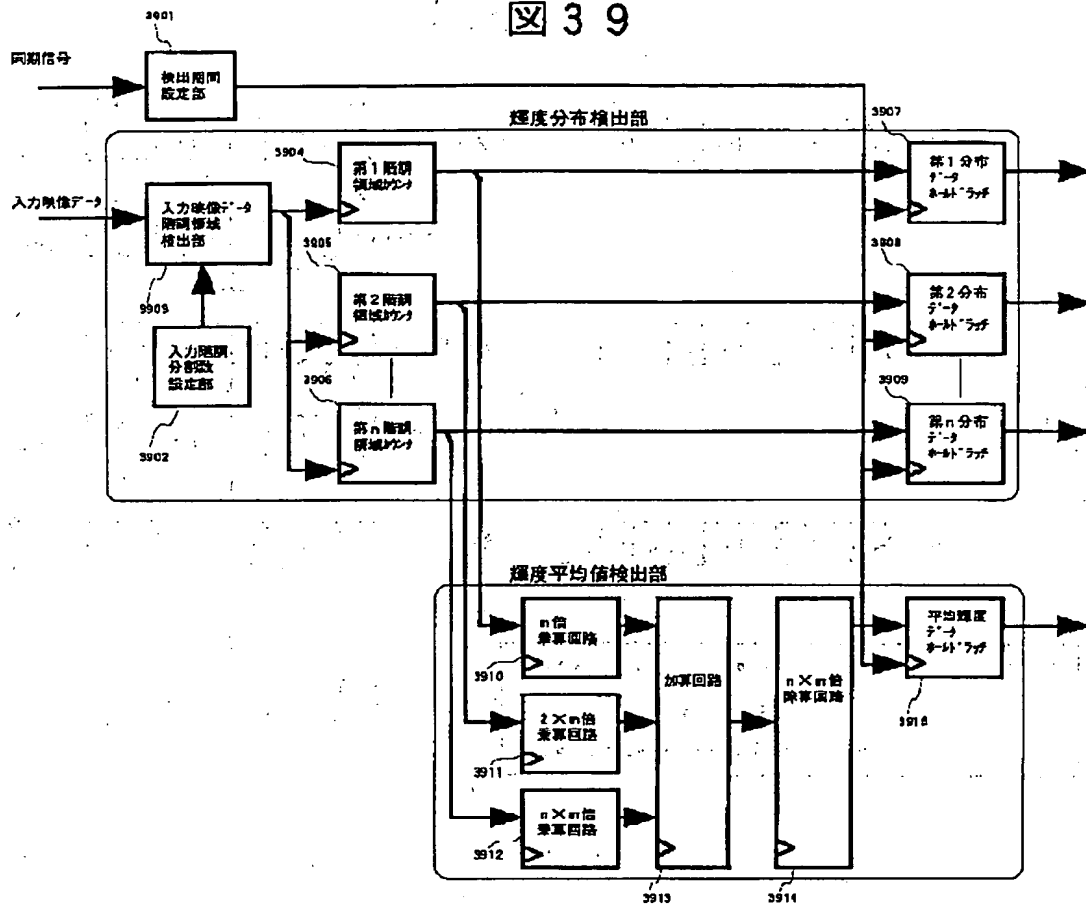
図 4 1



(40)

【図39】

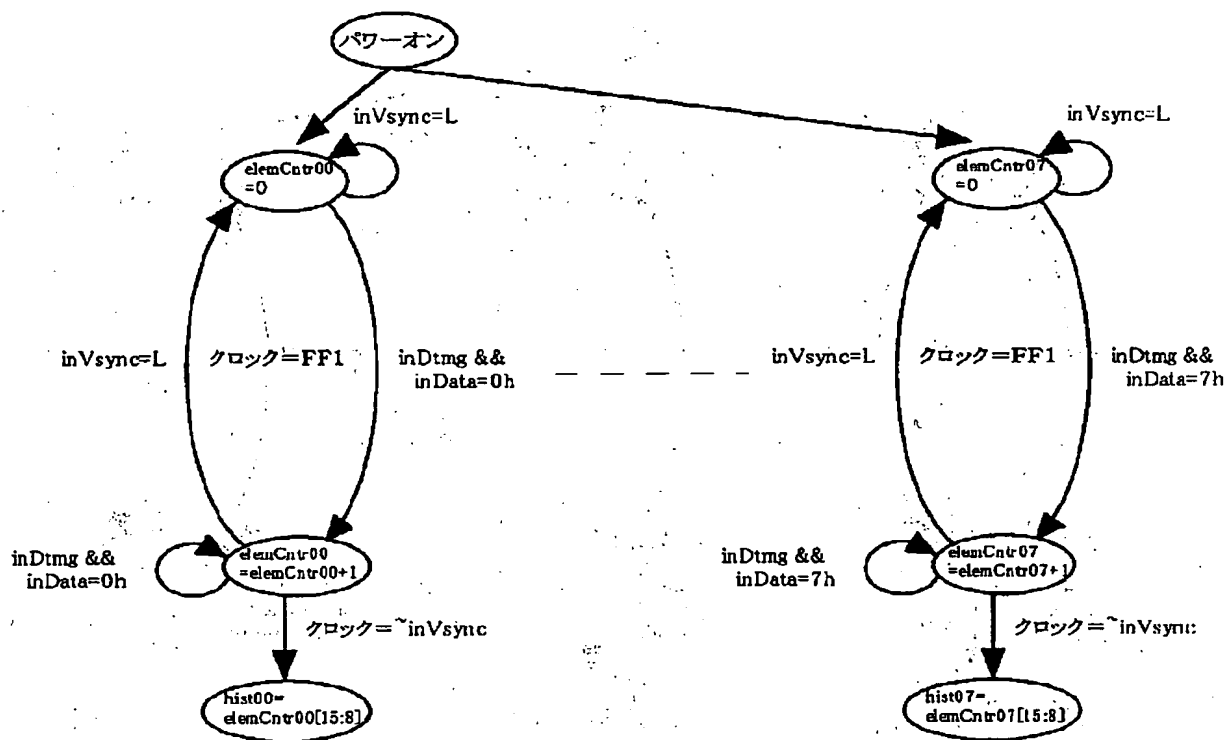
図 39



(41)

【図40】

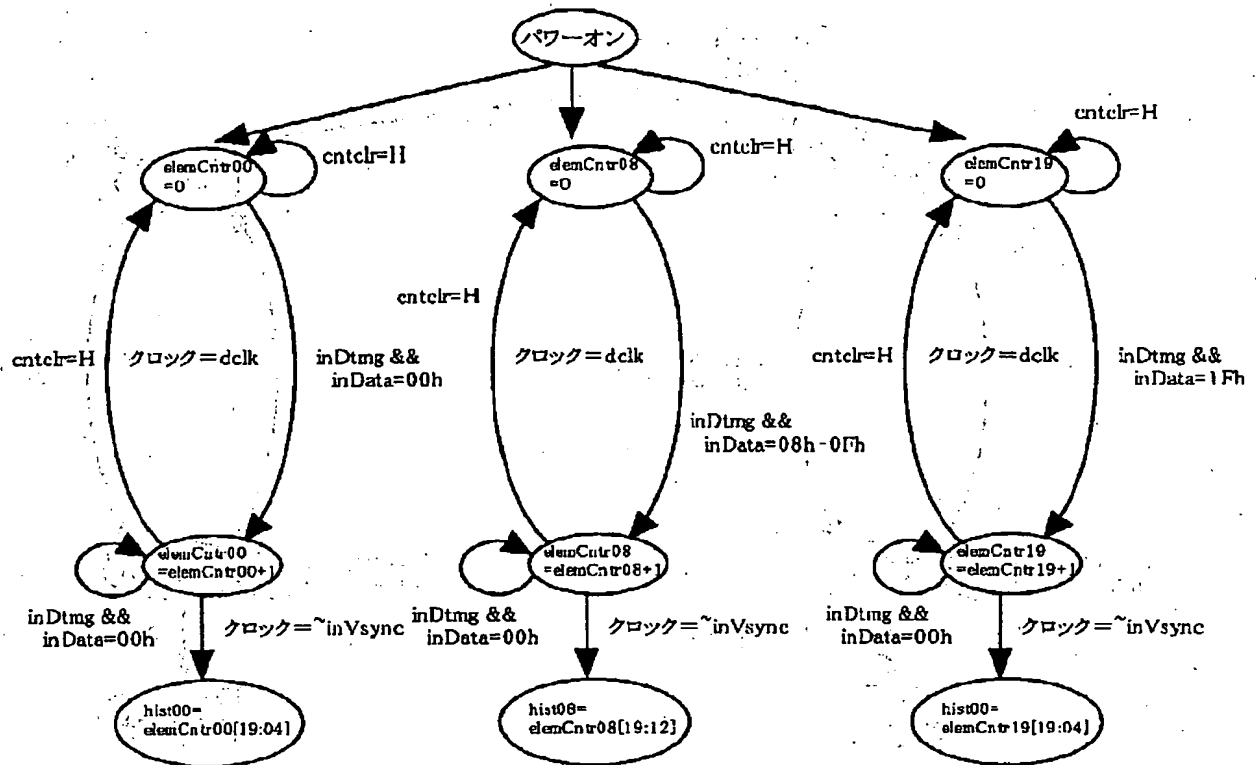
図40



(42)

【図42】

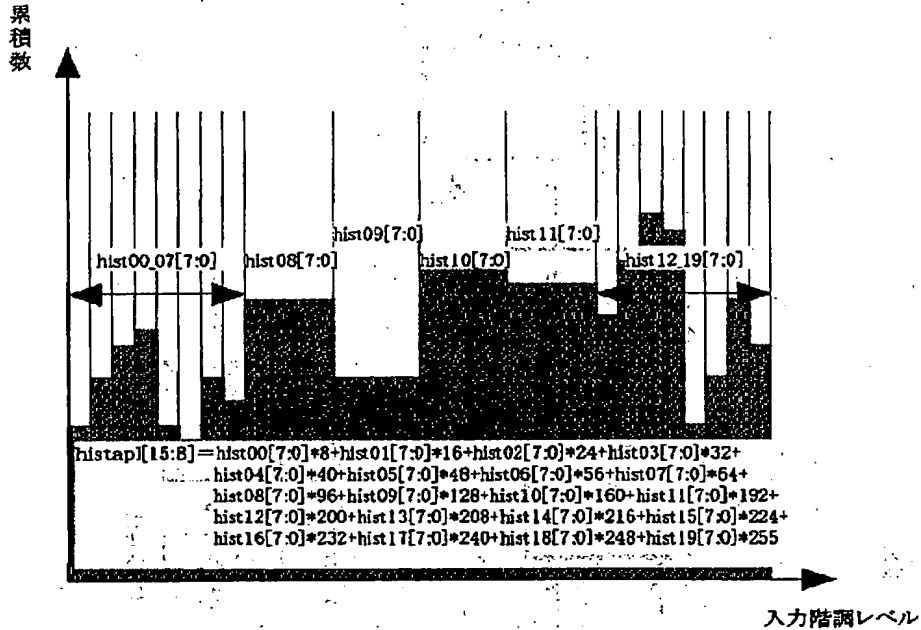
図42



(43)

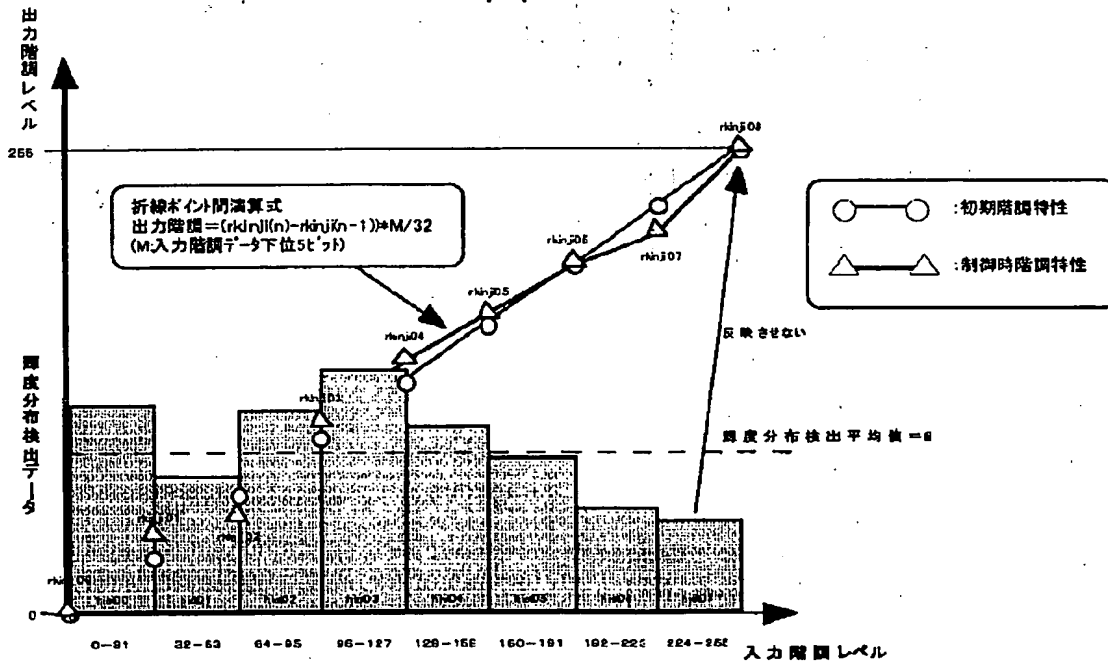
【図43】

図43



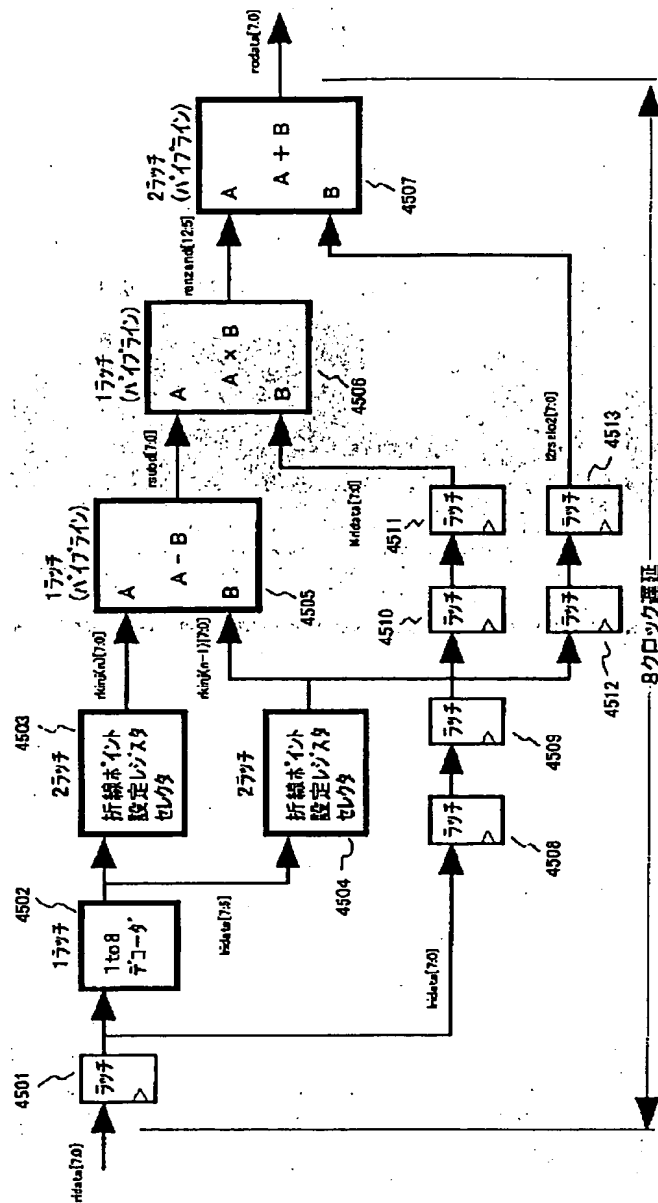
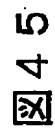
【図44】

図44



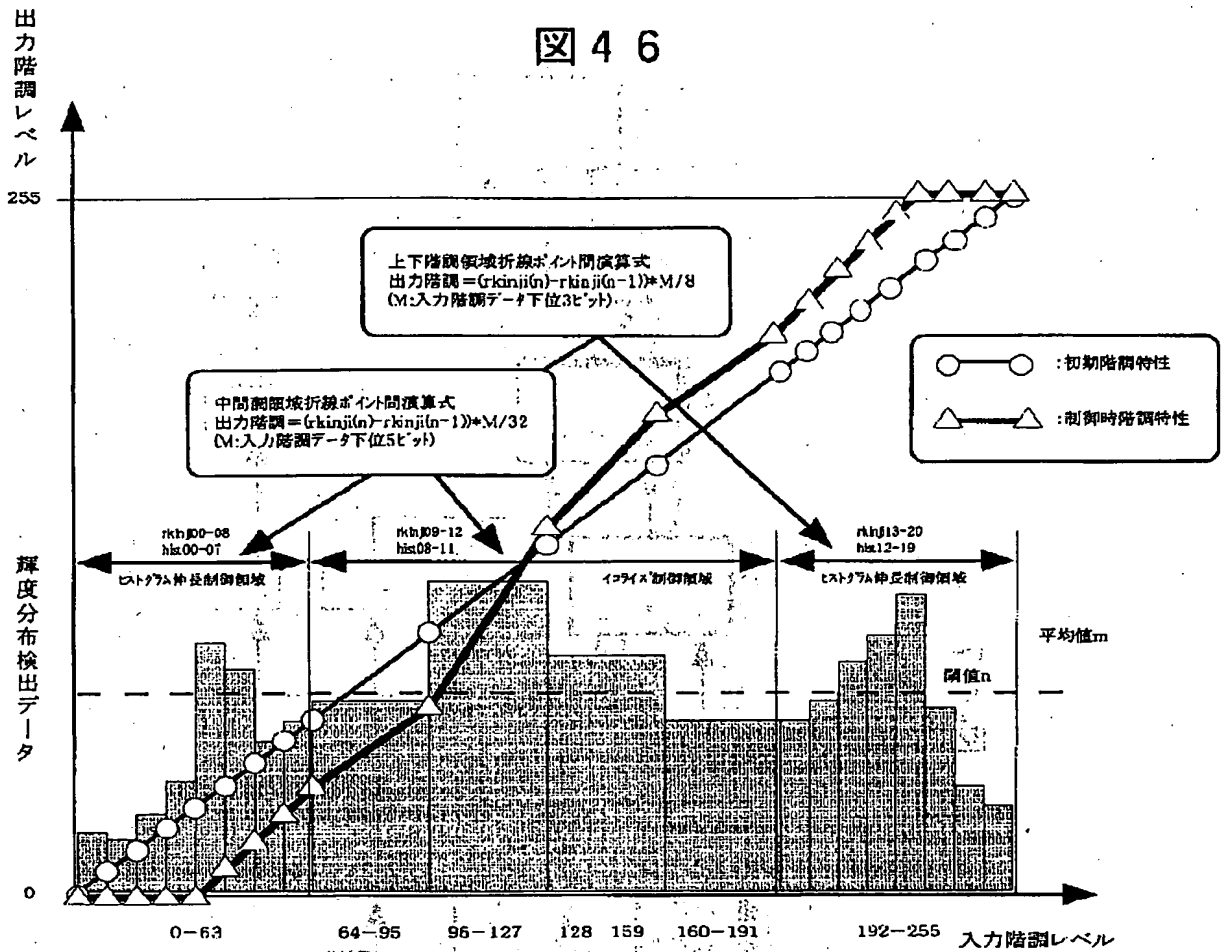
(44)

【図 45】



(45)

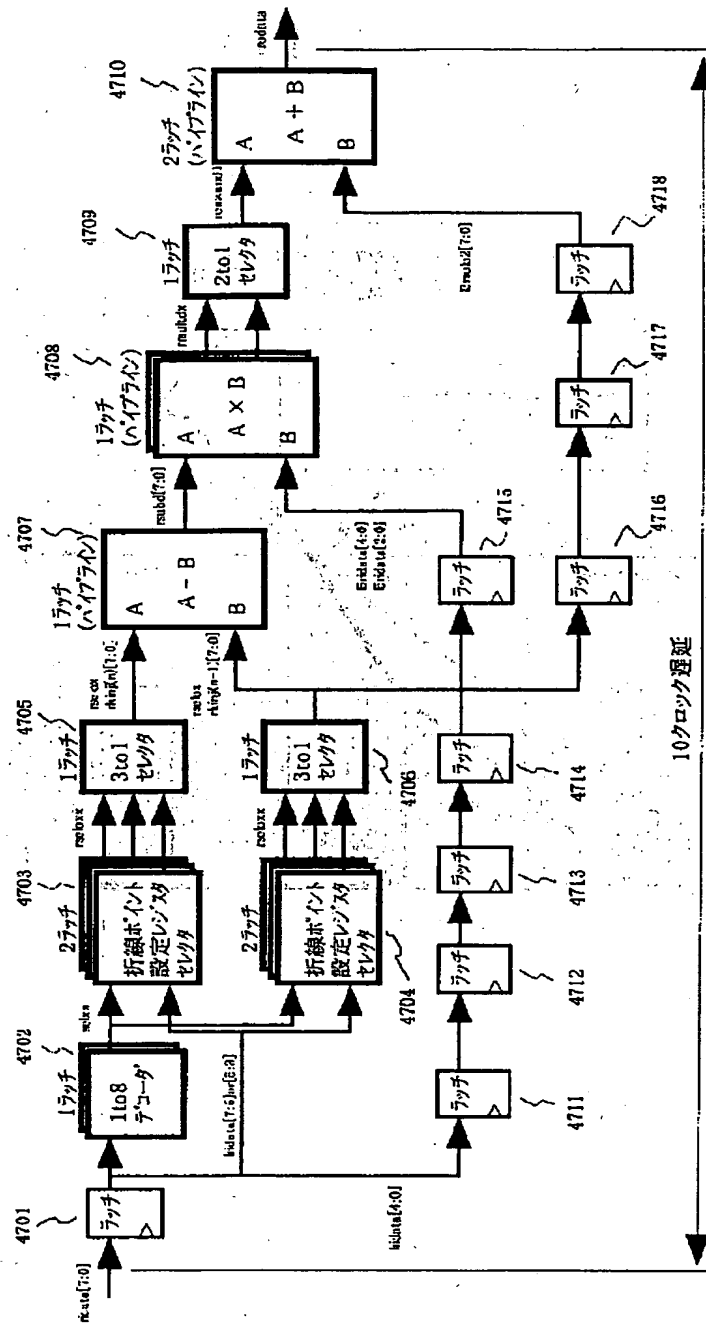
【図46】



(46)

【図47】

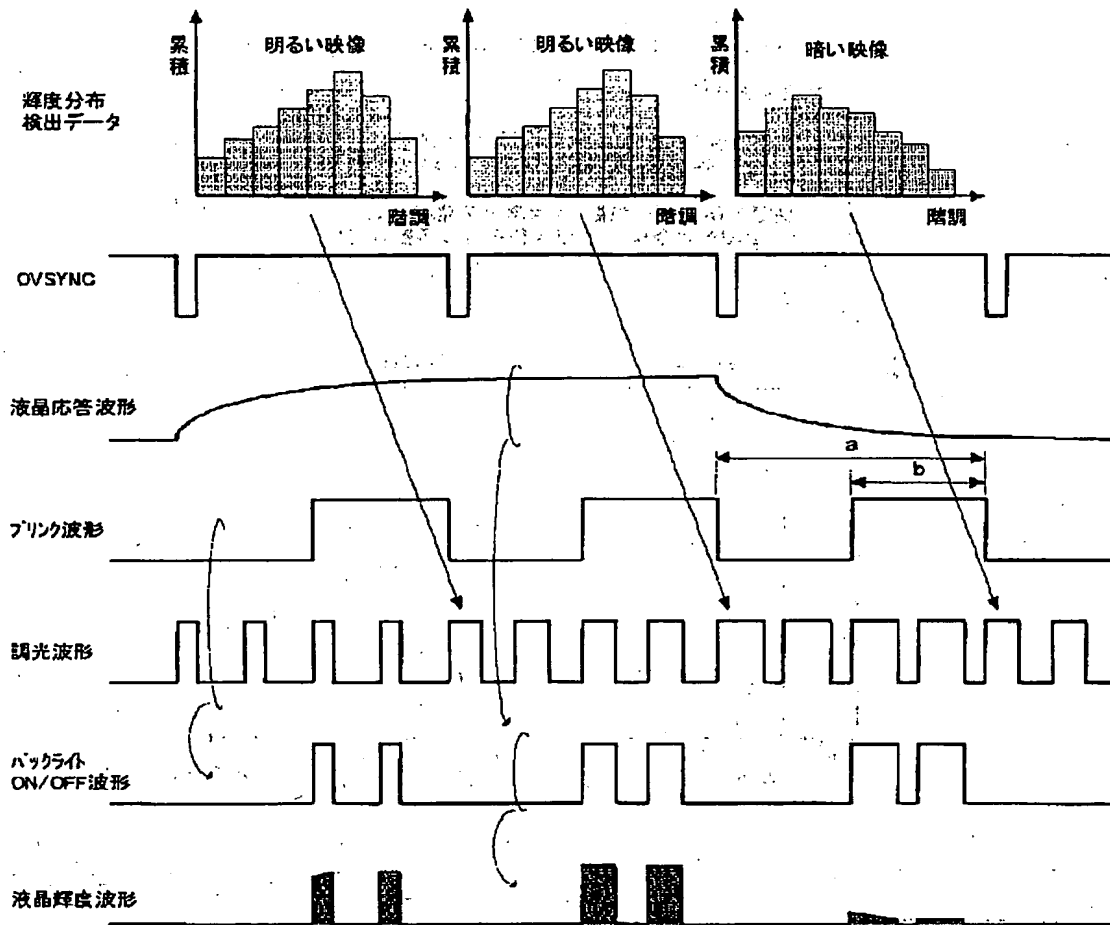
図47



(47)

【図49】

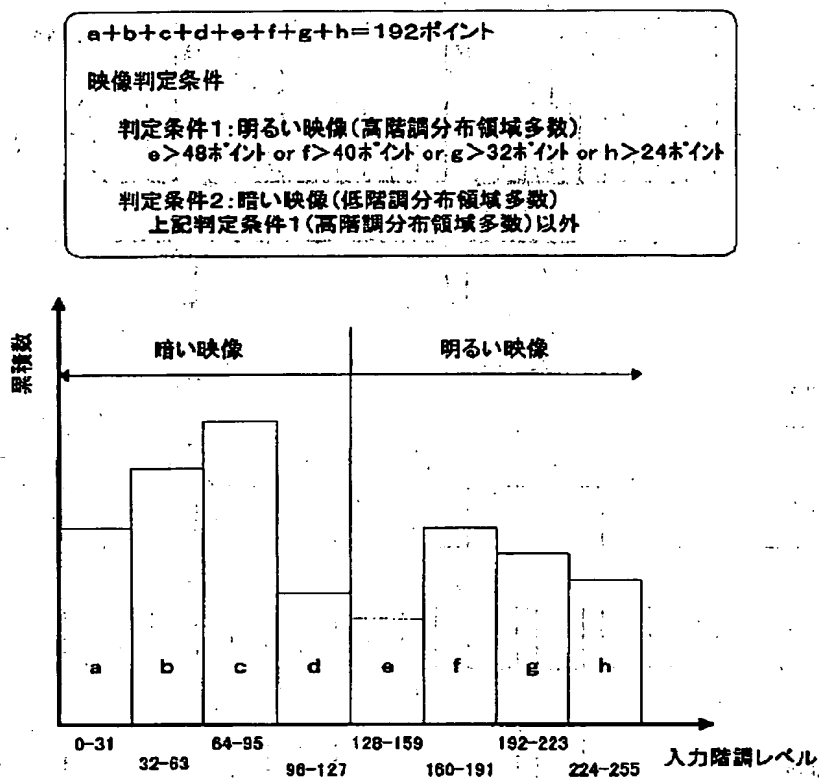
図49



(48)

【図50】

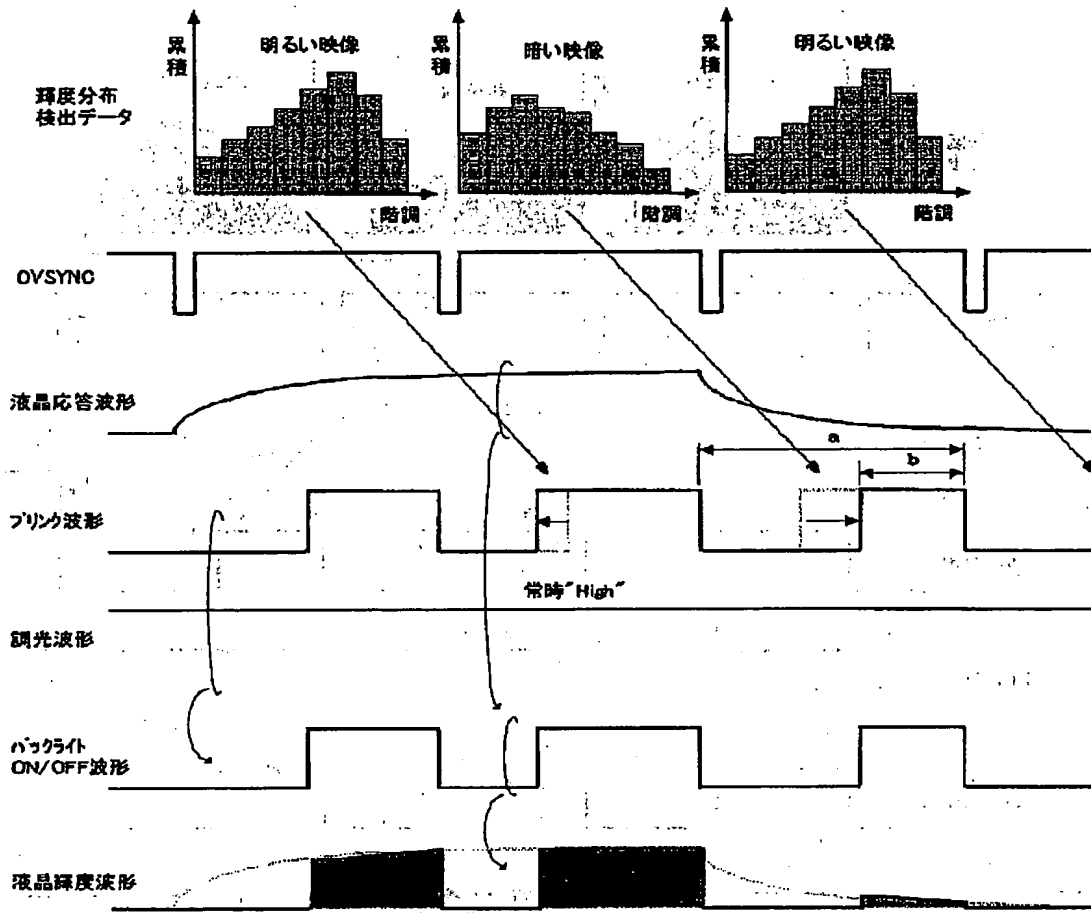
図50



(49)

【図52】

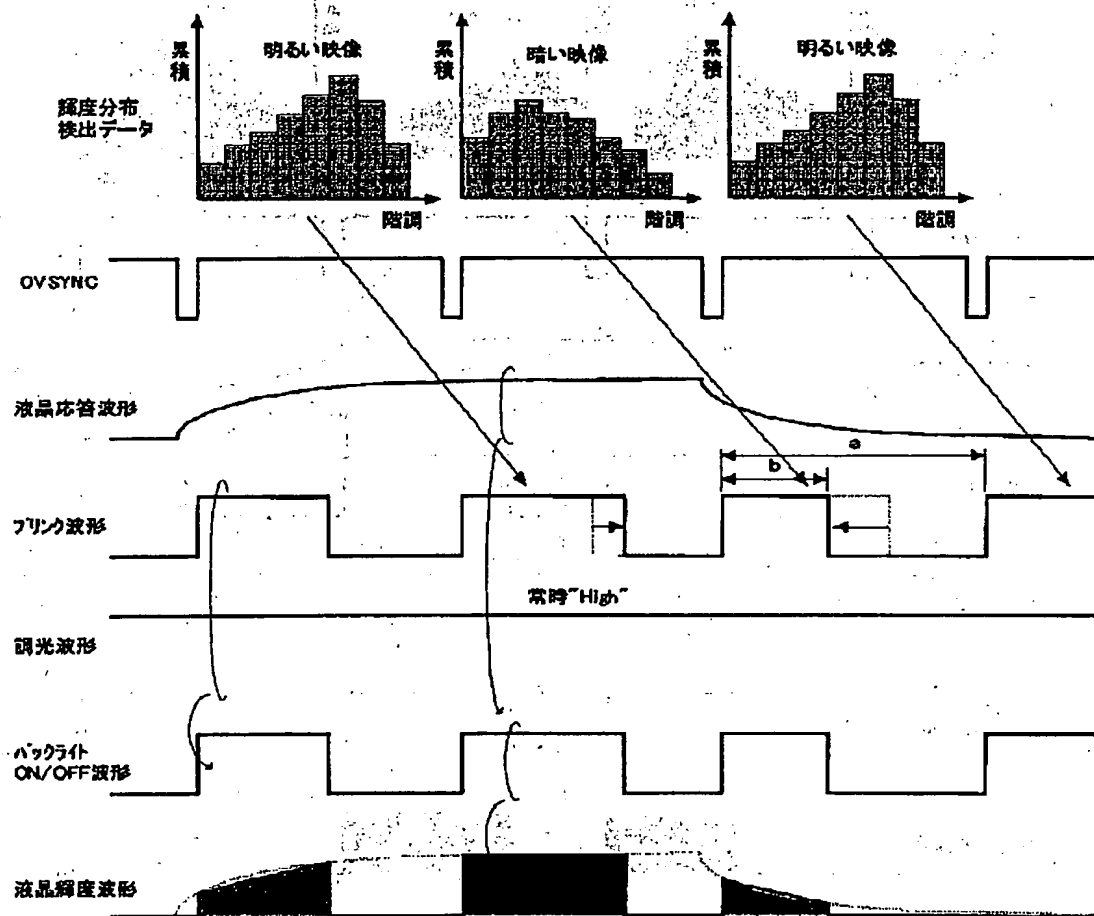
図52



(50)

【図 5 3】

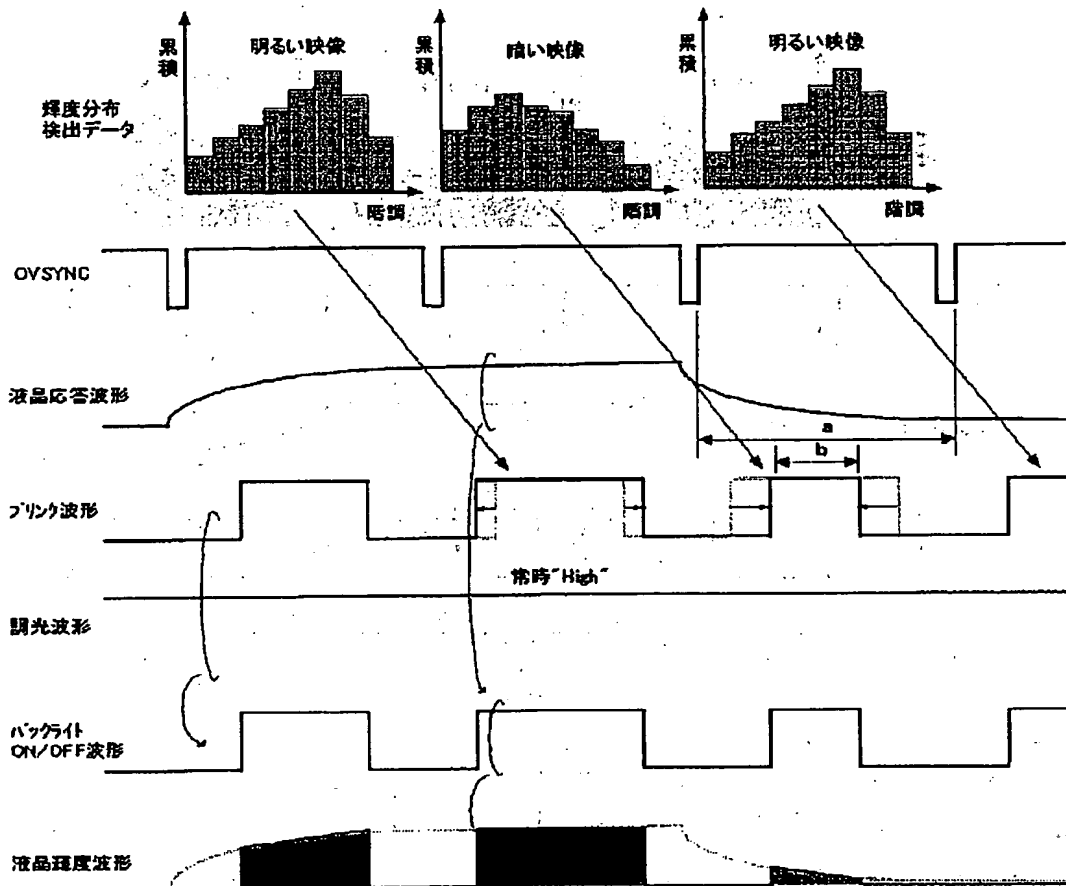
図 5 3



(51)

【図54】

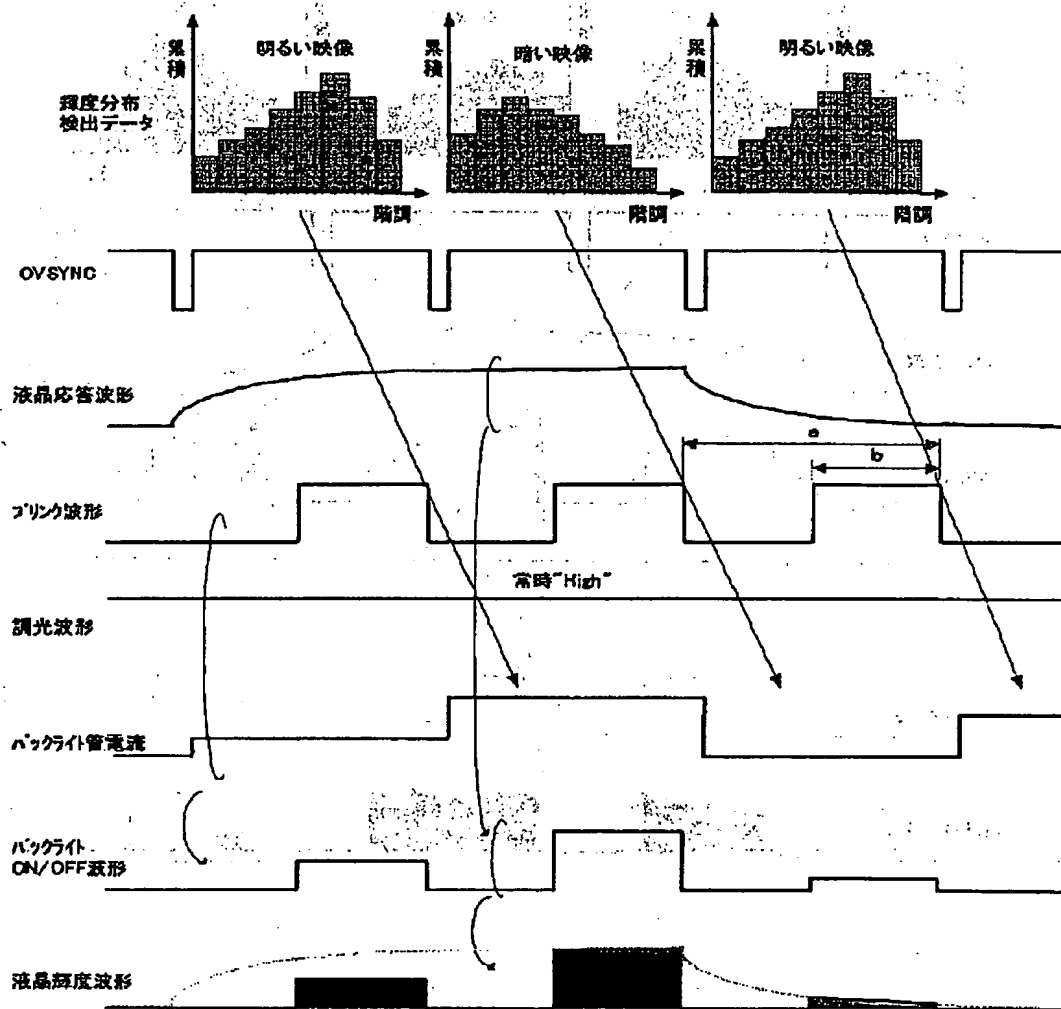
図54



(52)

【図55】

図55



フロントページの続き

(51) Int. Cl. 7

G 0 9 G 3/20

識別記号

6 4 1

6 4 2

6 6 0

6 7 0

3/34

F I

G 0 9 G 3/20

3/34

G 0 2 F 1/1335

テーマコード* (参考)

6 4 1 A

6 4 2 D

6 6 0 W

6 7 0 L

J

5 3 0

(72) 発明者 前田 武

神奈川県横浜市戸塚区吉田町292番地 株
式会社日立画像情報システム内

(72) 発明者 川辺 和佳

神奈川県川崎市麻生区王禅寺1099番地 株
式会社日立製作所システム開発研究所内

(53)

(72)発明者 平方 純一
千葉県茂原市早野3300番地 株式会社日立
製作所ディスプレイグループ内

Fターム(参考) 2H091 FA41Z FA42Z FA44Z HA07
HA10 LA18
2H093 NA51 NC26 NC34 NC42 ND06
ND07 NF05 NF13
5C006 AA01 AA14 AA15 AF03 AF19
AF44 AF51 AF53 AF61 AF69
BB12 BB15 BF02 BF14 BF22
EA01 FA29 FA47 FA54 FA56
GA03
5C080 AA10 BB05 CC03 DD03 DD20
DD26 EE19 EE29 FF09 JJ02
JJ04 JJ05 JJ06
5G435 AA03 AA12 BB12 BB15 DD11
DD13 EE26 EE27 GG24 GG26

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.